



# 広入力電圧範囲 同期式バック・コントローラ

## 特長

- 動作入力電圧：8V～40V
- 入力電圧フィードフォワード補償
- 0.7V、誤差1%以下の内部基準電圧
- 最大1MHzまでプログラム可能な固定周波数の電圧モード・コントローラ
- ハイサイドNチャンネルMOSFET及び同期式NチャンネルMOSFET用ゲート駆動出力内蔵
- 16ピンPowerPAD™パッケージ( $\theta_{JC} = 2^\circ\text{C/W}$ )
- サーマル・シャットダウン機能
- 外部同期可能
- プログラマブルに設定できるハイサイド電流制限
- プログラマブルに設定できる閉ループのソフトスタート
- TPS40054：出力電流ソースのみ
- TPS40055：出力電流ソース/シンク
- TPS40057： $V_{OUT}$ プリバイアス付き出力電流ソース/シンク

## アプリケーション

- パワー・モジュール
- ネットワーク機器装置/テレコム機器
- 産業用機器
- サーバー

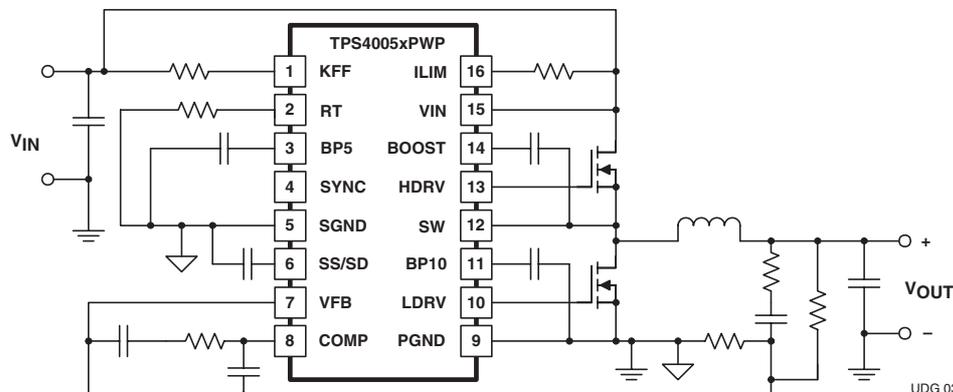
## 概要

TPS4005xは、高電圧で広い入力電圧範囲(8V～40V)をもつ同期式降圧型コンバータのファミリーです。TPS4005xファミリーは、設計する上でのフレキシビリティを備えており、ソフトスタート、UVLO、動作周波数、入力電圧フィードフォワード、ハイサイド電流制限、ループ補償などのユーザーがプログラマブルに設定できる多種多様な機能をもっています。

また、TPS4005xは外部電源にも同期させることができます。TPS4005xは外部のNチャンネル・ハイサイドMOSFET及び同期整流(SR)MOSFET用のMOSFETゲート・ドライバを内蔵しています。ゲート駆動のロジックにはハイサイドと同期整流器の導通が同時に起こるのを防ぐアンチクロス導通回路が含まれています。

TPS4005xは広い(4:1)入力電圧範囲にわたって良好なラインレギュレーション、ループ補償を容易にし、入力変動に対し一定の利得を保ち入力ラインの過渡変動に対する高速応答を供給するため、電圧フィードフォワード・コントロール技法を使用しています。電流制限が外部からプログラムできることにより、過負荷状態が長期間続いた場合に内部のフォルト・カウンタを活用する“ヒックアップ”モード動作に加え、パルス毎の電流制限も可能になっています。

### SIMPLIFIED APPLICATION DIAGRAM



UDG 03179

PowerPADは、テキサス・インスツルメンツの商標です。

この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ(日本TI)が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。



## 静電気放電対策

静電気放電はわずかな性能の低下から完全なデバイスの故障に至るまで、様々な損傷を与えます。すべての集積回路は、適切なESD保護方法を用いて、取扱いと保存を行うようにして下さい。高精度の集積回路は、損傷に対して敏感であり、極めてわずかなパラメータの変化により、デバイスに規定された仕様に適合しなくなる場合があります。

### ORDERING INFORMATION

T <sub>A</sub>	APPLICATION	PACKAGE	PART NUMBER
-40°C to 85°C	SOURCE <sup>(2)</sup>	Plastic HTSSOP (PWP) (NO TAG)	TPS40054PWP
	SOURCE/SINK <sup>(2)</sup>	Plastic HTSSOP (PWP) (NO TAG)	TPS40055PWP
	SOURCE/SINK <sup>(2)</sup> with prebias	Plastic HTSSOP (PWP) (NO TAG)	TPS40057PWP

(1) PWPパッケージはテープリールでも供給できます。デバイス・タイプの末尾にRを付けてください(TPS40054PWPR)。PowerPAD™の図面及びレイアウト情報についてはこのデータシートのアプリケーションの箇所を参照してください。

(2) P7のアプリケーション情報を参照してください。

### ABSOLUTE MAXIMUM RATINGS

over operating free-air temperature range unless otherwise noted<sup>(3)</sup>

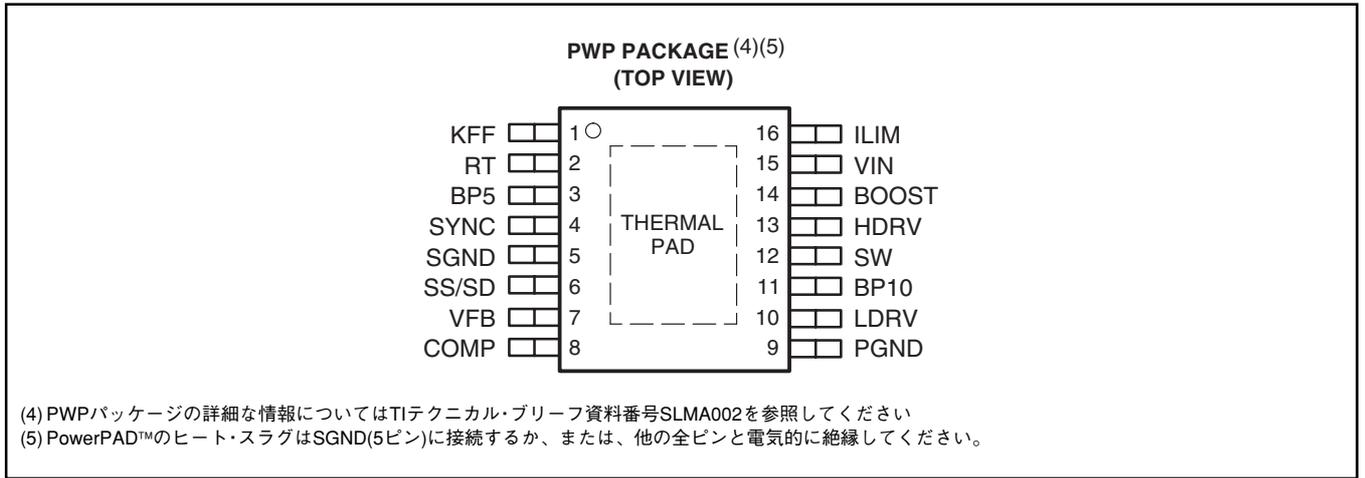
		TPS40054 TPS40055 TPS40057	UNIT
Input voltage range, V <sub>IN</sub>	VIN	45	V
	VFB, SS, SYNC	-0.3 to 6	
	SW	-0.3 to 45	
	SW, transient < 50 ns	-2.5	
	KFF, with I <sub>IN(max)</sub> = -5 mA	-0.3 to 11	
Output voltage range, V <sub>OUT</sub>	COMP, RT, SS	-0.3 to 6	
Input current, I <sub>IN</sub>	KFF	5	mA
Output current, I <sub>OUT</sub>	RT	200	μA
Operating junction temperature range, T <sub>J</sub>		-40 to 125	°C
Storage temperature, T <sub>stg</sub>		-55 to 150	
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds		260	

(3) 絶対最大定格以上のストレスは、製品に恒久的・致命的なダメージを製品に与えることがあります。これはストレスの定格のみについて示してあり、このデータシートの「推奨動作条件」に示された値を越える状態での本製品の機能動作を意味するものではありません。絶対最大定格の状態に長時間置くことは、本製品の信頼性に影響を与えることがあります。

### RECOMMENDED OPERATING CONDITIONS

	MIN	NOM	MAX	UNIT
Input voltage, V <sub>I</sub>	8		40	V
Operating free-air temperature, T <sub>A</sub>	-40		85	°C

## PIN PACKAGE



## ELECTRICAL CHARACTERISTICS

$T_A = -40^{\circ}\text{C}$  to  $85^{\circ}\text{C}$ ,  $V_{IN} = 24 V_{dc}$ ,  $R_T = 90.9\text{k}\Omega$ ,  $I_{KFF} = 150\mu\text{A}$ ,  $f_{SW} = 500\text{kHz}$ , all parameters at zero power dissipation (unless otherwise noted)

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
<b>INPUT SUPPLY</b>					
$V_{IN}$ Input voltage range, $V_{IN}$		8		40	V
<b>OPERATING CURRENT</b>					
$I_{DD}$ Quiescent current	Output drivers not switching, $V_{FB} \geq 0.75\text{V}$		1.5	3.0	mA
<b>BP5</b>					
$V_{BP5}$ Output voltage	$I_{OUT} \leq 1\text{mA}$	4.7	5.0	5.2	V
<b>OSCILLATOR/RAMP GENERATOR<sup>(2)</sup></b>					
$f_{OSC}$ Accuracy	$8\text{V} \leq V_{IN} \leq 40\text{V}$	470	520	570	kHz
$V_{RAMP}$ PWM ramp voltage <sup>(1)</sup>	$V_{PEAK} - V_{VAL}$		2.0		V
$V_{IH}$ High-level input voltage, SYNC		2		5	V
$V_{IL}$ Low-level input voltage, SYNC				0.8	V
$I_{SYNC}$ Input current, SYNC			5	10	$\mu\text{A}$
	Pulse width, SYNC	50			ns
$V_{RT}$ RT voltage		2.38	2.50	2.58	V
	Maximum duty cycle	$V_{FB} = 0\text{V}$ , $f_{SW} \leq 500\text{kHz}$	85%	94%	
		$V_{FB} = 0\text{V}$ , $500\text{kHz} \leq f_{SW} \leq 1\text{MHz}^{(1)}$	80%		
	Minimum duty cycle	$V_{FB} \geq 0.75\text{V}$		0%	
$V_{KFF}$ Feed-forward voltage		3.35	3.48	3.65	V
$I_{KFF}$ Feed-forward current operating range <sup>(1)</sup>		20		1100	$\mu\text{A}$
<b>SOFT START</b>					
$I_{SS}$ Soft-start source current		1.65	2.35	2.95	$\mu\text{A}$
$V_{SS}$ Soft-start clamp voltage			3.7		V
$t_{DSCH}$ Discharge time	$C_{SS} = 220\text{pF}$	1.6	2.2	2.8	$\mu\text{s}$
$s_t$ SS Soft-start time	$C_{SS} = 220\text{pF}$ , $0\text{V} \leq V_{SS} \leq 1.6\text{V}$	115	150	215	$\mu\text{s}$
<b>BP10</b>					
$V_{BP10}$ Output voltage	$I_{OUT} \leq 1\text{mA}$	9.0	9.6	10.3	V
<b>ERROR AMPLIFIER</b>					
$V_{FB}$ Feedback input voltage	$8\text{V} \leq V_{IN} \leq 40\text{V}$ , $T_A = 25^{\circ}\text{C}$	0.698	0.700	0.704	V
	$8\text{V} \leq V_{IN} \leq 40\text{V}$ , $0^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$	0.693	0.700	0.707	
	$8\text{V} \leq V_{IN} \leq 40\text{V}$ , $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$	0.693	0.700	0.715	
$G_{BW}$ Gain bandwidth <sup>(1)</sup>		3.0	5.0		MHz
$A_{VOL}$ Open loop gain		60	80		dB
$I_{OH}$ High-level output source current		2.0	4.0		mA
$I_{OL}$ Low-level output sink current		2.0	4.0		
$V_{OH}$ High-level output voltage	$I_{SOURCE} = 500\mu\text{A}$	3.2	3.5		V
$V_{OL}$ Low-level output voltage	$I_{SINK} = 500\mu\text{A}$		0.20	0.35	
$I_{BIAS}$ Input bias current	$V_{FB} = 0.7\text{V}$		100	200	nA

(1) 設計で保証されており、テストは行っていません。

(2) IKFFはSYNC周波数につれ上昇し、最大デューティ・サイクルで減少します。

## ELECTRICAL CHARACTERISTICS

$T_A = -40^{\circ}\text{C}$  to  $85^{\circ}\text{C}$ ,  $V_{IN} = 24\text{ V}_{dc}$ ,  $R_T = 90.9\text{k}\Omega$ ,  $I_{KFF} = 150\mu\text{A}$ ,  $f_{SW} = 500\text{kHz}$ , all parameters at zero power dissipation (unless otherwise noted)

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
<b>CURRENT LIMIT</b>					
$I_{SINK}$ Current limit sink current		8.5	10.0	11.5	$\mu\text{A}$
Propagation delay to output	$V_{ILIM} = 23.7\text{V}$ , $V_{SW} = (V_{ILIM} - 0.5\text{V})$		300		ns
	$V_{ILIM} = 23.7\text{V}$ , $V_{SW} = (V_{ILIM} - 2\text{V})$		200		
$t_{ON}$ Switch leading-edge blanking pulse time <sup>(1)</sup>		100			
$t_{OFF}$ Off time during a fault			7		cycles
$V_{OS}$ Offset voltage SW vs. ILIM	$T_A = 25^{\circ}\text{C}$	-90	-70	-50	mV
	$V_{ILIM} = 23.6\text{V}$ , $0^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$	-120		-38	
	$V_{ILIM} = 23.6\text{V}$ , $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$	-120		-20	
<b>OUTPUT DRIVER</b>					
$t_{LRISE}$ Low-side driver rise time	$C_{LOAD} = 2200\text{pF}$		48	96	ns
$t_{LFALL}$ Low-side driver fall time			24	48	
$t_{HRISE}$ High-side driver rise time	$C_{LOAD} = 2200\text{pF}$ , (HDRV – SW)		48	96	ns
$t_{HFALL}$ High-side driver fall time			36	72	
$V_{OH}$ High-level output voltage, HDRV	$I_{HDRV} = -0.1\text{A}$ (HDRV – SW)	BOOST -1.5 V	BOOST -1.0 V		V
$V_{OL}$ Low-level output voltage, HDRV	$I_{HDRV} = 0.1\text{A}$ (HDRV – SW)			0.75	
$V_{OH}$ High-level output voltage, LDRV	$I_{LDRV} = -0.1\text{A}$	BP10 -1.4V	BP10 -1.0V		
$V_{OL}$ Low-level output voltage, LDRV	$I_{LDRV} = 0.1\text{A}$			0.5	
Minimum controllable pulse width			100	150	ns
<b>SS/SD SHUTDOWN</b>					
$V_{SD}$ Shutdown threshold voltage	Outputs off	90	125	160	mV
$V_{EN}$ Device active threshold voltage		190	210	245	
<b>BOOST REGULATOR</b>					
$V_{BOOST}$ Output voltage	$V_{IN} = 24.0\text{V}$	31.2	32.2	33.5	V
<b>RECTIFIER ZERO CURRENT COMPARATOR (TPS40054 ONLY)</b>					
$V_{SW}$ Switch voltage	LDRV output OFF	-10	-5	0	mV
<b>SW NODE</b>					
$I_{LEAK}$ Leakage current <sup>(1)</sup>				25	$\mu\text{A}$
<b>THERMAL SHUTDOWN</b>					
$T_{SD}$ Shutdown temperature <sup>(1)</sup>			165		$^{\circ}\text{C}$
$T_{SD}$ Hysteresis <sup>(1)</sup>			20		
<b>UVLO</b>					
$V_{UVLO}$ KFF programmable threshold voltage	$R_{KFF} = 28.7\text{k}\Omega$	6.95	7.50	7.95	V
$V_{DD}$ UVLO, fixed		7.2	7.5	7.9	
$V_{DD}$ UVLO, hysteresis			0.46		

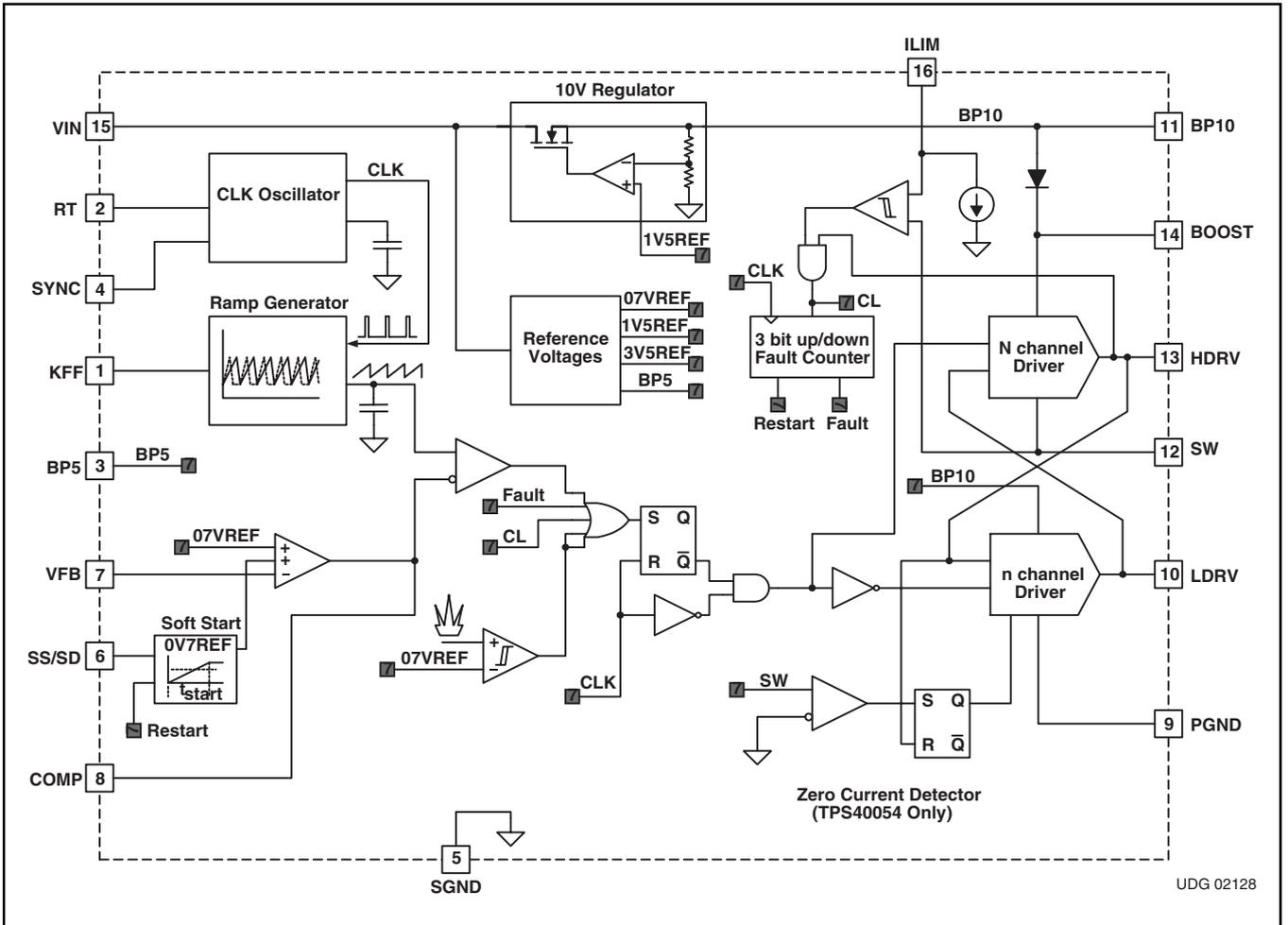
(1) 設計で保証されており、テストは行っていません。

(2)  $I_{KFF}$ はSYNC周波数につれ上昇し、最大デューティ・サイクルで減少します。

## 端子機能

TERMINAL NAME	NO.	I/O	DESCRIPTION
BOOST	14	O	ハイサイドNチャンネルMOSFET用ゲート駆動電圧。BOOST電圧は入力電圧よりも9V高くなります。このピンからローサイドMOSFETのドレインに0.1 $\mu$ Fのセラミック・コンデンサを接続してください。
BP5	3	O	5V基準電圧。このピンは0.1 $\mu$ Fのセラミック・コンデンサでグラウンドにバイパスしてください。このピンは1mAまたはそれ以下のDC負荷に接続することもできます。
BP10	11	O	Nチャンネル同期整流器のゲート駆動に使用される10V基準電圧。このピンは1 $\mu$ Fのセラミック・コンデンサでバイパスしてください。このピンは1mAまたはそれ以下のDC負荷に接続することもできます。
COMP	8	O	誤差増幅器の出力で、PWMコンパレータの入力。ループ全体を補償するためフィードバック回路をこのピンからVFBピンに接続します。COMPピンは大信号の過渡応答を改善するため内部でランプのピークより上にクランプされます。
HDRV	13	O	ハイサイドNチャンネルMOSFET用のフローティングのゲート駆動ピン。このピンはBOOST(MOSFETオン)からSW(MOSFETオフ)に切り換わりします。
ILIM	16	I	電流制限ピンで、過電流スレッシュホールドを設定するのに使用されます。このピンからグラウンドへシンクする内部電流により、このピンからVCCに接続される外付けの抵抗端の電圧降下が定まります。このピンの電圧は導通時ハイサイドMOSFET端の電圧降下(VIN-SW)と比較されます。
KFF	1	I	電圧フィードフォワード量をプログラムするためこのピンからVINに抵抗を接続します。このピンに流れ込む電流は内部で分割されPWMランプの勾配をコントロールするのに使用されます。
LDRV	10	O	Nチャンネル同期整流器用ゲート駆動ピン。このピンはBP10(MOSFETオン)からグラウンド(MOSFETオフ)に切り換わりします。
PGND	9	-	デバイスのパワー部基準グラウンド。このピンからローサイドMOSFETのソースに低インピーダンスのパスが存在します。
RT	2	I	内部発振器とスイッチング周波数を設定するためこのピンからグラウンドに抵抗を接続します。
SGND	5	-	デバイスの信号部基準グラウンド
SS/SD	6	I	ソフトスタートのプログラミング・ピン。このピンからグラウンドに接続するコンデンサによりソフトスタート時間がプログラムされます。コンデンサは2.3 $\mu$ Aの内部電流源により充電されます。その結果として生じるSSピンの電圧ランプは誤差増幅器への2番目の非反転入力として使用されます。V <sub>SS/SD</sub> が約0.85Vになると出力電圧は上昇し始めます。出力は上昇を続けV <sub>SS/SD</sub> が約1.55Vになるとレギュレーション状態に至ります。V <sub>SS/SD</sub> が125mVまたはそれ以下であるとコントローラは停止したと見なされ、全内部回路は休止状態です。V <sub>SS/SD</sub> が210mVまたはそれ以上になると内部回路はイネーブルになります。V <sub>SS/SD</sub> が約0.85Vより下であると出力はスイッチングを中止し、内部回路はアクティブのままであるにもかかわらず出力電圧(V <sub>OUT</sub> )は減少します。
SW	12	I	このピンはコンバータのスイッチ・ノードに接続され、過電流の検出に使用されます。TPS40054とTPS40057はその上このピンをゼロ電流検出としても使用します。
SYNC	4	I	デバイスの同期入力ピン。このピンは発振器を外部のマスター周波数に同期させるのに使用することができます。同期を使用しない場合はこのピンはSGNDに接続してください。
VFB	7	I	誤差増幅器の反転入力。通常動作ではこのピンの電圧は内部基準電圧0.7Vと同じです。
VIN	15	I	デバイスの電源電圧

# SIMPLIFIED BLOCK DIAGRAM



# アプリケーション情報

TPS40054/55/57ファミリを用いると、ユーザーはPWMコントローラをその特定のアプリケーションに最適化することができます。

TPS4055はほとんどのアプリケーションに使用されている同期式バック・コンバータの設計用に卓越したコントローラで、2象限動作を行い、出力電流のシンクまたはソースが可能です。このことにより、最良の過渡応答が実現します。

TPS40054は1象限で動作し、出力電流のソースのみを行うため、コンバータの並列化が可能で、1つのコンバータはもう1つのコンバータから電流のシンクは行わないことを保証します。また、このコントローラはインダクタ電流が不連続になる軽負荷時に標準のバック・コンバータとしても動作します。連続出力インダクタ電流時は、コントローラは同期式バック・コンバータとして動作し効率を最適化します。

TPS4057は起動時標準のバック・コンバータで1象限で動作します。出力がレギュレーション点に達した後、コントローラは2象限で動作し、同期式のバック・コンバータ構成になります。このことは、コントローラがイネーブルになる前のある電圧で出力電圧が“プリバイアス”されるアプリケーションで有用です。TPS40057コントローラがイネーブルの場合、プリバイアスされた電源から電流を引く起動時電流のシンクは行いません。

## スイッチング周波数の設定 (クロック発振器のプログラミング)

TPS4005xは独立したクロック発振器とランプ・ジェネレータ回路を内蔵しています。クロック発振器はランプ・ジェネレータ回路へのマスター・クロックとして働きます。クロック発振器のスイッチング周波数 $f_{SW}$ (単位はkHz)はグラウンドへの1つの抵抗( $R_T$ )で設定されます。クロック周波数は式(1)により $R_T$ (単位はk $\Omega$ )に

関係しており、その相関関係を図2に示します。

$$R_T = \left( \frac{1}{f_{SW} \times 17.82 \times 10^{-6}} - 17 \right) \text{ k}\Omega \quad (1)$$

## ランプ・ジェネレータ回路のプログラミング

ランプ・ジェネレータ回路はPWMコンパレータにより使用される実際のランプを供給します。ランプ・ジェネレータは、ランプの大きさを一定に保ちながら、PWMランプの勾配をライン電圧により変えることで電圧フィードフォワード・コントロールを行いません。PWMランプを直接ライン電圧により変えることで、PWMはデューティ・サイクルを変更する前にループの遅れを待つ必要がないため、ラインの変動に対して優れた応答が実現します(図1参照)。

PWMランプはマスター・クロック周波数よりも速くなくてはならず、そうでなければPWMは起動が妨げられます。PWMランプの時間は $V_{IN}$ にプルアップされている1つの抵抗( $R_{KFF}$ )によってプログラムされます。 $R_{KFF}$ は以下のように $R_T$ と最小入力電圧 $V_{IN(min)}$ に関係しています。

$$R_{KFF} = (V_{IN(min)} - 3.5) \times (58.14 \times R_T + 1340) \Omega \quad (2)$$

但し、

- $V_{IN(min)}$ は保証された最小起動電圧です。実際の起動電圧は25°C時標準で約10%低くなります。
- $R_T$ はタイミング抵抗で単位はk $\Omega$ です。

所定のスイッチング周波数 $f_{SW}$ に要する $R_{KFF}$ を示す曲線を図3に示します。

入力電圧が低くデューティ・サイクルが高いアプリケーションでは、電圧のフィードフォワードが早計にデューティ・サイクルを制限してしまう可能性があります。このことはほとんどのアプリケーションでは起こりません。電圧コントロール・ループが

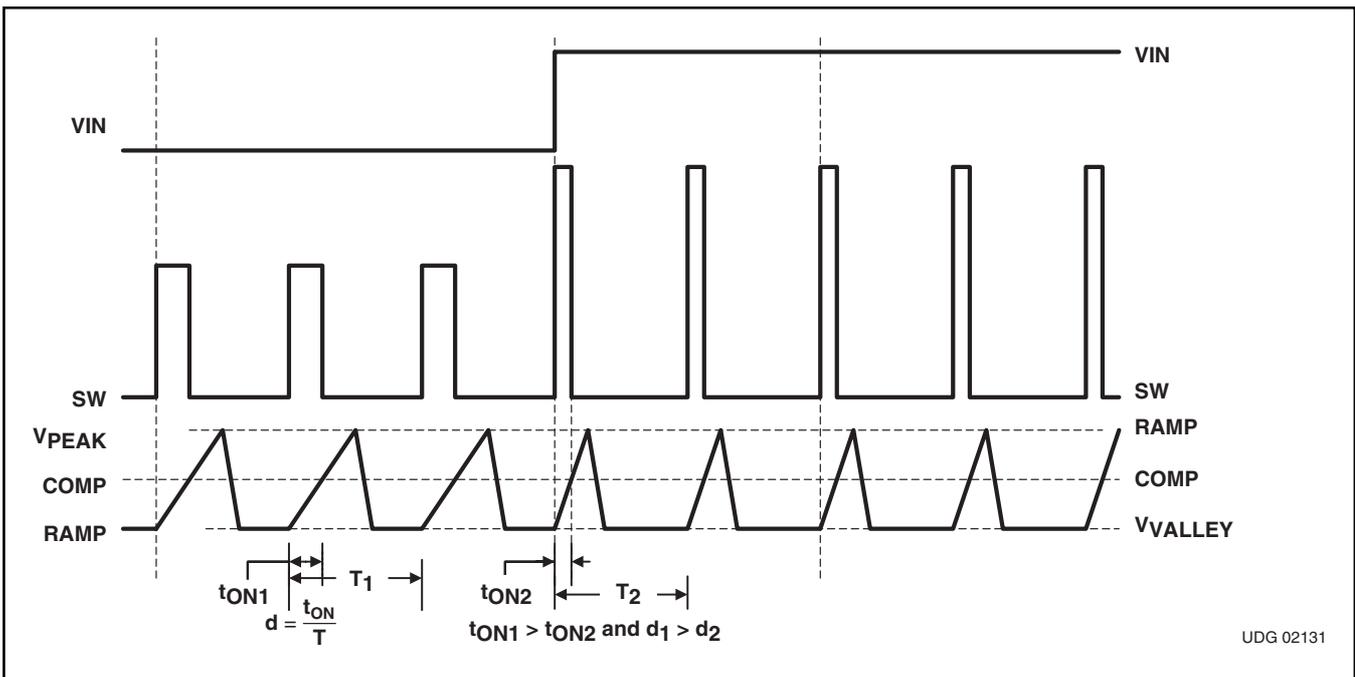


図1. Voltage Feed-Forward Effect on PWM Duty Cycle

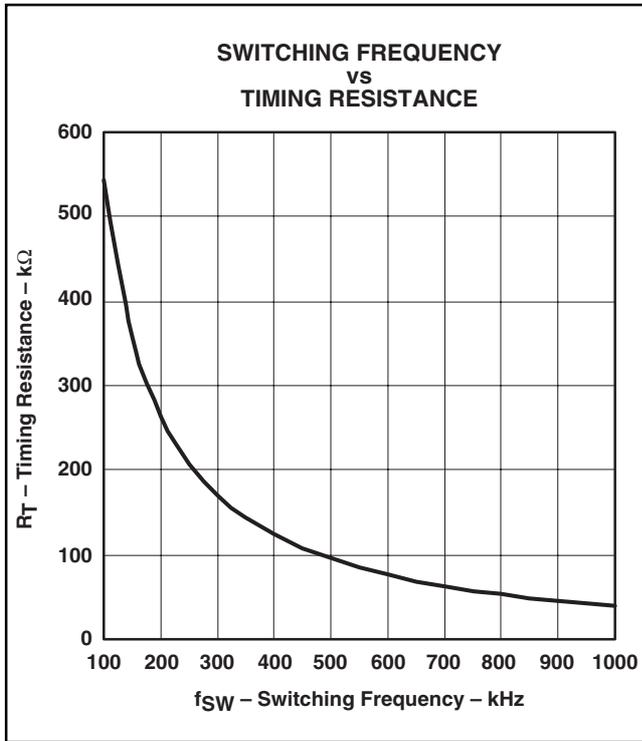


図2.

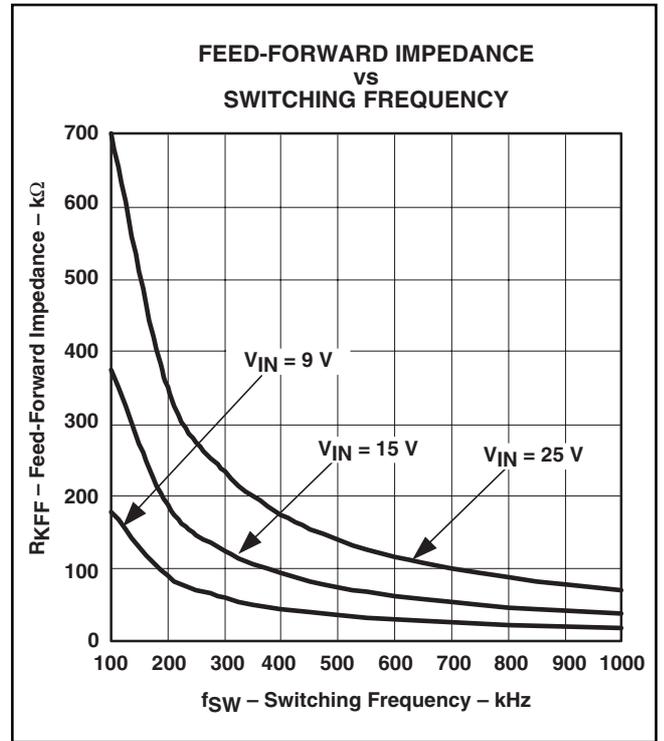


図3.

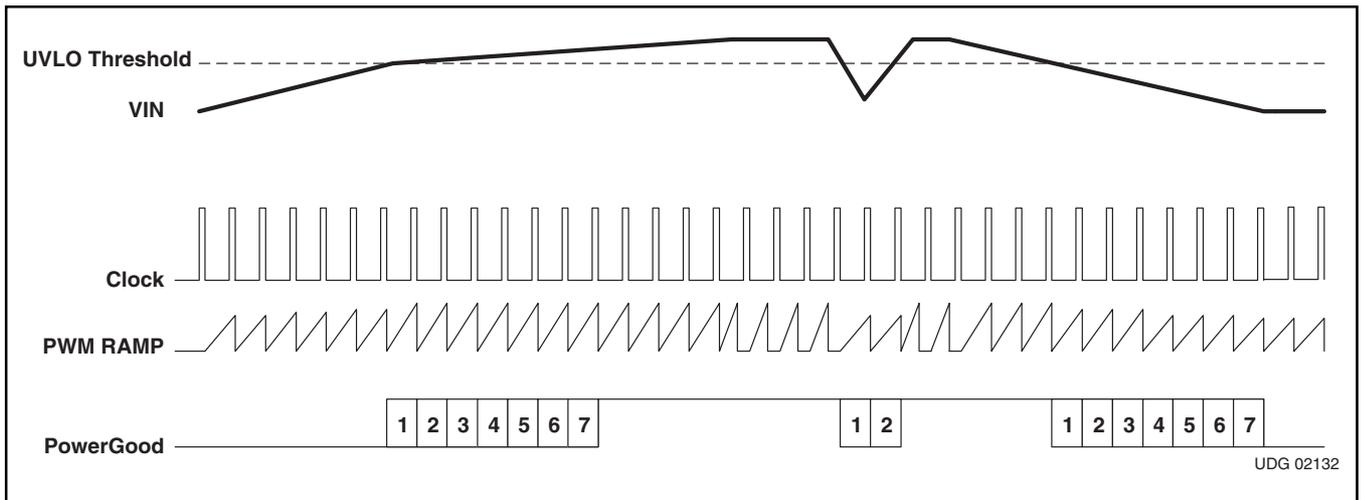


図4. Undervoltage Lockout Operation

デューティ・サイクルをコントロールし、出力電圧をレギュレーションします。高いデューティ・サイクルの動作についての詳細はアプリケーション・ノート(SLUA310)を参照してください。

### UVLO動作

TPS4005xは調整可能な(ユーザーがプログラムで設定できる)UVLO保護を使用しています。UVLO回路は、入力電圧がユーザーがプログラムで設定できる低電圧スレッシュホールドを越えるまでソフトスタートを“L”レベルに保持しています。

TPS4005xはユーザーがプログラムで設定できる低ラインのUVLO保護としてフィードフォワード・ピンKFFを使用しています。この調整可能な低ラインのUVLOスレッシュホールドはPWMランプの幅を発振器のクロック周期と比較します。ランプ

がその全振幅の90%に達する前にTPS4005xがクロック・パルスを受け取った場合低電圧状態にあることになります。ランプ幅はランプの勾配の関数で、KFFピンに流れ込む電流に直接関係しています。KFFピンに流れる電流は入力電圧とKFFピンから入力電圧へ接続される抵抗の関数です。KFFピンの抵抗は式(3)で表されるように発振器の周波数を基準として求めることができます。

$$R_{KFF} = (V_{IN(min)} - 3.5) \times (58.14 \times R_T + 1340) \Omega \quad (3)$$

但し、

- $V_{IN}$ は設定する起動(UVLO)入力電圧です。
- $R_T$ はタイミング抵抗で単位はkΩです。

調整可能なUVLO機能では、スパイクまたは高速のライン過渡により誤ってシャットダウンあるいはターンオンするのを防ぐた

め3ビットの全加算器が使用されています。加算器で、ランプ幅がクロック・サイクルよりも短いことが合計7カウントに達すると、パワーグッド信号がアクティブになりソフトスタートが初期化され、ハイサイド及びローサイドのMOSFETはオフになります。

ソフトスタートが開始すると、UVLO回路は、低電圧状態を宣言する前に、ランプ幅がクロック・サイクルよりも長いことがサイクルで合計7カウント分あることを確かめなければなりません(図4参照)。

UVLO設定点の精度も最大デューティ・サイクルに影響を与えます。UVLOが標準起動電圧の10%下の点でデバイスを開始させると、最大デューティ・サイクルは標準起動電圧時約10%低下します。

コンバータが動作を開始し入力源から電流を引き始めた時、入力電圧のインピーダンスにより、コントローラにおいて、入力電圧が低下してしまいます。そのために、電圧ヒステリシスが存在しUVLO点での妨害となるシャットダウンを防止します。動作周波数の選択により選ばれた $R_T$ と起動電圧の選択により選ばれた $R_{KFF}$ を用いた場合のヒステリシス電圧の概算量を図5に示します。

### BP5及びBP10内部電圧レギュレータ

異なる温度範囲でのBP5/BP10レギュレータの起動特性を図6と図7に示します。BP5の温度間のわずかな差異はスイッチング周波数によるもので、BP10レギュレーション特性の温度間のわずかな差異は外付けMOSFETをスイッチングすることにより生じる負荷に基づいています。

### インダクタ値の選択

インダクタ値により、コンバータが不連続モードになる時点での負荷電流だけでなく、出力コンデンサのリプル電流の大きさ

も決まります。インダクタンスが過度に大きいと、リップル電流は小さくなりますが、同一負荷電流では物理的寸法は大きくなります。一方、インダクタンスが過度に小さいと、リップル電流は大きくなり、同じ出力リップル電圧の要件が多くなります(またはその要件に対する出力コンデンサが高価になります)。妥協案として望ましいのは、負荷が定格出力の10%と30%の間の値に近

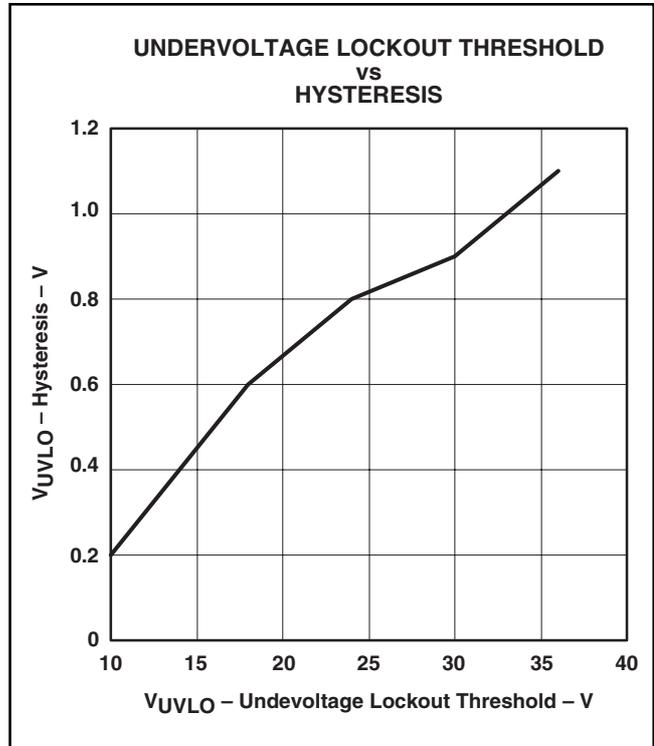


図5.

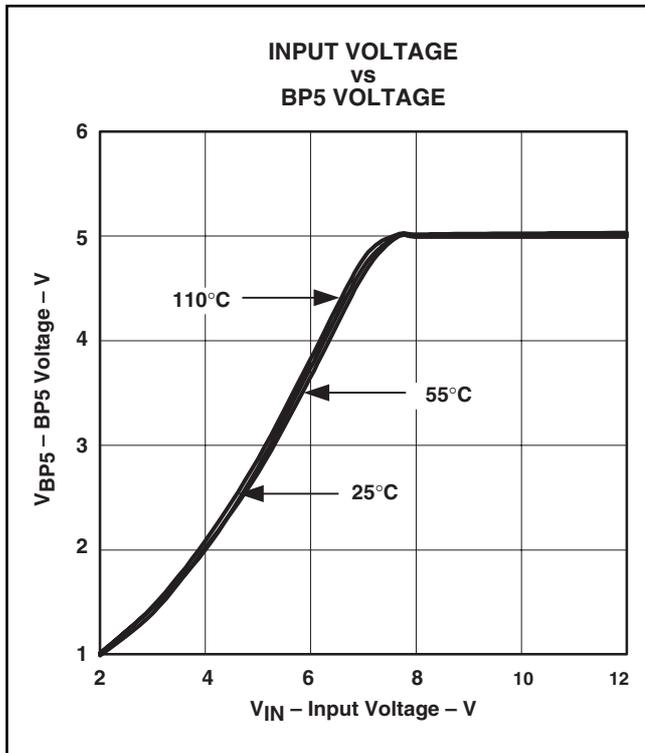


図6.

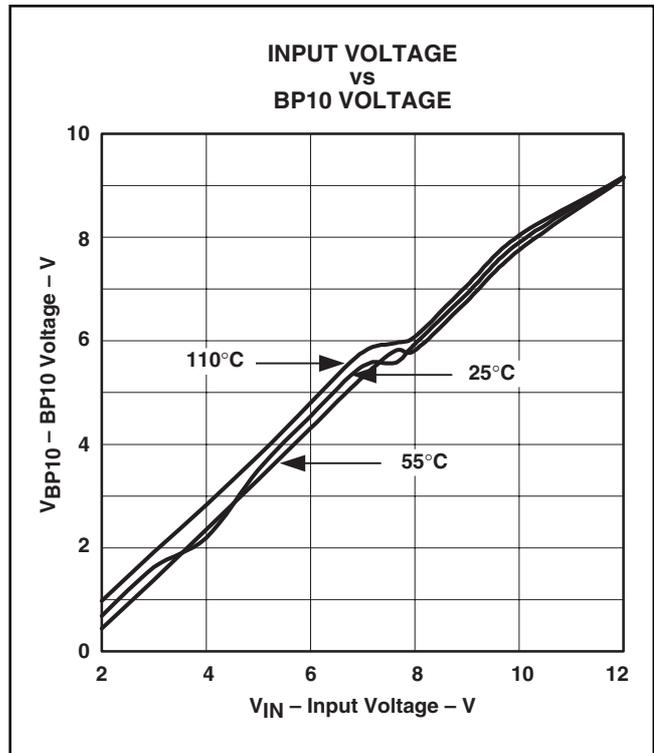


図7.

づくまでコンバータが不連続モードにならない程度のインダクタンス値を選択することです。インダクタンス値の計算は以下の式(4)で表されます。

$$L = \frac{(V_{IN} - V_O) \times V_O}{V_{IN} \times \Delta I \times f_{SW}} \text{ (Henries)} \quad (4)$$

但し、

- $V_O$ は出力電圧です
- $\Delta I$ はピーク間インダクタ電流です

### 出力容量の計算

出力容量は、負荷過渡時の要求される出力電圧偏位に加え、出力リップル電圧、出力リップル電流で決まります。

出力リップル電圧は出力容量とコンデンサのESRの両方の関数です。ワースト・ケース時の出力リップル電圧は式(5)で表されます。

$$\Delta V = \Delta I \left[ \text{ESR} + \left( \frac{1}{8 \times C_O \times f_{SW}} \right) \right] V_{P-P} \quad (5)$$

出力リップル電圧はESR成分により一般的に90%から95%の間です。

出力容量の要件は一般的に負荷過渡の要件に伴い増加します。ステップ負荷時、出力容量は、出力電圧を許容範囲内に保持しながら、エネルギーを負荷に供給(軽負荷から重負荷へのステップ)するか、あるいは過度のインダクタ・エネルギーを吸収(重負荷から軽負荷へのステップ)しなければなりません。容量は、負荷ステップの大きさ、ループの速度、インダクタの大きさに依存します。

重負荷から軽負荷への負荷ステップでは出力がオーバershootします。インダクタに蓄えられた過度のエネルギーは出力容量で吸収されなければなりません。インダクタに蓄えられたエネルギーは以下の式(6)で表されます。

$$E_L = \frac{1}{2} \times L \times I^2 \text{ (Joules)} \quad (6)$$

ここで、

$$I^2 = \left[ (I_{OH})^2 - (I_{OL})^2 \right] \text{ (Amperes)}^2 \quad (7)$$

但し、

- $I_{OH}$ は重負荷条件での出力電流です
- $I_{OL}$ は軽負荷条件での出力電流です

アプリケーションによってはUVLO電圧レベルで誤って再起動するのを防ぐために回路の追加が必要とされることがあります。これは、入力電圧ラインに高インピーダンスをもつか、あるいは $V_{IN}$ ラインに過大なリンギングがあるアプリケーションの場合に当てはまります。入力電圧のインピーダンスは起動時にUVLOシャットダウンやそれに続く再起動を起こすのに十分なほどに入力電圧を下げる原因となります。また、過大なリンギングもデバイスで検出される電圧に影響を及ぼし、UVLOシャットダウンや再起動の原因になります。簡素な回路を外付けすると妨害的なUVLOシャットダウンを防ぐためのヒステリシス量を選択することができます。

ヒステリシス電流が $I_{KFF}$ の10%、ピーク検出器が8Vにチャージされ、 $V_{IN(\min)} = 10V$ とすると、 $R_{KFF} = 75k\Omega$ を使って $R_A$ の値を以下の式(8)で計算します。

$$R_A = \frac{R_{KFF} \times (8 - 3.5)}{0.1 \times (V_{IN(\min)} - 3.5)} = 495 \text{ k}\Omega \cong 499 \text{ k}\Omega \quad (8)$$

$C_A$ はスイッチング・サイクル間でピーク電圧を保持するよう選ばれます。コンデンサの電荷を0.1Vのドループ、または8Vから7.9Vにならないようにするためには、以下の式で $C_A$ を計算します。

$$C_A = \frac{(8 - 3.5)}{(R_A \times 7.9 \times f_{SW})} \quad (9)$$

$C_A$ の値は10pF以下まで計算できますが、最大470pFまでの標準値でも十分に機能します。ダイオードは定格が20V以上の小信号のスイッチング・ダイオードまたはショットキーにすることができます。図5に小信号スイッチング・ダイオードを使用した場合の代表的例を示します。

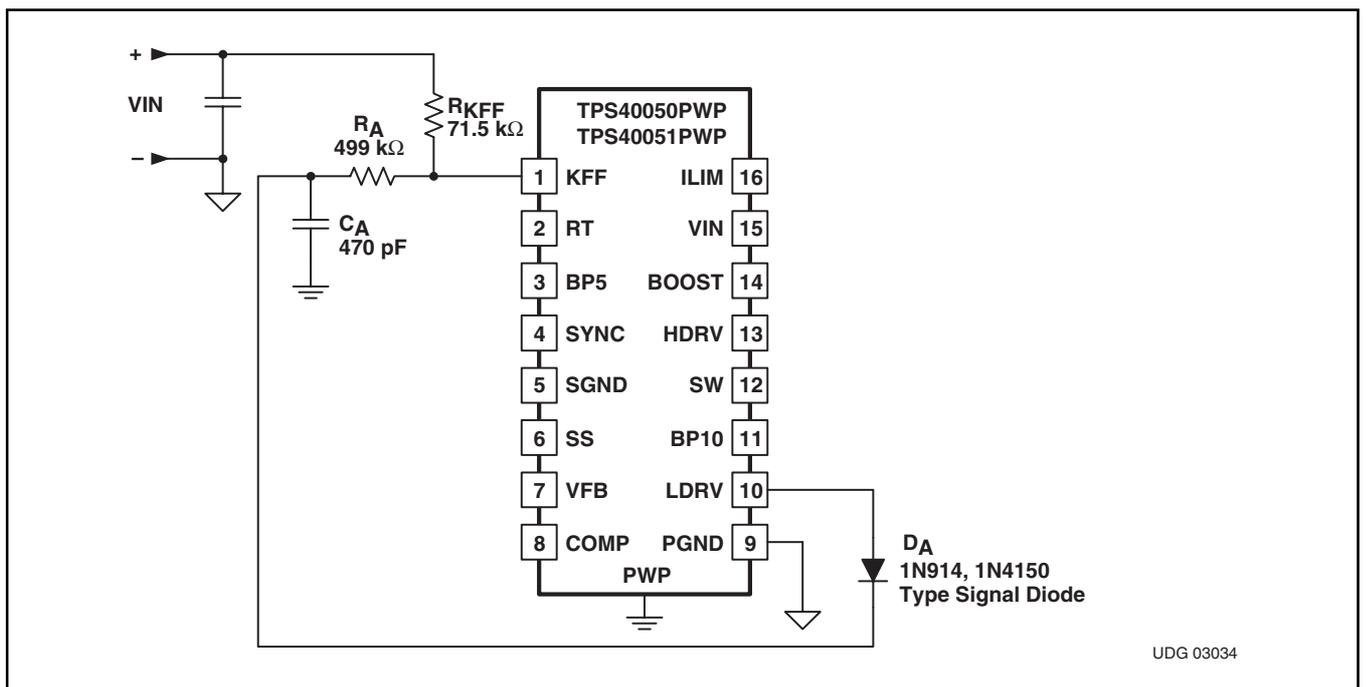


図8. Hysteresis for Programmable UVLO

UVLO設定点の精度は最大デューティ・サイクルに影響を与えます。UVLOが標準起動電圧の10%下の点でデバイスを開始させると、最大デューティ・サイクルは標準起動電圧時約10%低下します。

コンデンサのエネルギーは以下の式(10)で表されます。

$$E_C = \frac{1}{2} \times C \times V^2 \text{ (Joules)} \quad (10)$$

ここで、

$$V^2 = \left[ (V_f)^2 - (V_i)^2 \right] \text{ (Volts}^2\text{)} \quad (11)$$

但し、

- $V_f$ はコンデンサの最終ピーク電圧です
- $V_i$ はコンデンサの初期電圧です

式(7)を式(6)に代入し、次に式(11)を式(10)に代入し、さらにその次に式(10)が式(6)に等しいとして、 $C_0$ について解くと式(12)で表される容量が求められます。

$$C_0 = \frac{L \times \left[ (I_{OH})^2 - (I_{OL})^2 \right]}{\left[ (V_f)^2 - (V_i)^2 \right]} \text{ (Farads)} \quad (12)$$

### ソフトスタートのプログラミング

TPS4005xでは起動時確実に出力上にランプがコントロールされるように閉ループの手法を使用します。ソフトスタートは内部で生成される電流源により外付けのコンデンサ( $C_{SS}$ )を充電することでプログラムされます。 $C_{SS}$ の電圧マイナス0.85Vが誤差増幅器の1つの非反転入力に入ります(誤差増幅器のその他の入力はFBと0.7VのVREF)。ループは( $C_{SS} - 0.85V$ )電圧の下端または内部基準電圧(0.7V VREF)で閉じます。(  $C_{SS} - 0.85V$ )電圧が内部基準電圧以上に上昇すると、レギュレーションは内部基準電圧を基準として行なわれます。確実に出力電圧のランプアップをコント

ロールするには、ソフトスタート時間は式(13)で表されるように $L \cdot C_0$ の時定数よりも大きくします。

$$t_{START} \geq 2\pi \times \sqrt{L \times C_0} \text{ (seconds)} \quad (13)$$

$t_{START}$ と起動時に必要とされる入力電流には直接的な相関関係があります。 $t_{START}$ が速くなるにつれ、起動時に大きな入力電流が必要とされます。この相関関係については次節の表題“電流制限のプログラミング”で詳細に記述されています。ソフトスタート容量 $C_{SS}$ は式(14)で表されます。

$V_{IN}$ 電源がゆっくりとランプアップする(一般的には50msから100ms)アプリケーションでは、誤ってUVLOが作動するのを防ぐためソフトスタート時間を約2ms~5msの時間増加させることが必要な場合があります。ソフトスタート時間は、 $V_{IN}$ 電源が6Vと7Vの間を遷移する時間よりも長くしてください。

$$C_{SS} = \frac{2.3 \mu A}{0.7 V} \times t_{START} \text{ (Farads)} \quad (14)$$

### 電流制限のプログラミング

TPS4005xでは過電流保護に2段の手法を使用しています。1段目はパルス毎の保護という仕組みです。電流制限はハイサイドMOSFETで実行され、ゲートが"H"レベルに駆動されている時にMOSFET端の電圧降下を検出します。MOSFETの電圧は一定の電流シンクで駆動されている時VINピンからILIMピンに接続されている抵抗端での降下電圧と比較されます。MOSFET端の電圧降下がILIM抵抗端の電圧降下より大きい場合、スイッチング・パルスは即座に終了します。MOSFETは次のスイッチング・サイクルが開始するまでオフのままです。

第2段目はフォルト・カウンタで構成されています。フォルト・カウンタは過電流パルスによって増分し、過電流パルスのないクロック・サイクルにより減少します。カウンタが7に達した時、再

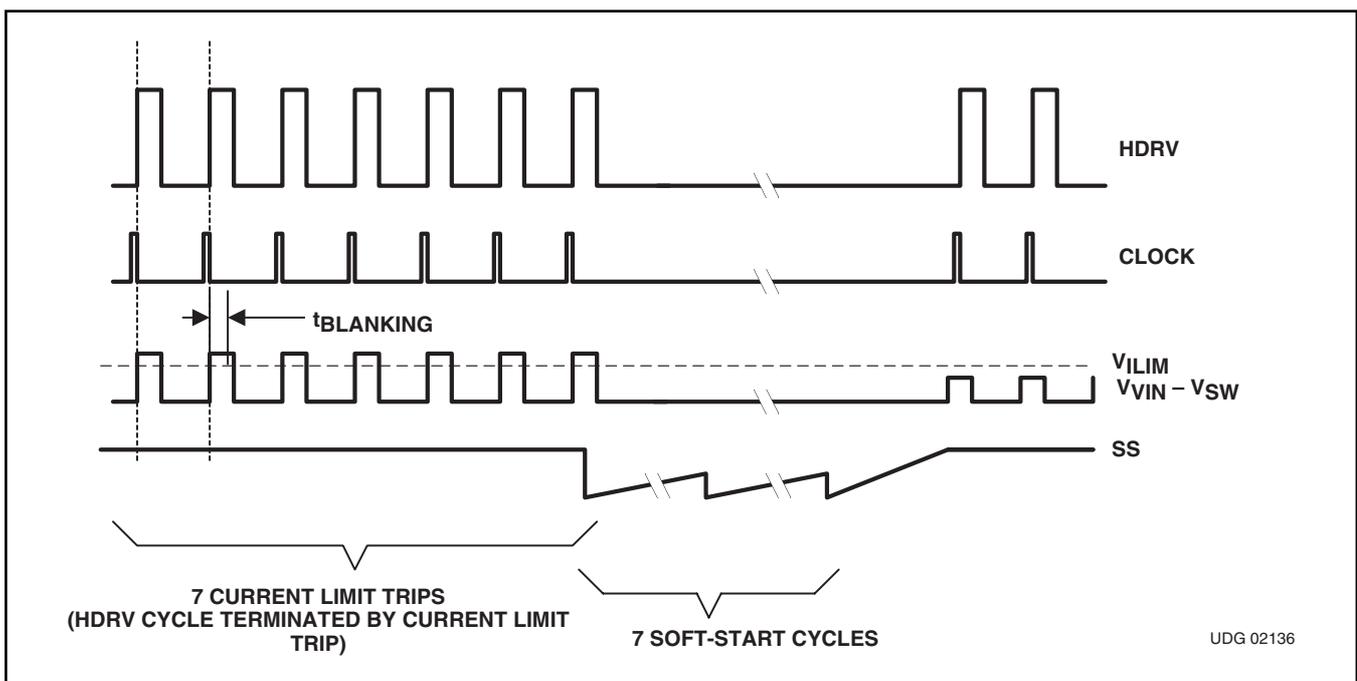


図9. Typical Current Limit Protection Waveforms

起動が出され7サイクルのソフトスタートが開始します。ハイサイド及びローサイド両方のMOSFETともこの期間オフになります。カウンタはソフトスタートのサイクルごとに減少してゆきます。カウンタがゼロに減少した時、PWMは再びインエーブルになります。障害条件が取り除かれたら、出力は正常に作動し始めます。出力過電流が依然として存在している場合、カウンタは7個の過電流パルスでカウントし、再び第2段目のフォルト・モードに入ります。代表的な過電流保護の波形については図6を参照してください。

電流制限の最小設定点( $I_{LIM}$ )は $t_{START}$ 、 $C_O$ 、 $V_O$ 、ターンオン時の負荷電流( $I_L$ )により決まります。

$$I_{LIM} = \left[ \frac{(C_O \times V_O)}{t_{START}} \right] + I_L \text{ (Amperes)} \quad (15)$$

電流制限をプログラムする抵抗( $R_{ILIM}$ )は以下の式(16)を使って計算されます。

$$R_{ILIM} = \frac{I_{OC} \times R_{DS(on)[max]} + V_{OS}}{1.12 \times I_{SINK}} + \frac{V_{OS}}{I_{SINK}} \text{ (}\Omega\text{)} \quad (16)$$

但し、

- $I_{SINK}$ は $I_{LIM}$ ピンに流れ込む電流で標準値は10 $\mu$ Aです。
- $I_{OC}$ は過電流の設定点で、DC出力電流にピーク・インダクタ電流の1/2を加えたものです。
- $V_{OS}$ は過電流コンパレータのオフセットで標準値は-75mVです。

## 外部電源への同期

TPS4005xはSYNCピンにより外部のクロックに同期することができます。同期はSYNCピンの立下りエッジで生じます。同期周波数はそのプログラムされたフリーラン周波数よりも20%から30%程度高い周波数にすべきです。SYNCピンのクロック周波数は発振器回路で生成されるマスター・クロックに取って代わりません。SYNCピンを“L”レベルにするとTPS4005xは $R_T$ でプログラムされる周波数でフリーランするようプログラムされます。

PWMランプのジェネレータ回路をプログラムする時は高い周波数で同期させることを考慮に入れなければなりません。PWMランプがSYNCパルスで妨げられると、UVLO状態が宣言されPWMはディスエーブルになります。一般的にはこのことは低ライン条件下のみで懸念されます。いかなる場合でも、スイッチング周波数が高い場合には $R_{KFF}$ を調整することが必要です。同期周波数で $R_{KFF}$ を正確な値に定めるためには、発振器を同期周波数で動作させる $R_T$ の“ダミー”値を以下のように計算します。設計ではこの $R_T$ 値は使用しないでください。

$$R_{T(dummy)} = \left( \frac{1}{f_{SYNC} \times 17.82 \times 10^{-6}} - 17 \right) \text{ k}\Omega \quad (17)$$

$R_{T(dummy)}$ の値を使って $R_{KFF}$ の値を計算します。

$$R_{KFF} = (V_{IN(min)} - 3.5 \text{ V}) \times (58.14 \times R_{T(dummy)} + 1340) \text{ }\Omega \quad (18)$$

この $R_{KFF}$ の値により同期周波数での動作時にUVLOは確実に関与しなくなります。

- $R_{T(dummy)}$  is in  $R_{KFF}$

## ループ補償

電圧モードの降圧型コントローラは一般的にはタイプⅢの回路を使用して補償されます。TPS4005xは電圧フィードフォワード・コントロールを使用しているため、電圧フィードフォワード回路を含んだPWM変調器の利得が含まれなければなりません。変調器の利得を、ランプ動作を全スイッチング周期の範囲にわたらせるのに必要な最小入力電圧 $V_{IN}$ とともに図10に示します。

$$A_{MOD} = \frac{V_{IN}}{V_S} \text{ or } A_{MOD(dB)} = 20 \times \log \left( \frac{V_{IN}}{V_S} \right) \quad (19)$$

デューティ・サイクルDはコントロール電圧VCが最小ランプ電圧から最大ランプ電圧 $V_S$ に変化するにつれ0から1に変わります。また、同期式バック・コンバータの場合は、 $D = V_O/V_{IN}$ です。出力電圧に対するコントロール電圧を得るのに、変調器の利得の入力電圧とランプ電圧に置き換えると、以下になります。

$$D = \frac{V_O}{V_{IN}} = \frac{V_C}{V_S} \text{ or } \frac{V_O}{V_C} = \frac{V_{IN}}{V_S} \quad (20)$$

## 極とゼロの計算

電圧モード・コントロールを使用したバック・コンバータでは、出力のL-C<sub>0</sub>により二重極があります。二重極は式(21)で計算される周波数の位置にあります。

$$f_{LC} = \frac{1}{2\pi \times \sqrt{L} \times C_O} \text{ (Hertz)} \quad (21)$$

また、出力容量C<sub>0</sub>とそのESRにより生成されるゼロもあります。ESRのゼロは式(22)で計算される周波数の位置にあります。

$$f_Z = \frac{1}{2\pi \times ESR \times C_O} \text{ (Hertz)} \quad (22)$$

出力電圧 $V_{OUT}$ を設定するため $R_{BIAS}$ の値を計算します。

$$R_{BIAS} = \frac{0.7 \times R_1}{V_{OUT} - 0.7} \text{ }\Omega \quad (23)$$

最大クロスオーバー周波数(0dBのループ利得)は式(24)で計算されます。

$$f_C = \frac{f_{SW}}{4} \text{ (Hertz)} \quad (24)$$

一般的には、 $f_C$ はL-C<sub>0</sub>の二重極とESRゼロの中間点の近くに選択されます。タイプⅢのトポロジでは+1の勾配(20dB/ディケード)であるのに対し、この周波数では、出力対コントロールの利得は-2の勾配(-40dB/ディケード)であるため、閉ループ全体では-1の勾配(-20dB/ディケード)になります。図10に変調器の利得、L-Cフィルタ、出力コンデンサのESRゼロ、及びその結果として補償すべき応答を示します。

図11に示されるタイプⅢのトポロジには原点の極に加え2組のゼロ/極があります。タイプⅢのトポロジの利得と位相のブーストを図12に示します。2つのゼロはL-C<sub>0</sub>の二重極を補償するのに使われ、位相のブーストを行いません。二重極はESRゼロを補償するのに使われ、利得のロールオフをコントロールします。ほとんどの場合、2番目の極は取り除くことができ、増幅器の利得のロールオフは高周波で総利得をロールオフするのに使用されます。

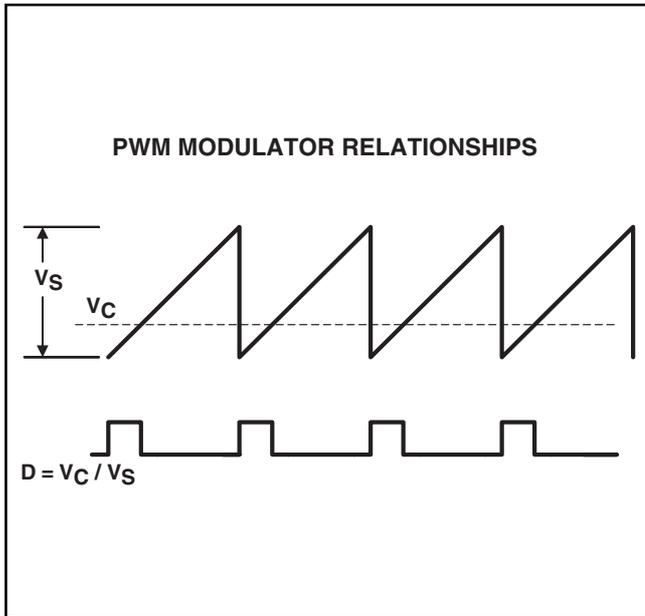


図10.

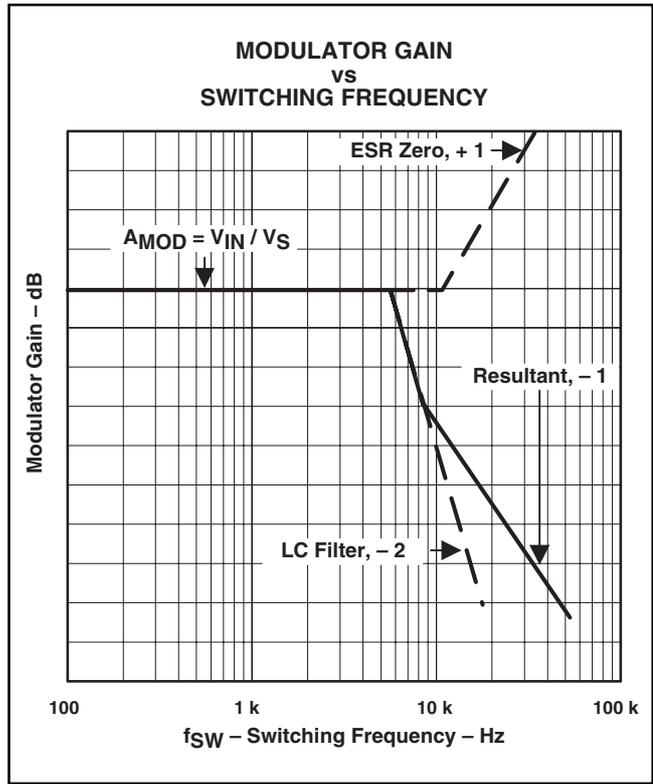


図11.

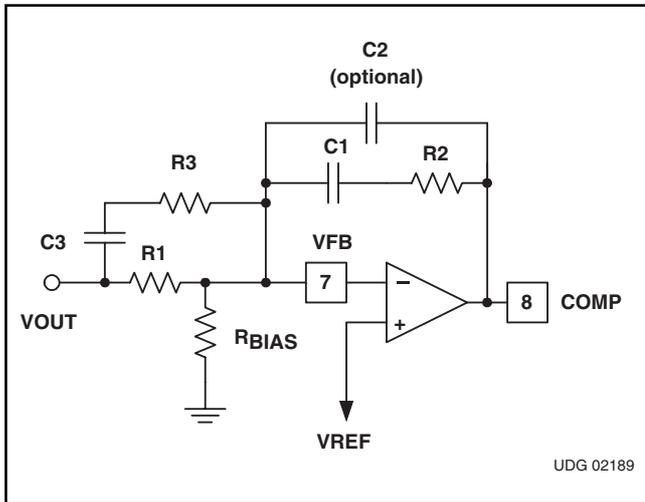


図12. Type III Compensation Configuration

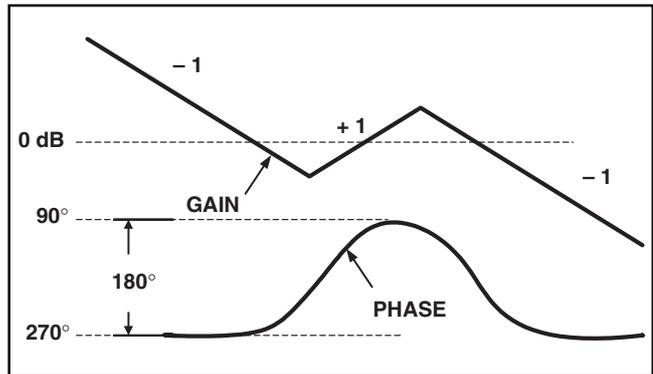


図13. Type III Compensation Gain and Phase

タイプⅢの回路の極とゼロは式(25)で表されます。

$$f_{z1} = \frac{1}{2\pi \times R2 \times C1} \text{ (Hertz)} \quad f_{z2} = \frac{1}{2\pi \times R1 \times C3} \text{ (Hertz)} \quad (25)$$

$$f_{p1} = \frac{1}{2\pi \times R2 \times C2} \text{ (Hertz)} \quad f_{p2} = \frac{1}{2\pi \times R3 \times C3} \text{ (Hertz)}$$

R1の値は多少任意で決められますが他の部品値に影響を与えません。通常50kΩから100kΩの値が妥当です。

単一利得周波数は式(26)で表されます。

$$f_c = \frac{1}{2\pi \times R1 \times C2 \times G} \text{ (Hertz)} \quad (26)$$

ここでGはf<sub>c</sub>における変調器利得の逆数です。

変調器利得はf<sub>c</sub>における周波数の関数であり式(27)で表されます。

$$AMOD(f) = AMOD \times \left( \frac{f_{LC}}{f_c} \right)^2 \text{ and } G = \frac{1}{AMOD(f)} \quad (27)$$

### 最小負荷抵抗

極端に小さいフィードバック抵抗R2により誤差増幅器の出力の負荷をダウンさせないよう注意が必要です。誤差増幅器にはR2の大きさを決める場合に考慮しなければならないある有限の出力ソース/シンク電流があります。過度に小さな値では出力はそのフル・レンジ全体に振れることはできません。

$$R2_{(MIN)} = \frac{V_{C(max)}}{I_{SOURCE(min)}} = \frac{3.5 \text{ V}}{2 \text{ mA}} = 1750 \Omega \quad (28)$$

### BOOST及びBP10バイパス・コンデンサの計算

BOOST容量はハイサイド・ドライバに部分的な低インピーダンス源を供給します。BOOSTコンデンサは品質が優れた高周波のコンデンサにしてください。バイパス・コンデンサの大きさはMOSFETの総ゲート電荷とバイパス・コンデンサに許容されるド

ループ量に依存します。BOOST容量は以下の式(29)で表されます。

$$C_{\text{BOOST}} = \frac{Q_g}{\Delta V} \quad (\text{Farads}) \quad (29)$$

10V基準電圧ピンBP10VはBOOSTコンデンサを介して同期MOSFETとハイサイドMOSFETの両方にエネルギーを供給する必要があります。効率上で不利な条件をすべて無視すると、BP10Vの容量は以下の式(30)で表されます。

$$C_{\text{BP10}} = \frac{Q_{\text{gHS}} + Q_{\text{gSR}}}{\Delta V} \quad (\text{Farads}) \quad (30)$$

### dv/dtにより誘発されるターンオン

MOSFETは特に高電圧( $V_{\text{DS}}$ )のアプリケーションでdv/dtによるターンオンに影響を受けやすくなっています。ターンオンは $C_{\text{GD}}$ と $C_{\text{GS}}$ で形成されるコンデンサによる分割で生じます。dv/dtが大きい状態とMOSFETのドレイン/ソース間電圧により $C_{\text{GD}}$ に電流が流れ、ゲート/ソース間電圧を上昇させます。ゲート/ソース間電圧がMOSFETのスレッシュホールド電圧以上に上昇すると、MOSFETはオンになり、その結果大きなシュートスルー電流が流れます。従って、同期整流MOSFETは $C_{\text{GD}}$ 容量が $C_{\text{GS}}$ 容量よりも小さくなるよう選んでください。

### ハイサイドMOSFETの消費電力

外付けハイサイドMOSFETで消費される電力は導通損失とスイッチング損失より構成されます。導通損失はMOSFETを流れる $I_{\text{RMS}}$ 電流とMOSFETの $R_{\text{DS(on)}}$ の関数です。ハイサイドMOSFETの導通損失は式(31)で定義されます。

$$P_{\text{COND}} = (I_{\text{RMS}})^2 \times R_{\text{DS(on)}} \times (1 + \text{TC}_R \times [T_J - 25^\circ\text{C}]) \quad (\text{Watts}) \quad (31)$$

但し、

- $\text{TC}_R$ はMOSFET  $R_{\text{DS(on)}}$ の温度係数です

$\text{TC}_R$ はMOSFET技術と製造メーカーにより変動しますが、一般的には0.0035ppm/ $^\circ\text{C}$ ~0.010ppm/ $^\circ\text{C}$ の範囲にあります。

ハイサイドMOSFETの $I_{\text{RMS}}$ 電流は以下の式(32)で表されます。

$$I_{\text{RMS}} = I_{\text{OUT}} \times \sqrt{d} \quad (\text{A}_{\text{RMS}}) \quad (32)$$

ハイサイドMOSFETのスイッチング損失は以下の式(33)で表されます。

$$P_{\text{SW(fsw)}} = (V_{\text{IN}} \times I_{\text{OUT}} \times t_{\text{SW}}) \times f_{\text{SW}} \quad (\text{Watts}) \quad (33)$$

但し、

- $I_{\text{O}}$ はDC出力電流です
- $t_{\text{SW}}$ はスイッチングの立上がり時間で、通常は<20nsです。
- $f_{\text{SW}}$ はスイッチング周波数です。

代表的なスイッチング波形を図14に示します。

MOSFETの許容最大消費電力は式(34)で決まります。

$$P_T = \frac{(T_J - T_A)}{\theta_{\text{JA}}} \quad (\text{Watts}) \quad (34)$$

ここで、

$$P_T = P_{\text{COND}} + P_{\text{SW(fsw)}} \quad (\text{Watts}) \quad (35)$$

また、 $\theta_{\text{JA}}$ はパッケージのサーマルインピーダンスです。

### 同期整流MOSFETの消費電力

同期整流MOSFETで消費される電力は、 $R_{\text{DS(on)}}$ の導通損失、ボディダイオードの導通損失、逆回復損失の3つの要素より構成されています。 $R_{\text{DS(on)}}$ の導通損失は式(29)を使って求めることができ、同期整流MOSFETを流れるRMS電流は以下の式(36)で表されます。

$$I_{\text{RMS}} = I_{\text{O}} \times \sqrt{1-d} \quad (\text{Amperes}_{\text{RMS}}) \quad (36)$$

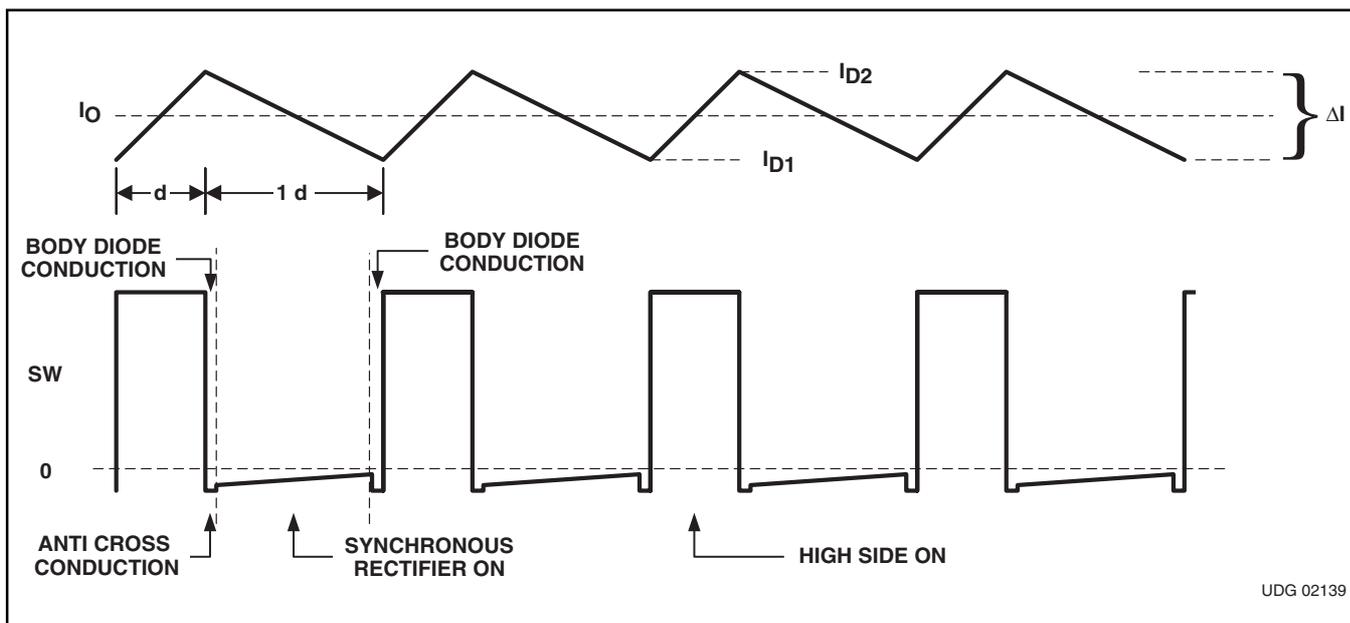


図14. Inductor Current and SW Node Waveforms

ボディ・ダイオードの導通損失はアンチクロス導通の遅延時間にボディ・ダイオードが順方向に導通することが原因です。ボディ・ダイオードの導通損失は以下の式(37)で表されます。

$$P_{DC} = 2 \times I_O \times V_F \times t_{DELAY} \times f_{SW} \text{ (Watts)} \quad (37)$$

但し、

- $V_F$ はボディ・ダイオードの順方向電圧です
- $t_{DELAY}$ はSWノードが上昇する直前の遅延時間です

ボディ・ダイオードが各サイクルで2度導通するため乗算器が2度使用されます(一度は立上がりエッジ、もう一度は立下りエッジ)。逆回復損失はボディ・ダイオードが順方向のバイアスから逆遮断状態への回復に要する時間が原因で生じます。逆回復損失は以下の式(38)で表されます。

$$P_{RR} = 0.5 \times Q_{RR} \times V_{IN} \times f_{SW} \text{ (Watts)} \quad (38)$$

但し、

- $Q_{RR}$ はボディ・ダイオードの逆回復電荷です

$Q_{RR}$ は必ずしもMOSFETのデータシートに記載されているとは限りませんが、MOSFETのベンダから入手できます。同期整流MOSFETの総消費電力は以下の式(39)で表されます。

$$P_{SR} = P_{DC} + P_{RR} + P_{COND} \text{ (Watts)} \quad (39)$$

## TPS4005xの消費電力

TPS4005xの消費電力はMOSFETドライバ電流と入力電圧に大きく依存します。ドライバ電流は外付けMOSFETの総ゲート電荷 $Q_g$ に比例します。ドライバの電力(外付けのゲート抵抗を無視すると参考資料[2]参照)は式(40)で計算できます。

$$P_D = Q_g \times V_{DR} \times f_{SW} \text{ (Watts/driver)} \quad (40)$$

そして、TPS4005xの総消費電力は、ハイサイドと同期整流器の両方に同一のMOSFETを選択したとすると、以下の式(41)で表されます。

$$P_T = \left( \frac{2 \times P_D}{V_{DR}} + I_Q \right) \times V_{IN} \text{ (Watts)} \quad (41)$$

または、

$$P_T = (2 \times Q_g \times f_{SW} + I_Q) \times V_{IN} \text{ (Watts)} \quad (42)$$

但し、

- $I_Q$ は静止時の動作電流です(ドライバは無視)

デバイスのPowerPAD™パッケージがもつ最大の電力能力はエア・フローと同様にレイアウトにも依存します。接合部から外気へのサーマル・インピーダンスは、2オンスの銅配線、サーマル・パッドがはんだ付け、エア・フローなしとすると以下の値になります。

$$\theta_{JA} = 36.515 \text{ } ^\circ\text{C/W} \quad (43)$$

パッケージの許容最大消費電力は式(44)により周囲温度に関係します。

$$P_T = \frac{T_J - T_A}{\theta_{JA}} \text{ (Watts)} \quad (44)$$

式(37)を式(35)に代入して、 $f_{SW}$ について解くとTPS4005xの最大動作周波数が求められます。その結果は以下の式(45)で表されます。

$$f_{SW} = \frac{\left( \left[ \frac{(T_J - T_A)}{(\theta_{JA} \times V_{DD})} \right] - I_Q \right)}{(2 \times Q_g)} \text{ (Hz)} \quad (45)$$

## レイアウトについての考察

### PowerPAD™パッケージ

PowerPAD™パッケージはデバイスから熱を取り除くため低いサーマル・インピーダンスを提供します。PowerPAD™はその名前の由来のとおりデバイスの底面の大きな接合用パッドによりサーマル・インピーダンスが低くなります。最良の熱特性を得るには、回路ボードにはパッケージの真下にはんだ/スズめっき/銅の領域がある必要があります。この領域の大きさはPowerPAD™パッケージの寸法により決まります。16ピンのTSSOP(PWP)パッケージではこの領域は5mm × 3.4mm<sup>[2]</sup>です。パッケージのパッド寸法を図15に示します。

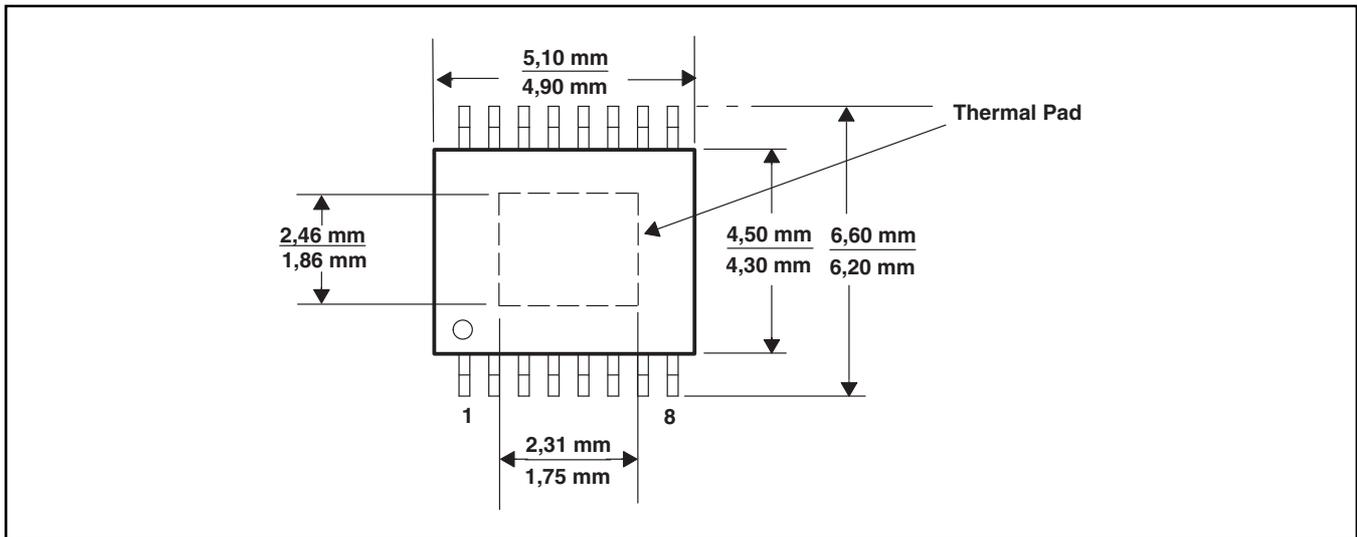


図15. PowerPAD™ Dimensions

放熱用ビアは、この領域を内部または外部の銅のプレーンに接続し、また、そのビア穴が銅めっきされる場合効率よく埋まるよう十分に小さな直径にしておきます。この埋め栓は、はんだリフロー時パッケージ本体とデバイスの下のはんだ/スズめっき領域との接触面からはんだが逃げるの防ぐために必要です。1オンスの銅がボード表面にめっきされ、同時にビア・パレルをめっきした場合、ビアの直径は0.33mm(13ミル)が適切です。銅めっきされる場合に放熱用ビアを埋めなければ、最小が0.1mmであるビア直径に等しい直径のはんだマスク材を使ってビアに蓋をしてください。この蓋により、はんだが放熱用ビアの中を通して逃げ、可能性として起こりうるパッケージの下にはんだのボイドができることが防止されます。PowerPAD™パッケージの詳細な情報についてはPowewPAD Thermally Enhanced Package<sup>[2]</sup>及びこのデータシートの最後のパッケージ寸法図面を参照してください。

## MOSFETのパッケージ

MOSFETのパッケージの選択はMOSFETの消費電力と予測される動作条件によります。一般的に、表面実装のアプリケーションでは、DPAK型のパッケージがサーマル・インピーダンス( $\theta_{JA}$ )が最小にできるため、消費電力の能力が最大になります。しかし、DPAKの有効性は適切にレイアウトすることと熱管理にかかっています。MOSFETのデータシートに規定されている $\theta_{JA}$ は所定の銅面積と厚さを基準にしています。ほとんどの場合、40°C/Wの最小サーマル・インピーダンスを達成するにはG-10/FR4ボード上で1平方インチあたり2オンスの銅が必要です。ボード面積を犠牲にするとサーマル・インピーダンスを低くすることができます。実装を適切に行なうことについての詳細な情報は選択するMOSFETのデータシートを参照してください。

## グラウンドと回路のレイアウトについての考察

TPS4005xには信号グラウンド(SGND)ピンと電源グラウンド(PGND)ピンが別々に用意されています。回路のグラウンドは適切に分離されていることが重要です。各グラウンドは、そのインピーダンスを最小限に抑えるため、できればプレーンで構成してください。出力、同期整流器、MOSFETドライバのデカップリング・コンデンサ(BP10)、入力コンデンサなどの高電力でノイズの多い回路は入力コンデンサ点でPGNDのプレーンに接続してください。

FB抵抗デバイダ、 $R_T$ 、ILIMなどのノイズに敏感なノードはSGNDのプレーンに接続してください。SGNDのプレーンはPGNDのプレーンに一点のみで接続するようにしてください。

部品の配置は確実にバイパス・コンデンサ(BP10とBP5)ができるだけそれぞれの電源ピン及びグラウンド・ピンの近くに配置されるようにします。また、FB、 $R_T$ 、ILIMなどのノイズに敏感な回路は、HDRV、LDRV、BOOST、スイッチ・ノード(SW)などの高いdv/dtのノードの近くに置かないようにしてください。

## 設計例

- 入力電圧：10VDC～24VDC
- 出力電圧：3.3V ±2%
- 出力電流：8A(最大、定常状態時)、10A(サージ、持続時間10ms、最大デューティ・サイクル10%)
- 出力リップル電圧：33mV<sub>P-P</sub>(8A時)
- 出力負荷応答：0.3V(ステップ負荷変化10%～90%)
- 動作温度：-40°C～85°C
- $f_{SW} = 300\text{kHz}$

### 1. 最大/最小デューティ・サイクルの計算

$$d_{\text{MIN}} = \frac{V_{\text{O}(\text{min})}}{V_{\text{IN}(\text{max})}} = \frac{3.324}{24} = 0.135 \quad (46)$$

$$d_{\text{MAX}} = \frac{V_{\text{O}(\text{max})}}{V_{\text{IN}(\text{min})}} = \frac{3.366}{10} = 0.337$$

### 2. スイッチング周波数の選択

スイッチング周波数は最小デューティ・サイクル比と電流制限コンパレータの伝搬遅延に基づきます。電流制限能力を保持するためには、ハイサイドMOSFETのオン時間 $t_{\text{ON}}$ は300nsより大きくなければなりません(電氣的特性表参照)。従って、以下のようになります。

$$\frac{V_{\text{O}(\text{min})}}{V_{\text{IN}(\text{max})}} = \frac{t_{\text{ON}}}{T_{\text{SW}}} \quad \text{or} \quad (47)$$

$$\frac{1}{T_{\text{SW}}} = f_{\text{SW}} = \left[ \frac{\left( \frac{V_{\text{O}(\text{min})}}{V_{\text{IN}(\text{max})}} \right)}{t_{\text{ON}}} \right] \quad (48)$$

余裕をみて400nsを使用すると、

$$f_{\text{SW}} = \frac{0.135}{400 \text{ ns}} = 337 \text{ kHz} \quad (49)$$

発振器は10%変動する可能性があるため $f_{\text{SW}}$ は10%減少させます。

$$f_{\text{SW}} = 0.9 \times 337 \text{ kHz} = 303 \text{ kHz}$$

よって、スイッチング周波数は300kHzとします。

### 3. ΔIの選択

この場合、ΔIはコンバータが標準負荷の20%で不連続モードになるよう選択します。

$$\Delta I = I_{\text{O}} \times 2 \times 0.2 = 8 \times 2 \times 0.2 = 3.2 \text{ A} \quad (50)$$

### 4. 電力損失の計算

スイッチング損失がほとんどを占めるようになる $V_{\text{IN}} = 24\text{V}$ 時のハイサイドMOSFET(Si7860DP)の電力損失は式(51)で計算することができます。

$$I_{\text{RMS}} = I_{\text{O}} \times \sqrt{d} = 8 \times \sqrt{0.135} = 2.93 \text{ A} \quad (51)$$

式(34)を式(33)に代入して、

$$P_{\text{COND}} = 2.93^2 \times 0.008 \times (1 + 0.007 \times (150 - 25)) \\ = 0.129 \text{ W} \quad (52)$$

式(33)より、スイッチング損失は以下のようになります。

$$P_{\text{SW}(f_{\text{sw}})} = (V_{\text{IN}} \times I_{\text{O}} \times t_{\text{SW}}) \times f_{\text{SW}} \\ = 24\text{V} \times 8\text{A} \times 20\text{ns} \times 300\text{kHz} = 1.152\text{W} \quad (53)$$

式(35)を式(34)に代入するとMOSFETの接合部温度が求められます。

$$T_{\text{J}} = (P_{\text{COND}} + P_{\text{SW}}) \times \theta_{\text{JA}} + T_{\text{A}} \\ = (0.129 + 1.152) \times 40 + 85 = 136^\circ\text{C} \quad (54)$$

## 5. 同期整流器の損失の計算

同期整流MOSFETには、導通損失、ダイオード逆回復損失の2つの損失要素があります。導通損失はアンチ・クロス導通遅延に伴うデッドタイム時のボディ・ダイオードの導通損失に加え $I_{\text{RMS}}$ 損失にも起因します。

式(38)より同期整流器を流れる $I_{\text{RMS}}$ 電流は、

$$I_{\text{RMS}} = I_{\text{O}} \times \sqrt{1-d} = 8 \times \sqrt{1-0.135} = 7.44 \text{ A}_{\text{RMS}} \quad (55)$$

式(33)より同期MOSFETの導通損失は、

$$P_{\text{COND}} = I_{\text{RMS}}^2 \times R_{\text{DS(on)}} \\ = 7.44^2 \times 0.008 \times (1 + 0.007(150 - 25)) \\ = 0.83\text{W} \quad (56)$$

式(39)よりボディ・ダイオードの導通損失は、

$$P_{\text{DC}} = 2 \times I_{\text{O}} \times V_{\text{FD}} \times t_{\text{DELAY}} \times f_{\text{SW}} \\ = 2 \times 8.0\text{A} \times 0.8\text{V} \times 100\text{ns} \times 300\text{kHz} \\ = 0.384\text{W} \quad (57)$$

式(40)よりボディ・ダイオードの逆回復損失は、

$$P_{\text{RR}} = 0.5 \times Q_{\text{RR}} \times V_{\text{IN}} \times f_{\text{SW}} \\ = 0.5 \times 30\text{nC} \times 24\text{V} \times 300\text{kHz} = 0.108\text{W} \quad (58)$$

式(41)より同期整流MOSFETで消費される総電力は、

$$P_{\text{SR}} = P_{\text{RR}} + P_{\text{COND}} + P_{\text{DC}} \\ = 0.108 + 0.83 + 0.384 = 1.322\text{W} \quad (59)$$

85°Cにおける同期整流器の接合部温度は、

$$T_{\text{J}} = P_{\text{SR}} \times \theta_{\text{JA}} + T_{\text{A}} = (1.322) \times 40 + 85 = 139^\circ\text{C} \quad (60)$$

標準的なアプリケーションでは、同期整流MOSFETをショットキー・ダイオードと並列にするとボディ・ダイオードの導通期間と逆回復期間で消費電力が小さくなるためコンバータの総効率が約2%上昇します。

## 6. インダクタ値の計算

インダクタ値は式(4)より計算されます。

$$L = \frac{(24 - 3.3\text{V}) \times 3.3\text{V}}{24\text{V} \times 3.2\text{A} \times 300\text{kHz}} = 2.96\mu\text{H} \quad (61)$$

2.9μHのCoev DXM1306-2R9またはPanasonic ETQ-P6F2R9LFAを選択します。

## 7. スwitchング周波数の設定

クロック周波数は $R_{\text{T}}$ ピンからグランドへの抵抗( $R_{\text{T}}$ )により設定されます。 $R_{\text{T}}$ の値は $f_{\text{SW}}$ (単位はkHz)を用い式(1)より求めることができます。

$$R_{\text{T}} = \left( \frac{1}{f_{\text{SW}} \times 17.82 \times 10^{-6}} - 17 \right) \text{k}\Omega = 170\text{k}\Omega \\ \therefore \text{use } 169\text{k}\Omega \quad (62)$$

## 8. ランプ・ジェネレータ回路のプログラミング

PWMランプはKFFピンから $V_{\text{IN}}$ への抵抗( $R_{\text{KFF}}$ )によりプログラムされます。また、ランプ・ジェネレータは入力UVLO電圧もコントロールします。低電圧レベルが10Vの場合、 $R_{\text{KFF}}$ は式(2)より計算することができます。

$$R_{\text{KFF}} = (V_{\text{IN(min)}} - 3.5) (58.14 \times R_{\text{T}} + 1340) \text{k}\Omega = 72.5\text{k}\Omega \\ \therefore \text{use } 71.5\text{k}\Omega \quad (63)$$

## 9. 出力容量( $C_{\text{O}}$ )の計算

この例では、出力容量は1Aから8Aへのステップ負荷で $\Delta V = 0.3\text{V}$ という負荷応答要件により決まります。 $C_{\text{O}}$ は式(14)を使って求められます。

$$C_{\text{O}} = \frac{2.9\mu \times ((8\text{A})^2 - (1\text{A})^2)}{(3.3)^2 - (3.0)^2} = 97\mu\text{F} \quad (64)$$

式(7)を使用して、出力リップルの要件に適合するのに必要なESRを計算することができます。

$$33\text{mV} = 3.2\text{A} \left( \text{ESR} + \frac{1}{8 \times 73\mu\text{F} \times 300\text{kHz}} \right) \quad (65)$$

$$\text{ESR} = 10.3\text{m}\Omega - 3.33\text{m}\Omega = 6.97\text{m}\Omega \quad (66)$$

この設計例では、Panasonic SP EEFUEOJ1B1Rコンデンサ(6.3V, 180μF, 12mΩ)が2つ使用されています。

## 10. ソフトスタート・コンデンサ( $C_{\text{SS}}$ )の計算

この設計では、ソフトスタート時間( $t_{\text{START}}$ )は1msが要求されています。 $C_{\text{SS}}$ は式(16)で計算することができます。

$$C_{\text{SS}} = \frac{2.3\mu\text{A}}{0.7\text{V}} \times 1\text{ms} = 3.29\text{nF} = 3300\text{pF} \quad (67)$$

## 11. 電流制限抵抗( $R_{\text{ILIM}}$ )の計算

電流制限の設定点は、式(15)に示されるように、 $t_{\text{START}}$ 、 $V_{\text{O}}$ 、 $C_{\text{O}}$ 起動時の $I_{\text{LOAD}}$ により決まります。この設計では、

$$I_{\text{LIM}} > \frac{360\mu\text{F} \times 3.3\text{V}}{1 \text{ ms}} + 8.0\text{A} = 9.2\text{A} \quad (68)$$

この設計では、 $I_{\text{LIM}}$ は最小11.0Aに設定します。 $I_{\text{OC}}$ がDC出力サージ電流と3.2Aのリップル電流の半分に等しく、MOSFETの発熱を考慮して $R_{\text{DS(on)}}$ は30%(1.3 \* 0.008)増加するとすると、式(16)より、

$$R_{\text{ILIM}} = \frac{12.6\text{A} \times 0.0104\Omega}{1.12 \times 10\mu\text{A}} + \frac{(-0.075)}{10\mu\text{A}} \\ = 11.7\text{k}\Omega - 7.5\text{k}\Omega = 4.2\text{k}\Omega \cong 4.22\text{k}\Omega \quad (69)$$

## 12. ループ補償値の計算

式(19)よりDC変調器利得電圧( $A_{MOD}$ )を計算します。

$$A_{MOD} = \frac{10}{2} = 5.0 \quad A_{MOD(dB)} = 20 \times \log(5) = 14\text{dB} \quad (70)$$

式(23)と式(25)より出力フィルタのL-C<sub>0</sub>極とC<sub>0</sub> ESRのゼロを計算します。

$$f_{LC} = \frac{1}{2\pi \sqrt{L \times C_0}} = \frac{1}{2\pi \sqrt{2.9\mu\text{H} \times 360\mu\text{F}}} = 4.93\text{kHz} \quad (71)$$

及び、

$$f_Z = \frac{1}{2\pi \times \text{ESR} \times C_0} = \frac{1}{2\pi \times 0.006 \times 360\mu\text{F}} = 73.7\text{kHz} \quad (72)$$

閉ループの0dBクロスオーバー周波数 $f_C$ を選択します。この例では $f_C = 20\text{kHz}$ です。

4.93kHzにおける出力フィルタの二重極でのタイプⅢ補償回路の二重ゼロの位置を選択します。

73.7kHzにおける出力コンデンサのESRゼロでのタイプⅢ補償回路の二重極の位置を選択します。

クロスオーバー周波数20kHzでの増幅器の利得は、式(27)からクロスオーバー周波数における変調器利得 $A_{MOD}$ の逆数により決まります。

$$A_{MOD(\theta)} = A_{MOD} \times \left(\frac{f_{LC}}{f_C}\right)^2 = 5 \times \left(\frac{4.93\text{kHz}}{20\text{kHz}}\right)^2 = 0.304 \quad (73)$$

また、式(27)から、

$$G = \frac{1}{A_{MOD(\theta)}} = \frac{1}{0.304} = 3.29 \quad (74)$$

$R1 = 100\text{k}\Omega$ を選択します。

タイプⅢ回路の極とゼロは式(25)と式(26)で表されます。

$$f_{Z2} = \frac{1}{2\pi \times R1 \times C3} \quad \therefore C3 = \frac{1}{2\pi \times 100\text{k}\Omega \times 4.93\text{kHz}} = 323\text{pF, choose } 330\text{pF} \quad (75)$$

$$f_{P2} = \frac{1}{2\pi \times R3 \times C3} \quad \therefore R3 = \frac{1}{2\pi \times 330\text{pF} \times 73.3\text{kHz}} = 6.55\text{k}\Omega, \text{ choose } 6.49\text{k}\Omega \quad (76)$$

$$f_C = \frac{1}{2\pi \times R1 \times C2 \times G} \quad \therefore C2 = \frac{1}{2\pi \times 100\text{k}\Omega \times 3.29 \times 20\text{kHz}} = 24.2\text{pF, choose } 22\text{pF} \quad (77)$$

$$f_{P1} = \frac{1}{2\pi \times R2 \times C2} \quad \therefore R2 = \frac{1}{2\pi \times 22\text{pF} \times 73.3\text{kHz}} = 98.2\text{k}\Omega, \text{ choose } 97.6\text{k}\Omega \quad (78)$$

$$f_{Z1} = \frac{1}{2\pi \times R2 \times C1} \quad \therefore C1 = \frac{1}{2\pi \times 97.6\text{k}\Omega \times 4.93\text{kHz}} = 331\text{pF, choose } 330\text{pF} \quad (79)$$

$R1 = 100\text{k}\Omega$ を用いて式(23)から $R_{BIAS}$ の値を計算します。

$$R_{BIAS} = \frac{0.7\text{V} \times R1}{V_O - 0.7\text{V}} = \frac{0.7\text{V} \times 100\text{k}\Omega}{3.3\text{V} - 0.7\text{V}} = 26.9\text{ k}\Omega, \text{ choose } 26.7\text{ k}\Omega \quad (80)$$

## BOOST及びBP10Vバイパス容量の計算

バイパス・コンデンサの大きさは、使用されているMOSFETの総ゲート電荷とバイパス・コンデンサに許容されるドループ量により決まります。BOOSTピンで0.5Vの電圧ドループが許容されるとすると、Si7860DPのBOOST容量は式(29)より、

$$C_{BOOST} = \frac{Q_g}{\Delta V} = \frac{18\text{nC}}{0.5\text{V}} = 36\text{nF} \quad (81)$$

また、BP10V容量は式(32)より、

$$C_{BP(10V)} = \frac{Q_{gHS} + Q_{gSR}}{\Delta V} = \frac{2 \times Q_g}{\Delta V} = \frac{36\text{nC}}{0.5\text{V}} = 72\text{nF} \quad (82)$$

このアプリケーションでは、BOOSTバイパス・コンデンサには0.1 $\mu\text{F}$ のコンデンサ、BP10Vには1.0 $\mu\text{F}$ のコンデンサが使用されます。

## 設計例のまとめ

図16に、設計例で指定された入力電圧が10Vから24V、出力電圧が3.3V、出力電流が8AのDC/DCコンバータの選択部品を示します。入力が8Vのアプリケーションでは、ハイサイドMOSFETが十分なゲート駆動を得るようBP10からBOOSTにショットキー・ダイオードを挿入する必要があることがあります。図7でわかるように、入力が8Vの時BP10出力は約6Vですので、ハイサイドMOSFETのゲート駆動は5Vより下です。

レイアウトによりSWノード電圧が2Vまたはそれ以上の極端な負電圧になった場合に必要となるオプションのデバイスとして、ショットキー・ダイオードが同期整流MOSFETの両端に接続されているのが示されています。

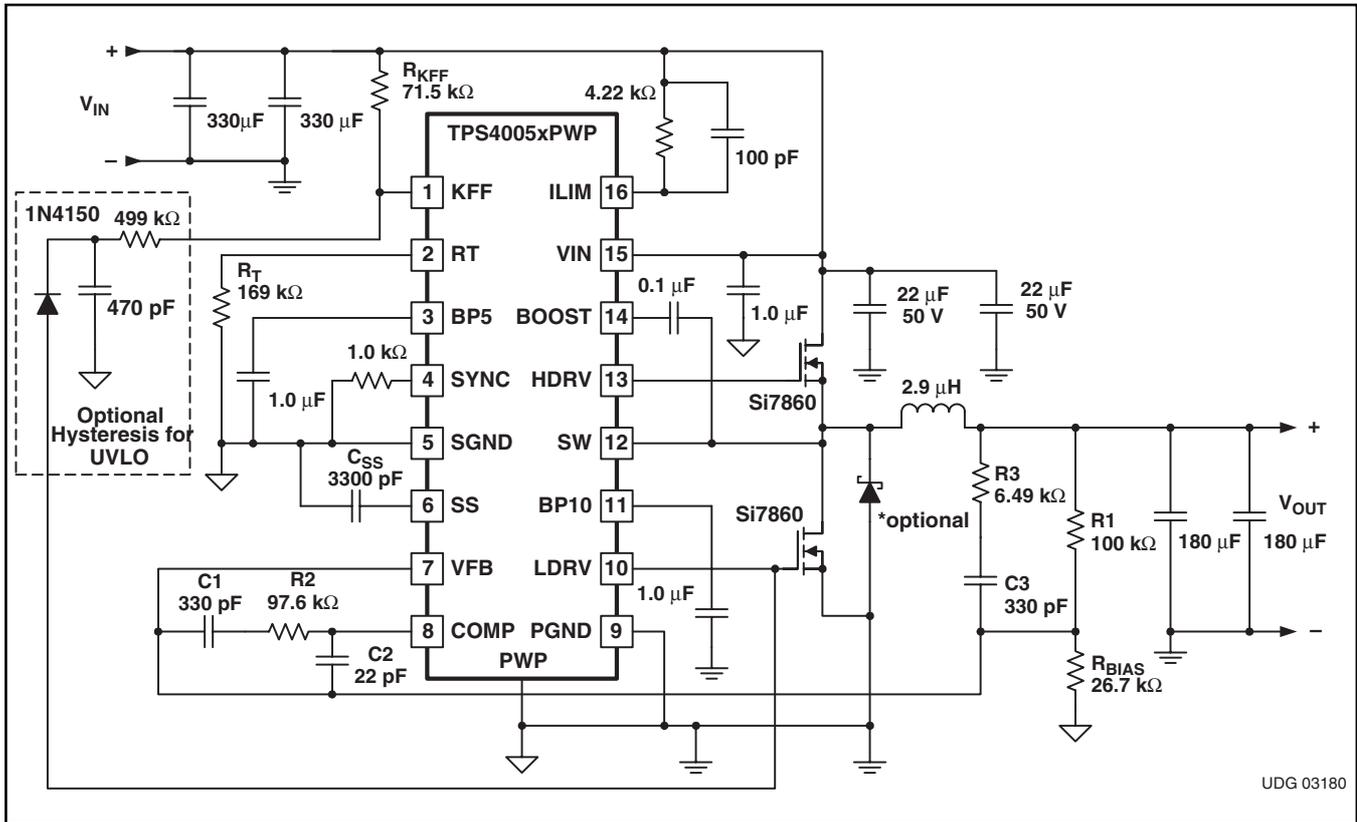


图16. 24-V to 3.3-V at 8-A DC-to-DC Converter Design Example

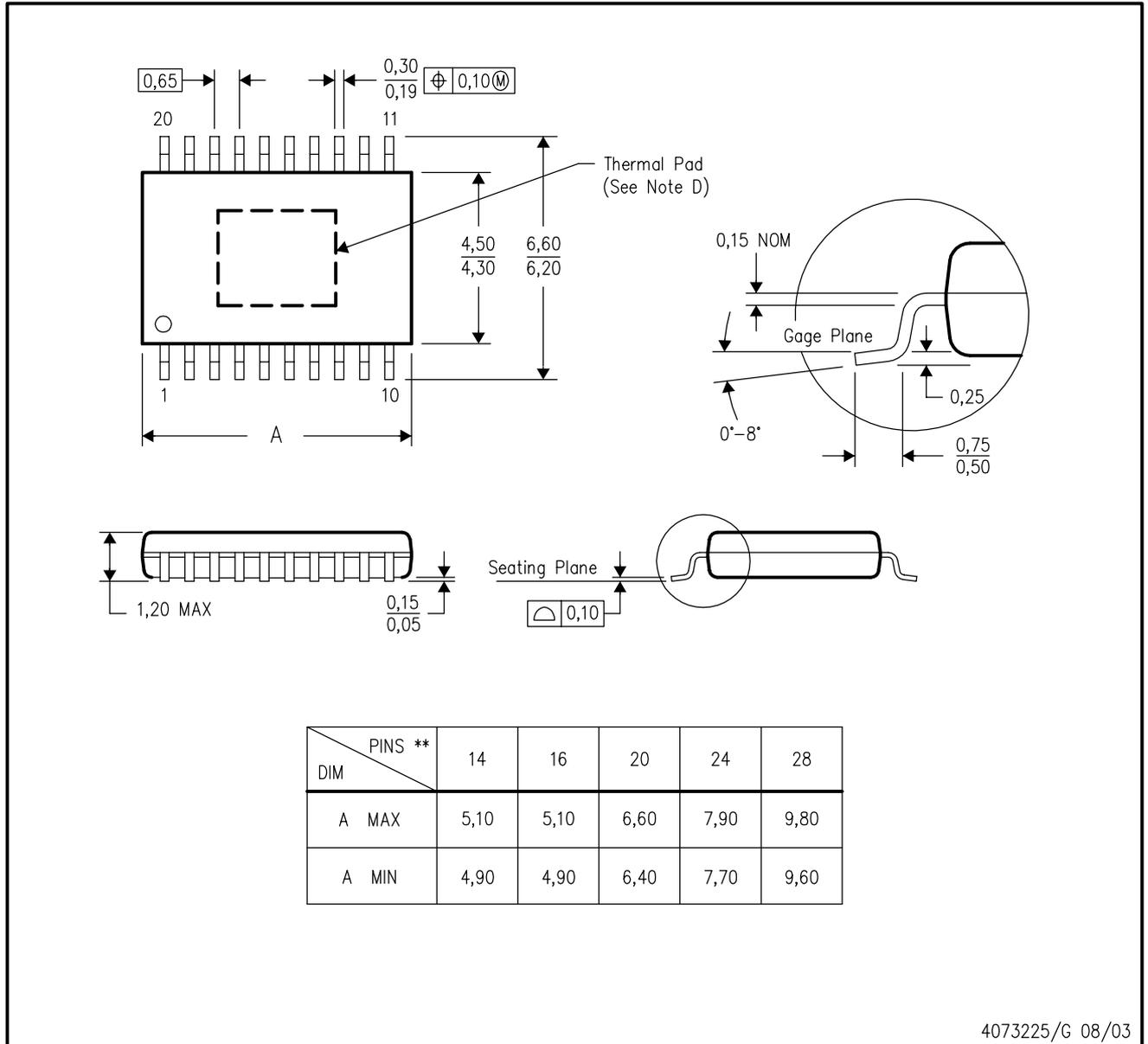
### 参考資料

1. Balogh, Laszlo, *Design and Application Guide for High Speed MOSFET Gate Drive Circuits*, Texas Instruments/Unitrode Corporation, Power Supply Design Seminar, SEM-1400 Topic 2.
2. *PowerPAD™ Thermally Enhanced Package* Texas Instruments, Semiconductor Group, Technical Brief (SLMA002)

PWP (R-PDSO-G\*\*)

PowerPAD™ PLASTIC SMALL-OUTLINE PACKAGE

20 PIN SHOWN



- 注：
- A. 全ての線寸法の単位はミリメートルです。
  - B. 図は予告なく変更することがあります。
  - C. ボディ寸法はモールド突起部を含みません。
  - D. このパッケージはボードのサーマル・パッドにはんだ付けされるよう設計されています。推奨するボード・レイアウトについての情報はテクニカル・ブリーフ “PowerPAD™ Thermally Enhanced Package” TI文献番号SLMA002を参照してください。この資料はホームページwww.ti.comで入手できます。
  - E. JEDEC MO-153に準拠します。

PowerPADはテキサス・インスツルメンツの商標です。

# ご注意

日本テキサス・インスツルメンツ株式会社(以下TIJといいます)及びTexas Instruments Incorporated(TIJの親会社、以下TIJおよびTexas Instruments Incorporatedを総称してTIといいます)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIの標準契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾することは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは是認することの意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、且つその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不公正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、且つ不公正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

なお、日本テキサス・インスツルメンツ株式会社半導体集積回路製品販売用標準契約約款もご覧下さい。

<http://www.tij.co.jp/jsc/docs/stdterms.htm>

Copyright © 2004, Texas Instruments Incorporated  
日本語版 日本テキサス・インスツルメンツ株式会社

## 弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

### 1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位(外装から取り出された内装及び個装)又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で(導電性マットにアースをとったもの等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

### 2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。(但し、結露しないこと。)

- 直射日光があたる状態で保管・輸送しないこと。
3. 防湿梱包
    - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
  4. 機械的衝撃
    - 梱包品(外装、内装、個装)及び製品単品を落下させたり、衝撃を与えないこと。
  5. 熱衝撃
    - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)
  6. 汚染
    - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質(硫黄、塩素等ハロゲン)のある環境で保管・輸送しないこと。
    - はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上