

イントロダクション

ほとんどのメモリ・デバイスは、メモリの特定のアドレスを指定してデータをストアし、読み出します。RAMまたはROMを使用したシステムでは、メモリにストアされたデータの位置を特定するときに全メモリをシーケンシャルにサーチします。しかし、このテクニックはサーチの完了までに複数のクロック・サイクルを必要とするため、システム性能を低下させる可能性があります。

メモリ内にストアされた特定アイテムの発見に必要な時間は、ストアされているデータのアドレスではなく、目的のデータを直接サーチすることによって大幅に短縮することができます。このような方法でアクセスされるメモリは、CAM (Content-Addressable Memory)と呼ばれています。CAMは必要な情報をあらかじめストアされたすべてのデータのリストを同時に比較するサーチ動作を行うため、バイナリ・ベースのサーチ、ツリー形式のサーチ、ルックアサイド・タグ・バッファによるアルゴリズムなどよりも高い性能を実現します。このため、CAMを使用することで、サーチ時間を大幅に短縮することができます。

CAMは、イーサネット・アドレスのルックアップ、データ圧縮、パターン認識、キャッシュ・タグ、高速ルーチン・テーブルのルックアップ、広帯域幅アドレスのフィルタリング、ユーザ特権、セキュリティ、暗号情報などを含む数多くのアプリケーションに理想的な機能を実現します。

このアプリケーション・ノートは、次の項目について解説します。

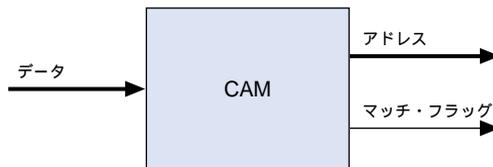
- CAMの基本動作
- APEX™ 20KEデバイスのCAM
- CAMのアプリケーション

CAMの基本動作

CAMは、RAMのテクノロジーをベースにして実現されたデバイスです。RAMは、特定のアドレスにデータをストアする回路として動作します。RAMからデータを取り出すときは、システムがアドレスを供給し、データを読み出します。CAMの場合は、システムがアドレスの代わりにデータを供給します。CAMは1クロック・サイクルでメモリ内のすべての位置を並列にサーチして該当するデータがストアされている位置を確認し、そのデータのアドレスを返します。CAMはデータが発見されたときにマッチ・フラッグをHighレベルにドライブし、該当するデータが発見されなかったときはこれをLowレベルにドライブします。

図1は、CAMの動作をブロック図で示したものです。

図 1 CAMのブロック図



CAMによるサーチ機能の高速化

CAMは画像認識または音声認識のように、データベース、リスト、パターンを高速でサーチする必要があるアプリケーションの高速化を実現します。例えば、サーチ・キーをネットワーク・ユーザのインターネット・プロトコル (IP) アドレスに設定し、ユーザのアクセス特権やネットワークの位置などを各ユーザの関連情報として管理することがあります。この場合、サーチ・キーがCAMにストアされていると、CAMが該当するデータとの一致を示し、ユーザ特権のような関連情報を取り出すことができます。

CAMのインテグレーション

これまで、高速サーチを必要とするほとんどのアプリケーションには、ディスクリット・タイプのCAMが使用されてきました。ディスクリット・タイプのCAMを使用した場合は、プリント基板 (PCB) にCAMデバイスを別個に実装する必要があり、使用できるPCBのスペースが減少し、設計時間を増加させる結果となっていました。また、ディスクリット・タイプのCAMでは、チップの入出力による追加の遅延時間が発生するため、システム性能が低下します。

APEX 20KEデバイスはエンベデッド・システム・ブロック (ESB) にオン・チップのCAMを構成することができるため、ディスクリット・タイプのCAMの欠点を解消することができます。標準的なディスクリット・タイプのCAMのアクセス・タイムが20nsになるのに対して、APEX 20KEデバイスのオン・チップCAMは4nsのアクセス・タイムを実現しています。CAMがAPEX 20KEデバイスの内部に集積されているため、従来のディスクリット・タイプのCAMよりも高いシステム性能が実現されます。8ページの「CAMのアプリケーション」で説明されているように、APEX 20KEデバイスのCAMは小中容量のCAMを必要とするアプリケーションに最適化されています。

APEX 20KE デバイスの CAM

APEX 20KEデバイスの各ESBには32ワード×32ビットのCAMブロックを構成することができます。図 2 は、ESBに構成されたCAMを示したものです。また、図 3 はCAMをブロック図で表したものです。

図 2 ESBによるCAMの構成

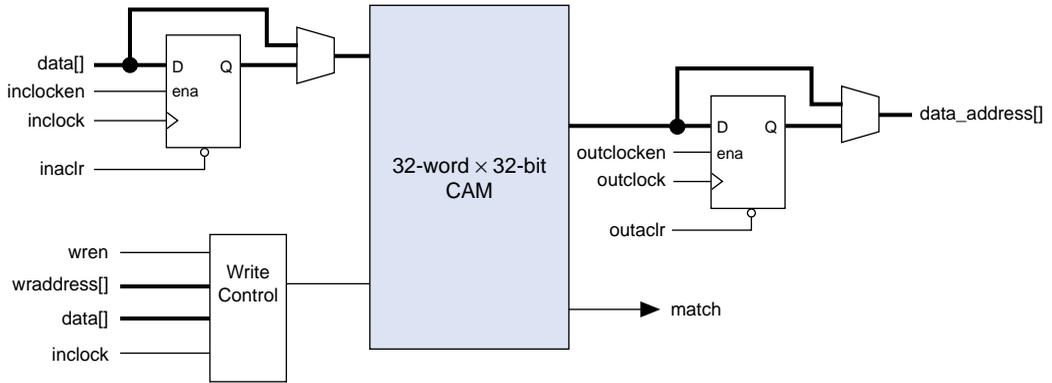
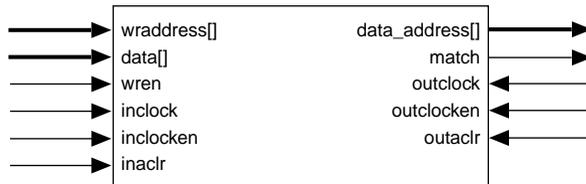


図 3 APEX 20KE CAMブロック図

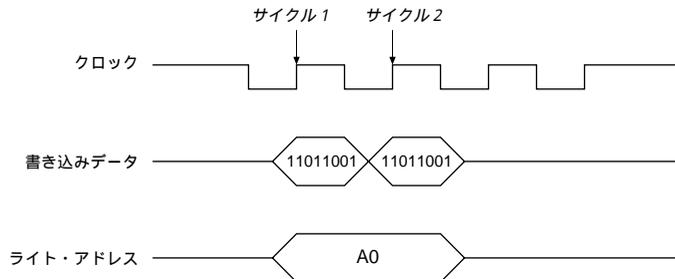


APEX CAMへの書き込み

データはコンフィギュレーション時にCAMにプリロードすることができ、システムの動作中にデータを書き込むこともできます。ほとんどの場合、CAMの各ワードへの書き込みには2クロック・サイクルが必要になります。

図 4 は、CAMブロックのアドレスA0に 8 ビットの入力データを書き込むときの波形を示したものです。データは2クロック・サイクルの期間、CAMをドライブします。

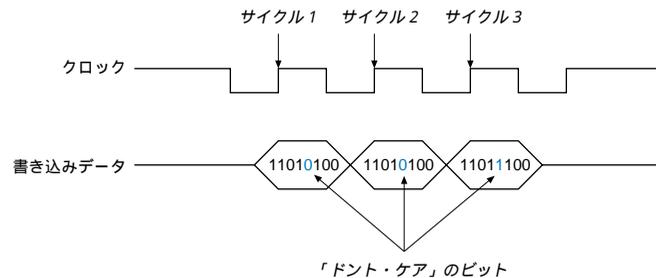
図 4 8 ビット・データをCAMに書き込む動作



実際のデザインでは、CAMのワードに「ドント・ケア」のビットを書き込むことができます。「ドント・ケア」と指定されたビットは、マッチングの結果に影響を与えません。「ドント・ケア」のビットを使用して、CAMの比較をマスクングすることもできます。「ドント・ケア」ビットを書き込む場合は、3クロック・サイクルが必要です。「ドント・ケア」ビットは、3番目のクロック・サイクルでデータのビットを反転させて指定します。

図5は、CAMに1101X100ワード（Xが「ドント・ケア」のビット）を書き込むときの波形を示したものです。

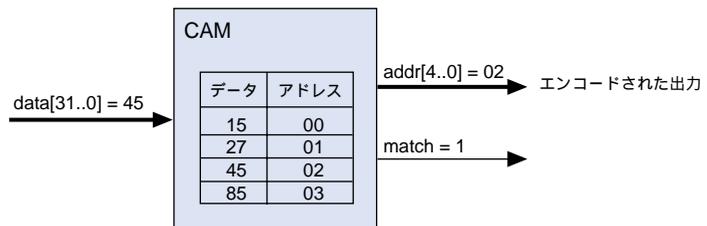
図5 CAMに対する1101X100の書き込み



APEX CAMからの読み出し

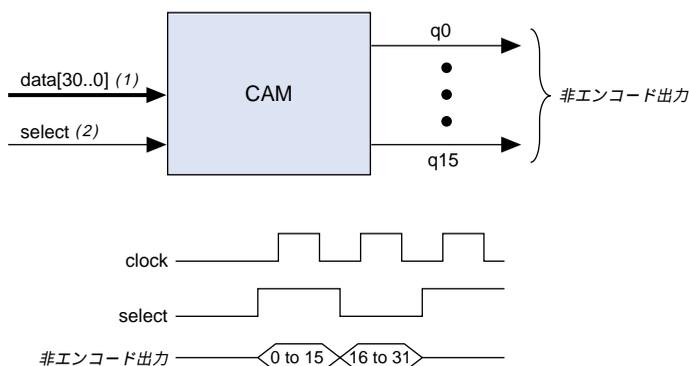
CAMの出力は、エンコードまたは非エンコードのいずれかのフォーマットに設定することができます。エンコードされたフォーマットの場合は、ESBがデータの位置をエンコードされたアドレスで出力します。エンコードされたフォーマットは、メモリの内部に重複したデータがないデザインに適しています。エンコードされたフォーマットでの出力の読み出しは、1クロック・サイクルだけで実行できます。図6は、APEX 20KEデバイス内に実現されたエンコード出力のCAMを示しています。

図6 エンコードされたCAMの出力



メモリ内部の複数の位置に同じデータを書き込む必要がある場合は、エンコードされていないフォーマットの出力を使用するのが適切です。このモードでは、ESBが16本の出力を使用して2クロック・サイクルで出力を読み出し、各クロック・サイクルごとに16ビットを出力してCAMブロックの32ワードを表します。ここで出力の各ビットがCAMの1ワードを表します。非エンコード・モードにはマッチ・フラッグがなく、出力のいずれかのビットがHighレベルになれば、一致したデータが存在することになります（例えば、データがアドレス15にストアされていた場合は、15番目の出力ラインがHighレベルになります）。図7は、APEX 20KEデバイスに実現された非エンコード出力のCAMの動作を示しています。

図7 非エンコード出力のCAM



注：

- (1) 非エンコード出力のフォーマットでは、ESBが31ビットの入力のみをサポートします。1ビットの入力が2組の16ビット出力を選択するselectラインとして使用されます。
- (2) select入力が1のときは、CAMがワード0からワード15を出力します。また、select入力が0のときは、CAMがワード16からワード31を出力します。

CAMブロックのデータ幅と深さの拡張

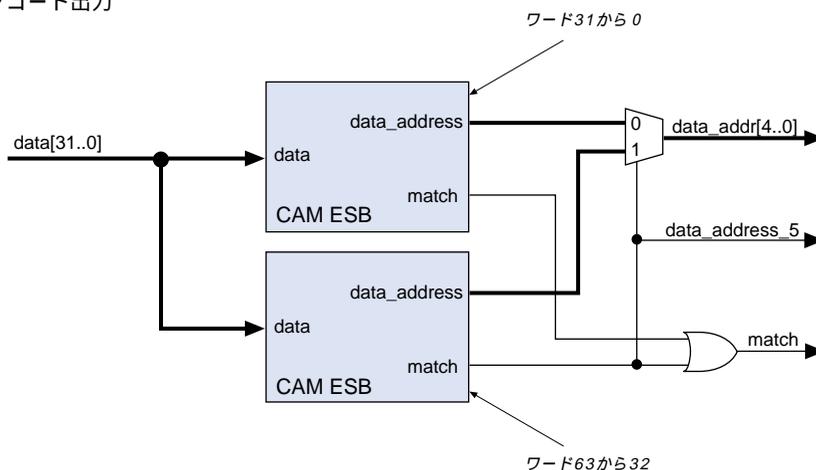
APEX 20KEデバイスの各ESBには、1KビットのCAMブロック（32ワード×32ビット）を1個構成することができます。ロジック・エレメント（LE）を使用して複数のCAMブロックを接続することによって、CAMのビット幅や深さを拡張することができます。Quartus™ソフトウェアは、大容量のCAMブロックを構成するときに自動的に複数のESBとLEを接続します。APEX 20KEデバイスのESBのカスケード接続には制限がなく、デバイス内のすべてのESBを接続して1個の大容量CAMブロックを構成することができます。例えば、EP20K400Eデバイス内の（計104個内蔵）64個のESBをカスケード接続することにより、2,048ワード×32ビットのCAMブロック、または1,024ワード×64ビットのCAMブロックを構成することができます。EP20K1000Eデバイスのような集積度の高いAPEX 20KEデバイス（計160個のESBを内蔵）では、128個のESBを使用して4,096ワード×32ビットのCAMブロックを構成することができます。

深さを拡張したCAMブロックの構成

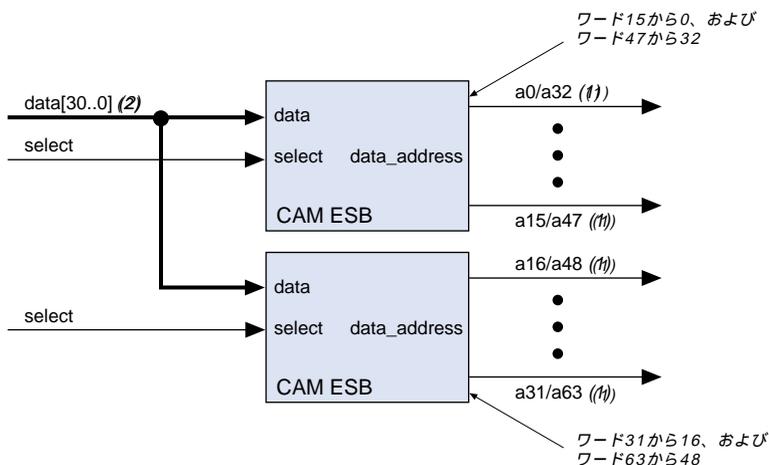
さらに深いCAMブロックを構成するときは、Quartusソフトウェアが各ESBの出力をカスケード接続します。深さを拡張したCAMブロックを構成したときでも、エンコード出力と非エンコード出力の双方を使用することができます。エンコードされた出力のCAMを構成するときは、マルチプレクサを使用して1個のESBを選択し、選択されたESBの出力をドライブします。マルチプレクサの選択ラインは、ESBのマッチ・フラッグによってコントロールされます。図8は、64ワード×32ビットまたは31ビットのCAMブロックをエンコード出力および非エンコード出力で実現した例を示しています。

図 8 エンコード出力と非エンコード出力によるCAMの深さの拡張

エンコード出力



非エンコード出力



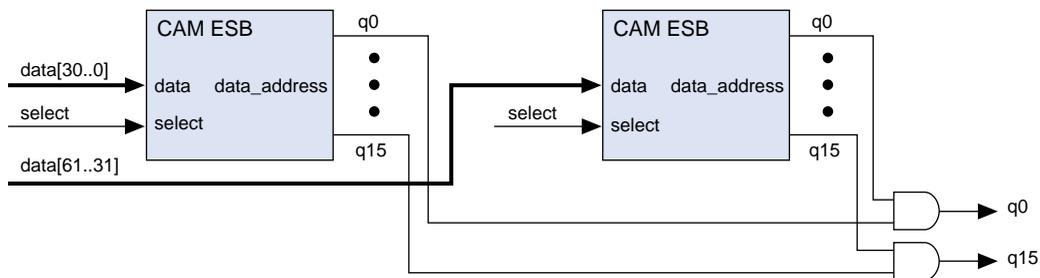
注 :

- (1) ワード0からワード31は、最初のクロック・サイクルでパラレルに出力されます。ワード32からワード63は、2番目のクロック・サイクルでパラレルに出力されます。
- (2) 非エンコード出力の構成では、ESBが31ビットの入力データのみをサポートします。1ビットの入力は2つあるバンクからいずれかの16ビット出力を選択します。

ビット幅を拡張したCAMの構成

CAMブロックのビット幅の拡張が必要なときは、Quartusソフトウェアが非エンコード出力にしたESBをカスケード接続します。この構成では、2つの異なるデータ・ワードに一致する部分が含まれる場合があり、間違っただけの原因になる可能性があるため、エンコードされたフォーマットの出力は使用できません。ESBをカスケード接続するときは、最初のESBの各ビットと2番目のESBの対応するビットとの論理ANDをとります。双方のESBから一致するアドレスが出力されたときに、全体のワードがストアされたワードと一致したことになります。図9は、非エンコード出力で構成された32ワード×62ビットのCAMの例を示しています。

図9 非エンコード出力によるCAMのビット幅の拡張



CAMのアプリケーション

CAMはローカル・エリア・ネットワーク (LAN)、データベース・マネージメント、ファイル・ストレージ・マネージメント、テーブル・ルックアップ、パターン認識、人工知能、システム全体または特定のプロセッサ用のキャッシュ・メモリ、ディスク・キャッシュ・メモリなどの幅広いアプリケーションの高速化に使用されています。また、CAMはあらゆるサーチ動作を実行することもできます。

このセクションでは、次のアプリケーションについて解説します。

- データ圧縮
- ネットワーク・スイッチ
- インターネット・プロトコル・フィルタ
- ATMスイッチ
- キャッシュ・タグ
- PCI (Peripheral Component Interconnect) とその他のバス・アプリケーション

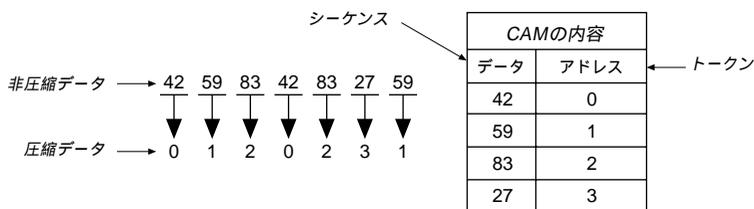
データ圧縮

データ圧縮を実行することによって、与えられた情報の冗長な部分が取り除かれ、短い等価のメッセージが生成されます。データ圧縮を行うことで、各デバイスが少ないビットで同じ容量のデータを転送することが可能になるため、データ圧縮は通信分野のアプリケーションで特に有効となります。

CAMは圧縮可能な情報が含まれているデータ構造を高速にサーチすることができるため、データ圧縮を効率的に実現します。圧縮アルゴリズムに要する時間の大部分はデータ構造のサーチと維持に費やされるため、ハードウェア・サーチ・エンジンを使用することによって、アルゴリズムのスループットを大幅に向上させることができます。

CAMのルックアップ動作は、各ワードが与えられた後で実行されます。CAM内に特定のコードが発見できないときは、別のワードがシフト・インされます。そして、該当するコードが発見されたときに、CAMが該当するトークンを出力し、入力レジスタがクリアされます。CAMは、テーブル・サイズやサーチ・リストの長さに関係なく、その結果を1回の動作で生成します。このようなプロセスでサーチを実行するCAMは、データ圧縮アルゴリズムの実現に最適です。図10は、CAMを使用したデータ圧縮の例を示したものです。

図10 CAMを使用したデータ圧縮

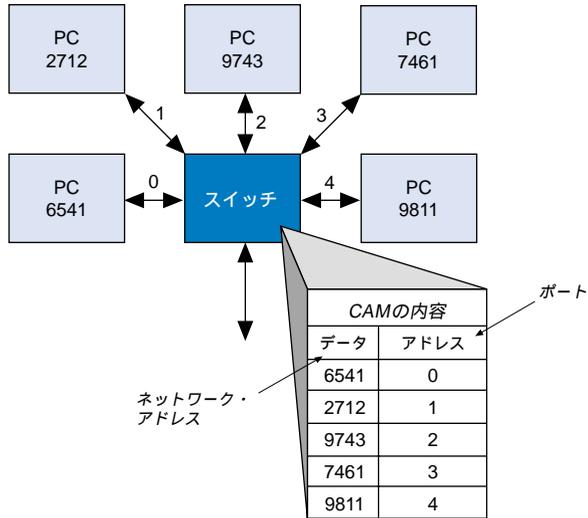


ネットワーク・スイッチ

ネットワーク・スイッチのアプリケーションでは、受信したパケットからアドレス情報を処理するときにCAMが使用されます。パケットを正しい出力ポートに切り替えるため、受信されたパケットのアドレスがCAMにストアされたネットワーク・アドレスのテーブルと比較されます。このとき、CAMはこのアドレスに対応した各データ・パケットのディスティネーションとなるポートを出力します。

CAMには、ネットワーク・アドレスとスイッチ・ポート・ナンバをストアすることができます（図11を参照）。スイッチ内のCAMは、ストアされたテーブルと収集したデータを比較します。この比較が一致した場合は、CAMがディスティネーションを出力し、ルーチン・コントロールによりパケットを正しいポートに転送します。

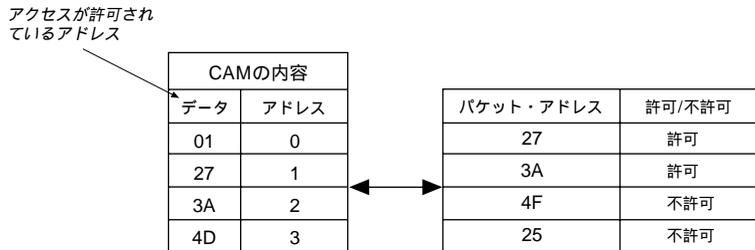
図11 CAMを使用したネットワーク・スイッチ



IPフィルタ

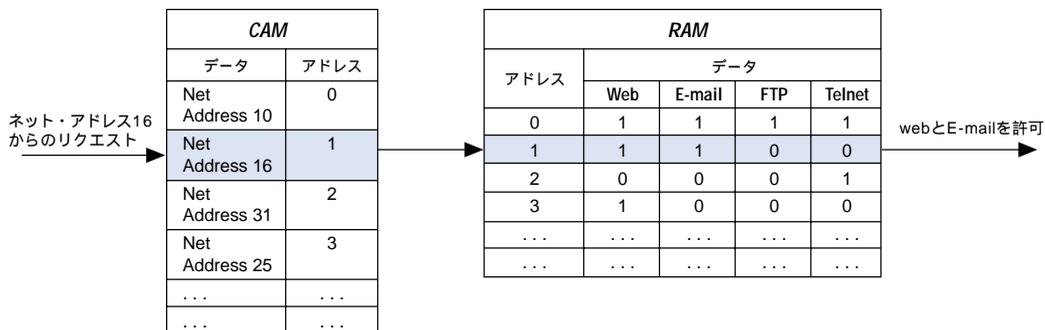
IPフィルタは、許可されていないユーザがLANのリソースをアクセスするのを防ぐためのセキュリティ機能です。また、この機能はWAN(Wide-Area-Network)のリンクを通じて行われるインターネット・プロトコルのトラフィックも制限することができます。IPフィルタを使用することによって、LANに接続されたユーザによるインターネット上に提供されている特定のアプリケーション（E-mailなど）の利用を制限することができます。この場合、CAMはフィルタとして動作し、許可されているパケットを除くすべてのアクセスをブロックします。許可されているアドレスをあらかじめCAMに書き込んでおき、アドレスがメモリに送られると、CAMはそのアドレスがストアされているかどうかをレポートします。そのアドレスがCAM内部にストアされていれば、そのアドレスのユーザのアクセスが許可されます。図12に、IPフィルタの例が示されています。

図12 CAMをIPフィルタとして使用する方法



複数の許可が必要なときは、CAMとRAMを組み合わせることによって、この操作が実行可能になります。図13は、E-mail、web、ファイル転送プロトコル(FTP)、telnetへのアクセスをコントロールするアプリケーションの例を示しています。このアプリケーションでは4ビットのRAMブロックを使用しており、RAMの各ビットが"1"になっているかを参照して、許可またはアクセス可能かを判断します。

図13 複数の許可に対応したIPフィルタ



ATMスイッチ

CAMはATM (Asynchronous Transfer Mode : 非同期転送モード) スイッチング・ネットワーク・コンポーネント内のトランスレーション・テーブルとして使用されます。ATMは接続を重視した、コネクション・オリエンテッドのネットワークのため、データを転送する前にバーチャル回路が設定されている必要があります。ATMのバーチャル回路には、仮想パス識別子 (VPI : Virtual Path Identifier) によって識別されるバーチャル・パスと、チャンネル・パス識別子 (VCI : Virtual Channel Path Identifier) によって識別されるチャンネル・パスの2種類があります。VPI/VCIの値はローカライゼーションされ、トータル・コネクションの各セグメントには、VPI/VCIを組み合わせた個別の値が割り当てられます。

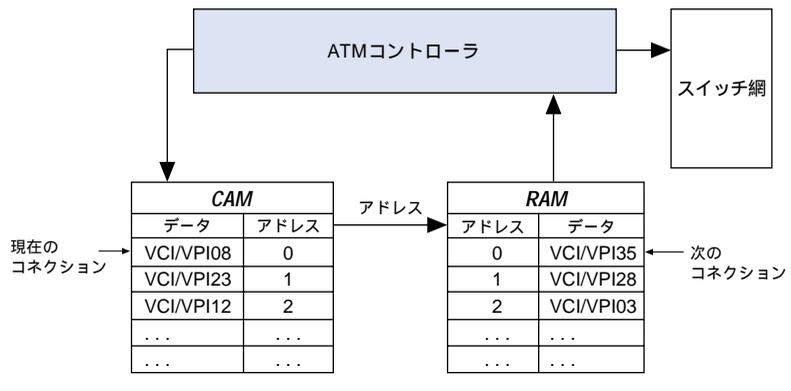
ATMセルがスイッチを通じて転送されるときは、常にVPI/VCIの値がVPI/VCIトランスレーションと呼ばれるプロセスを通じて次のセグメントのコネクションに変更される必要があります。高スループットのATMネットワークの性能を改善するためには、このトランスレーションのスピードを最適化することが重要です。CAMはATMスイッチ内のアドレス・トランスレータとして動作し、VPI/VCIトランスレーションの機能を高速で実行します。このトランスレーション時に、CAMはATMセル・ヘッダ内の受信VPI/VCIの値を処理し、RAMにストアされているデータをアクセスするためのアドレスを生成します。RAMには、VPI/VCIマッピング・データと他のコネクション情報がストアされます。

ATMセル・ヘッダのVPI/VCIフィールドは、CAMアレイにストアされた現在のコネクション・リストと比較されます。この比較から、CAMはRAMを

アクセスするためのアドレスを生成します。このように、CAMとRAMを組み合わせることで、完全な並列動作でのサーチ機能を備えたトランスレーション・テーブルを構成することができます。

ATMコントローラはRAMから出力されたVPI/VCIデータを使用してセル・ヘッダを更新し、セルがスイッチへ転送されます。このアプリケーションが図14に示されています。最適性能を得るためには、CAMとRAMの双方が同一デバイスに内蔵されている必要があります。

図14 CAMを使用したATMスイッチ



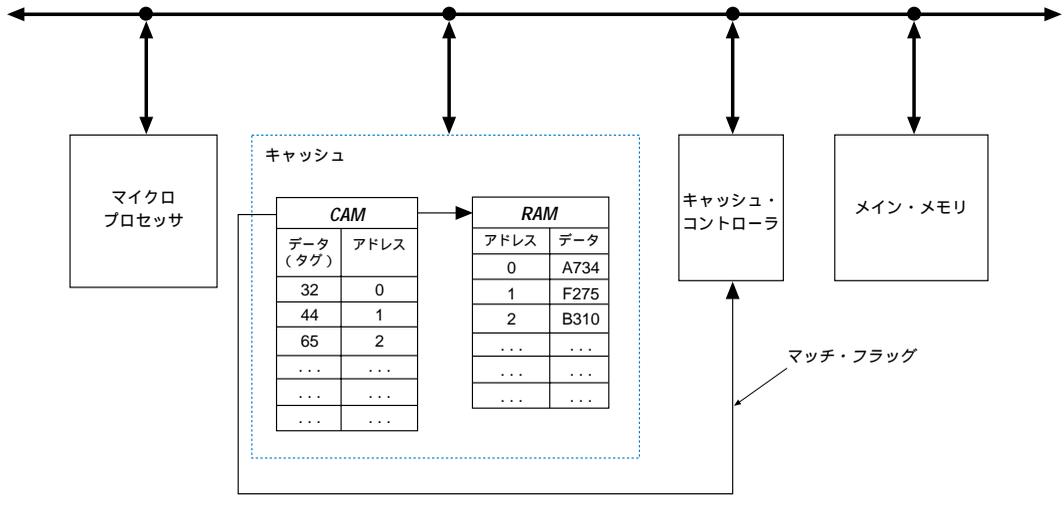
キャッシュ・タグ

キャッシュは、マイクロプロセッサがメイン・メモリからのデータの一部に迅速にアクセスできるようにした高速メモリです。マイクロプロセッサは、メイン・メモリに置かれたデータよりも、キャッシュにストアされたデータを非常に高速でアクセスすることができます。キャッシュは使用されたデータを小容量の高速メモリにストアし、最後にアクセスしたワードを以前にアクセスしたワードと置き換えます。キャッシュ・メモリのデータのストアには、CAMとRAMの双方が使用されます。CAMにはRAM内のデータを発見できるアドレスやタグをストアし、RAMには実際のデータをストアします。最適性能を得るためには、CAMとRAMの双方が同一デバイスに内蔵されている必要があります。

データが要求されると、マイクロプロセッサはキャッシュにデータ・タグを送出します。キャッシュは、マイクロプロセッサが要求したタグとCAMのタグ・フィールドにストアされたタグとを比較します。CAM内のすべてのタグは、要求されたタグと同時に（平行に）比較されます。要求されたタグがCAMブロック内にあった場合（一致するアイテムが発見されたとき）は、CAMのマッチ・フラグがHighレベルになります。CAMはRAMにデータのアドレスを送出し、RAMがマイクロプロセッサに対して要求されたデータを出力します。図15は、このプロセスを図で示したものです。

CAMが一致するアイテムを発見できないときは、CAMのマッチ・フラッグがLowレベルになり、キャッシュ・コントローラがリクエストされたデータをメイン・メモリからキャッシュに転送します。新しいデータとアドレスはRAMとCAMにストアされ、以前に使用されたデータが置き換えられます。このようにして、最後に使用されたデータのみがキャッシュにストアされます。

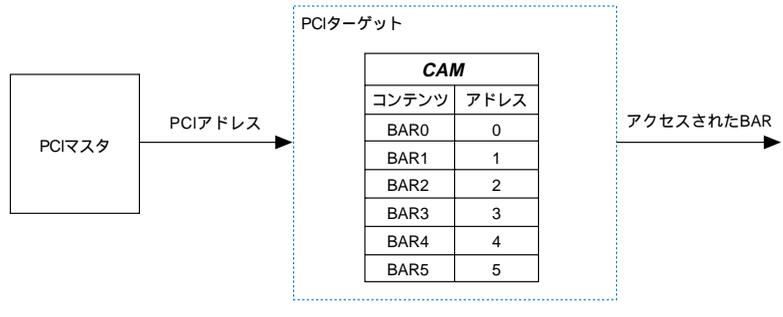
図15 キャッシュ内のタグ・フィールドを使用したCAMのサーチ動作



PCIアプリケーション

ダイナミック・メモリ・マップを利用するシステムで、CAMにメモリ・アドレスをストアすることによって高速アクセスを実現することができます。例えば、PCI (Peripheral Component Interconnect) システムでは、1個のPCIデバイスがシステム・メモリ内に最大6個所までのメモリ・スペースを持つことができます。これらメモリ・スペースの実際の位置は電源の投入時に決定され、その開始位置がPCIインタフェースの6個のベース・アドレス・レジスタ (BAR) に書き込まれます。PCIマスタがPCIデバイスのメモリ・ロケーションへのアクセスを要求したときは、図16に示されているようにCAMを使用して要求されたアドレスと一致するメモリ内のアドレスを短時間で判断することができます。CAMは要求されたアドレスとストアされたベース・アドレスを比較して、どのBARが呼び出されているかを認識します。

図16 PCIマスタからのリクエスト



PCIアプリケーションにCAMを採用することによって、PCIマスタはリクエストされたBARの位置をより高速にアクセスすることができます。また、この機能をCAMで実現することで、LEで構成したときよりもデバイス・リソースを節約することができます。

まとめ

CAMを使用して、多様なサーチ・アプリケーションを高速化することができます。アルテラはAPEX 20KEデバイスのアーキテクチャにCAMを内蔵させることによって、オン・チップおよびオフ・チップの遅延時間を解消し、メモリ・サーチ機能の性能を向上させています。

改版履歴

アプリケーション・ノートAN 119 (APEX CAMによる高速サーチ・アプリケーションの実現)のバージョン1.01では、以前に発行されたバージョンの内容の一部が更新されています。このアプリケーション・ノート、AN 119 (APEX CAMによる高速サーチ・アプリケーションの実現)バージョン1.01には、3ページの図2の更新が含まれています。

Altera, APEX, APEX 20K, APEX 20KE, EP20K400E, EP20K1000E, Quartusは、Altera Corporationの米国および該当各国におけるtrademarkまたはservice markです。この資料に記載されているその他の製品名などは該当各社のtrademarkです。Altera warrants performance of its semiconductor products to current specifications in accordance with Altera's standard warranty, but reserves the right to make changes to any products and services at any time without notice. Altera assumes no responsibility or liability arising out of the application or use of any information, product, or service described herein except as expressly agreed to in writing by Altera Corporation. Altera customers are advised to obtain the latest version of device specifications before relying on any published information and before placing orders for products or services.

Copyright © 1999 Altera Corporation. All rights reserved.



I.S. EN ISO 9001

ALTERA[®]

日本アルテラ株式会社

〒163-0436

東京都新宿区西新宿2-1-1

新宿三井ビル私書箱261号

TEL. 03-3340-9480 FAX. 03-3340-9487

<http://www.altera.com/japan>

E-mail: japan@altera.com

本社 **Altera Corporation**

101 Innovation Drive,

San Jose, CA 95134

TEL : (408) 544-7000

<http://www.altera.com>

この資料に記載された内容は予告なく変更されることがあります。最新の情報は、アルテラのwebサイト (<http://www.altera.com>) でご確認ください。この資料はアルテラが発行した英文のアプリケーション・ノートを日本語化したものであり、アルテラが保証する規格、仕様は英文オリジナルのものです。