



# コンポーネント セレクタ・ガイド



January 1999

## もっとも幅広いプログラマブル・ロジック・ソリューション

現在のような変化の激しい市場では、迅速な市場参入、いわゆる「Time-to-Market」の実現が成功の鍵となっています。アルテラの提供する製品群は、高速システム性能、ロー・コスト、そして高い集積度など、現在もっとも重要になっている多くのデザイン・ニーズに対応しており、迅速な市場参入を実現します。

アルテラは、APEX™ 20K、FLEX® 10K、FLEX 6000、FLEX 8000、MAX® 9000、MAX 7000ファミリを含むユーザのニーズに適合した幅広いプログラマブル・ロジック・デバイス(PLD)ファミリを供給しています。アルテラは、100MHzを超えるイン・システム・スピードと最大4.5nsのピン間遅延を実現した

テクノロジー・リーダとして、アルテラは最先端のCMOSプロセスを評価し、その信頼性の高い生産が確認された時点で、これらの最新プロセスを使用した生産に移行させています。こうした最先端プロセスへの移行によって、生産コストの低減と性能の強化が実現され、さらに高速で経済的なデバイスの生産が可能になります。また、最先端プロセスへの移行により、同じ集積度のデバイスの消費電力をさらに低減させることもできます。

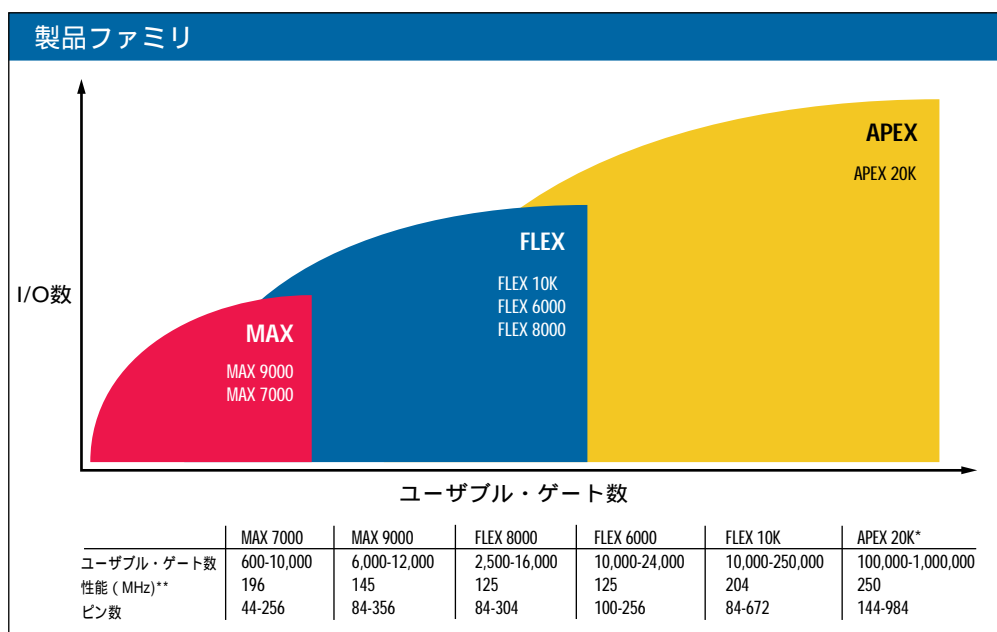
アルテラのデバイスには、SameFrame™ピン配置機能を持つ革新的なFineLine BGA™パッケージや、薄型クワッド・フラット・バック (TQFP) パッケージを含む実装スペースを節減する豊富なパッケージ・オプションが用意されています。SameFrameピン配置機能は、ボード上で同じピン配置を維持しながら、ボール数の異なるBGAパッケージ間の移行を可能にしま

す。アルテラは、各ユーザのデザイン・ソリューションを完全なものにするパワフルな開発ツールも提供しています。

Quartus™開発ソフトウェアは、マルチ・プロセッサのサポートやインクリメンタル・リコンパイルレーションなど、デザイン・サイクルを短縮する最先端の高い機能を提供しています。Quartusのソフトウェアは、ブロック・レベル・エディティングやワークグループ・コンピューティングによるシステム・レベルのソリューションや、メガファンクションに対するさらに強化されたサポートを提供して、デザイン・フローの簡略化を実現しています。新たに実現されたロジック・アナリシス・ソリューションにより、シス

テムを実スピードで動作させながらチップ内部の信号値の観測が可能になっているため、デザインの検証に要する時間を大幅に削減することができます。Quartusのソフトウェアは、サード・パーティのEDAソフトウェア・ツールとのシームレスなインタフェースや業界初の「インターネット対応」開発ツールを実現しており、ソフトウェアのアップデートやライセンス・ファイルの配信を含む最新情報の提供や最新ファイルへの交換、さらにインターネットを通じた各種のサービスの提供もサポートします。

アルテラのMAX+PLUS® II は、アルテラのMAXおよびFLEXファミリのデバイスをサポートした使いやすい統合化された開発システムです。MAX+PLUS II は業界標準のEDAツールとの互換性を持っており、VHDL、Verilog HDL、およびEDIFとのダイレクト・インタフェースも提供しています。



\* 開発予定品です。最新情報は日本アルテラへお問い合わせください。  
\*\* カウンタ周波数 (16ビットのアップ/ダウン・ローダブル・カウンタの性能)

もっとも高速な高集積プログラマブル・ロジック・デバイスを供給しています。さらに、アルテラのデバイスは、エンベデッド・システム・ブロック (ESB) やイン・システム・プログラマビリティ (ISP) などの最先端のシステム・レベル機能も提供しています。ESBはプロダクト・タームによるロジック、ルック・アップ・テーブル (LUT) ベースのロジック、またはRAM、ROM、CAM (Content-Addressable Memory) の3種類のメモリにコンフィギュレーションすることができます。

また、5.0V、3.3V、2.5V、1.8Vの電源電圧を使用するシステム間のインタフェースを容易にするMultiVolt™ I/Oなどの機能を提供するアルテラのデバイスは、デザイン・ニーズの変化にも柔軟に対応できるようになっています。アルテラのプログラマブル・ロジックは、量産用ゲートアレイに対するもっとも幅広い、そして柔軟性の高い代替ソリューションとなっています。

## APEXアーキテクチャ

APEX (Advanced Programmable Embedded Matrix) デバイスは、「Time-to-Market」を実現するPLDの利点と、システム・レベルのデザインの要求に対応した集積度、スピード、豊富な機能による高い柔軟性とを結合させた製品です。

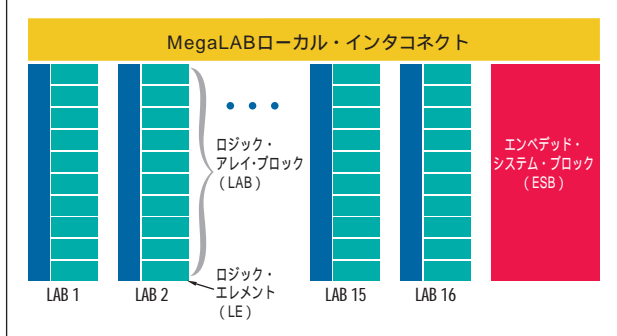
### APEX 20Kファミリ

APEX 20Kデバイス・ファミリは、100,000ゲートから1,000,000ゲートの範囲をカバーする高集積エンベデッドPLDです。SRAMベースのAPEX 20Kデバイスは、64ビット、66MHzのPCI仕様に準拠しており、125MHzを超えるシステム性能をサポートします。これらのデバイスは、LUTロジック、プロダクト・ターム・ロジック、そしてメモリをシングル・デバイス内に集積化した革新的なMultiCore™アーキテクチャによって実現されています。APEX 20Kデバイスは、FLEX 10K、FLEX 6000、MAX 7000の各アーキテクチャの持つ利点を結合、拡張することによって、効率的で高性能な集積化ソリューションを実現しています。

APEX 20Kデバイスには、複数のロジック・エレメント (LE) と2,048ビットのプログラマブル・ビットを内蔵するESBのメモリを結合させたMegaLAB™と呼ばれる大規模なブロックが構成されています。複数のESBをカスケード接続することによって、大規模な回路機能を簡単に構成することができます。

APEX 20Kの主な特長と利点	
特長	利点
125MHzのシステム性能	高集積、高速デザインに対するシステム・レベルのプログラマブル・ソリューション
MultiCoreアーキテクチャ	LUTロジック、プロダクト・ターム・ロジック、メモリをシングル・アーキテクチャに集積
エンベデッド・システム・ブロック (ESB)	プロダクト・ターム、LUT、デュアル・ポートRAM、ROM、CAM (Content Addressable Memory) の各機能が実現可能
PCI仕様準拠	3.3V、64ビット、66MHz動作のPCIの全仕様に適合
新しい標準I/Oインタフェースのサポート	LVDS、SSTL-3、GTL/+、LVTTTL、LVCMOSの標準I/Oインタフェースをサポート
SignalTap ロジック解析機能	チップ機能の検証を大幅に改善
1,000,000ゲートまでの集積度	システム・レベルの集積度に対応
1.8Vと2.5Vの動作電圧	複数の動作電圧をサポート
PLL (Phase-Locked Loop)	ClockLock、ClockBoost回路 (1x、2x、および4x) をサポート
MultiVolt I/O動作	複数の電源電圧を使用するシステムに最適
FineLine BGAパッケージ	実装スペースを節減する多ピンBGAパッケージを提供
同一形状およびSameFrameによるパッケージ・マイグレーション機能	ボードのレイアウトを変更することなく、集積度、I/O数の変更に対応可能

## MegaLABのブロック・ダイアグラム



ESBはプロダクト・ターム・ロジック、RAM、ROM、またはCAMにコンフィギュレーション可能

APEX 20Kデバイスでは、ESBをプロダクト・ターム・ベースのロジックにもコンフィギュレーションできるようになっているため、これまでにない高い効率での集積化が実現されます。ESBには、システム・レベルのデザインに要求されるデュアル・ポートRAMや多様なデータ幅と深さのRAM、さらに高速サーチが要求されるアプリケーションのスピードを加速するメモリ技術となっているCAMも構成することができます。

APEX 20Kデバイスには、さらに拡張、強化されたClockLock™とClockBoost™回路が提供されており、LVTTTL、LVCMOS、GTL/+、SSTL-3、LVDSを含む複数の標準I/Oインタフェースが

サポートされています。すべてのAPEXデバイスには、複数の電源電圧を使用するシステムに最適なMultiVolt I/Oインタフェース機能も提供されています。APEX 20Kデバイスには、実装スペースを節減するFineLine BGAパッケージを含む多様なパッケージ・オプションが用意されています。

APEX 20Kデバイスには、Quartus開発ソフトウェアとの併用により、ユーザがデバイス内の任意の信号をキャプチャし、解析することができるロジック解析ツール、SignalTap™機能が提供されています。このSignalTapツールを活用することによって、デバイスを実スピードで動作させた状態での回路検証が可能になるため、デザインの検証に要する時間を大幅に削減することができます。

## FLEXデバイス・ファミリー

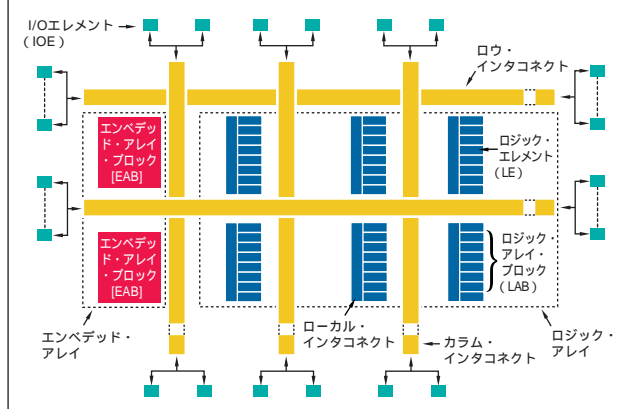
アルテラのFLEX (Flexible Logic Element Matrix) デバイスは、これまでゲートアレイでのみ提供されていた集積度、スピード、そしてコストをPLDの提供する「Time-to-Market」の利点と共に実現した製品です。現在、アルテラのFLEXデバイスは、最先端の高性能で経済的なゲートアレイ代替デバイスとなっています。

### FLEX 10Kファミリー

10,000ゲートから250,000ゲートまでの集積度と、204MHzのシステム性能（16ビット・カウンタのベンチマーク値）を提供するFLEX 10Kファミリーは、プログラマブル・ロジックの提供する高い柔軟性とエンベデッド・ゲートアレイの提供する高い効率と集積度を融合させたデバイスです。FLEX 10Kは、エンベデッド・アレイとロジック・アレイを使用したユニークな方法でロジックを実現することができる革新的なプログラマブル・ロジック・アーキテクチャを提供しています。

エンベデッド・アレイ部は、複数のエンベデッド・アレイ・ブロック (EAB) によって構成されています。EABはROM、FIFO、同期または非同期型のデュアル・ポートRAMの構成に理想的な高速アクセスのメモリとなっており、最大4Kビット単位となっているEABを接続して、4Kビット×16までのメモリを実現することができます。ロジック・アレイ部は複数のロジック・アレイ・ブロック (LAB) で構成されており、各LABはローカルなインタコネクで完全に接続できるようになっている8個の高性能ロジック・エレメント (LE) をグループ化したものとなっています。各LEは、4入力のルック・アップ・テーブル (LUT) とプログラマブルなレジスタ、そしてキャリアとカスケードの機能を実現する専用バスで構成されています。

### FLEX 10Kのブロック・ダイアグラム



FLEX 10Kファミリーはエンベデッド・アレイを内蔵した業界初のプログラマブル・ロジック・ファミリーです。

EABとLABは、デバイス全体を水平および垂直方向に走っている連続したロウとカラムの高速配線チャンネル、FastTrack<sup>®</sup>インタコネクによって相互に接続されます。このメタル・フレンドリなアーキテクチャは、要求される配線を多層化された各メタル・レイヤに効率的にマッピングし、最小のダイ・サイズと最低のコストで最高のシリコン性能を実現します。FastTrackインタコネクのロウおよびカラムの先端には複数のI/Oエレメント (IOE) が接続されており、IOEには柔軟性の高いコントロール信号を持ったI/Oセル・レジスタ、プログラマブルなスルー・レート・コントロール機能、ピンごとに設定可能な出カインープル信号が提供されています。

3.3V動作のFLEX 10KAデバイスは、さらなる性能の向上、低消費電力化そしてロー・コスト化を実現する0.30ミクロンの4層メタルCMOS SRAMプロセスを採用して、FLEX 10Kのアーキテクチャを250,000ゲートまで拡張した製品です。

FLEX 10KEデバイスは、FLEX 10Kのエンベデッド・アーキテクチャをさらに拡張、強化した製品です。2.5Vの0.22ミクロン5層メタル・プロセスで製造されるFLEX 10KEデバイスは、66MHz、64ビットのPCI性能、さらに強化されたデュアル・ポートRAM、PLL (Phase-Locked Loop) オプション、プログラマブル・ディレイ・オプションなどの機能を提供しています。これらの強化された機能により、多様なオン・チップ・メモリの要求や複雑なメガファンクションに対応したこれまでにない高いレベルの性能と効率を実現されます。

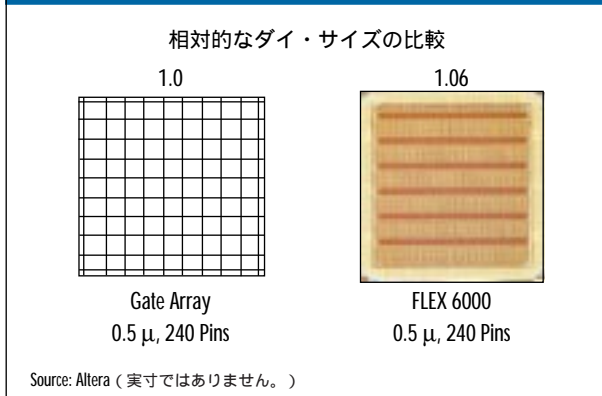
### FLEX 6000ファミリー

アルテラのFLEX 6000ファミリーには5.0Vと3.3Vの製品が供給されており、プログラマブル・ロジックの持つ高い柔軟性と「Time-to-Market」の利点がゲートアレイに匹敵する価格で提供されています。FLEX 6000デ

### FLEX 10Kの主な特長と利点

特長	利点
115MHzを超えるシステム性能	現在要求されている高速、高帯域のデザインに対するプログラマブル・ソリューション
66MHz、64ビットのPCI仕様準拠	PCIローカル・バスのすべての仕様に適合
階層化されたFastTrackインタコネク	高速で予測が可能な配線遅延
デュアル・ポートRAM (FLEX 10KEデバイスのみ)	EABに独立したリードとライトのポートを設け、リードとライトの同時動作が可能
PLL (Phase-Locked Loop) (FLEX 10KEデバイスのみ)	ClockLockとClockBoostにより、デバイス性能を強化し、クロック周波数の通倍機能を実現
プログラマブルなディレイ・オプション (FLEX 10KEデバイスのみ)	セットアップ・タイムとホールド・タイムの調整を可能にしたオプションにより、I/O性能を改善
最大250,000ゲートまでの集積度	すべてのゲートアレイ・デザインの90%に対応可能
エンベデッド・アレイ・ブロック	複雑なメガファンクションの実現に最適なオン・チップ・メモリ
2.5V、3.3V、5.0Vのデバイス・オプション	複数の電源電圧をサポート
MultiVolt I/O動作	複数の電源電圧を使用するシステムに最適
FineLine BGAパッケージ	実装面積を最適化する多ピンBGAパッケージ
同一形状およびSameFrameによるパッケージ・マイグレーション機能	ボードのレイアウトを変更することなく、集積度、I/O数の変更に対応可能

## FLEX 6000のOptiFLEXが実現した高い効率



デバイスには、業界でもっとも効率の高いOptiFLEX™アーキテクチャと、ボンディング・パッドのピッチを3.0ミルまで縮小した先端テクノロジー(μPitch™)が採用されています。OptiFLEXアーキテクチャで提供されるすべての機能は、最小のダイ・エリアで最高の性能と効率を得られることを目標に実現されています。μPitchボンディング・パッド・テクノロジーとOptiFLEXアーキテクチャによる最適化はゲートアレイと同等のダイ・サイズを実現しており、量産用途に対してもFLEX 6000はASICの代替デバイスとなる柔軟性の高い経済的なPLDとなっています。

FLEX 6000のロジック・アレイ部は複数のロジック・アレイ・ブロック(LAB)で構成されており、各LABは10個のロジック・エレメント(LE)で構成されています。LE間の接続にはローカル・ラインで相互に完全に接続できる配線構造が提供されています。FLEX 6000のLABはLABインタリーピングと呼ばれる革新的な機能をサポートしており、任意のLEを同じLAB内のローカル・インタコネクに接続できるだけでなく、隣接した複数のLABにも接続できる高い柔軟性が提供されています。このLABインタリーピング機能の実現により、FLEXアーキテクチャ内のグローバルな配線リソースの使用効率の最適化をはかりながら、ローカルな配線リソースを持つ高速性と柔軟性をフルに活用することができます。

ロジック・アレイ部は、アルテラが特許を保有するFastTrackインタコネク・アーキテクチャを通じて接続されます。また、FLEX 6000デバイスは、LEとI/Oピンをダイレクトに接続して高速の「Clock-to-Output」を実現するFastFLEX™ I/Oと呼ばれる機能をサポートしており、この機能を使用することによってPCIの厳しいタイミング要求にも適合させることができます。

現在、ASICの設計者は、マーケットでの成功を収めるためには低コスト化と早期の市場参入(Time-to-Market)がもっとも重要となっていることを認識しています。これまで、設計者は柔軟性の高いプログラマブル・ロジックを使用するか、あるいはデバイス単価の安いASICを使用するか

のトレードオフの選択に迫られていました。FLEX 6000ファミリは、初期の試作から量産まで高い柔軟性を低価格で提供することによって、こうしたトレードオフを解消しています。

## FLEX 8000ファミリ

FLEX 8000ファミリは、2,500ゲートから16,000ゲートまでの集積度を提供しています。連続した配線構造、LUTをベースにしたアーキテクチャ、PCI仕様準拠などの特長を持つFLEX 8000デバイスは、CPLDの高速性能とゲートアレイの高いリソース使用効率の双方を実現しています。

## コンフィギュレーション・デバイス・ファミリ

アルテラのシリアル・コンフィギュレーション・デバイスは、SRAMベースのAPEXデバイスとFLEXデバイスに対するコンフィギュレーション・データをストアするためのデバイスです。アルテラは64Kビットの容量を持つEPC1064から再プログラム可能な2MビットのEPC2に至る、業界でもっとも幅広いシリアル・コンフィギュレーション・デバイスを供給しています。

すべてのFLEXデバイスはコンフィギュレーション・プロセスをコントロールすることができるようになっており、外部のインテリジェント・コントローラを使用することなく、これらのコンフィギュレーション・デバイスからデータを受信することができます。コンフィギュレーション・デバイス・ファミリの多くの製品は3.3Vまたは5.0Vの電源電圧で動作できるようになっており、特定のプログラム・ビットの設定によって動作電圧をコントロールすることができます。

### FLEX 6000の主な特長と利点

特長	利点
OptiFLEXアーキテクチャ	ゲートアレイと同等のコストで量産用の高性能ソリューションを提供
PCI仕様準拠	PCIローカル・バスのすべての仕様に適合
インタリーブドLAB	ローカル・インタコネクの高速化と高い柔軟性を実現
FastFLEX I/O	I/Oの性能と柔軟性を最大化
μPitch ボンディング・パッド・テクノロジー	ボンディング・パッドのピッチを最小にしてダイ・サイズを大幅に縮小
3.3Vと5.0Vのデバイス・オプション	複数の電源電圧をサポート
MultiVolt I/O動作	複数の電源電圧を使用するシステムに最適

### コンフィギュレーション・デバイスの主な特長と利点

特長	利点
高集積	高集積なAPEXおよびFLEXデバイスに対する64Kビットから2Mビットのシングル・デバイス・ソリューション
低価格	ビットあたりのコストが業界でもっとも低価格なソリューション
3.3Vと5.0Vのデバイス・オプション	複数の動作電圧をサポート

## MAXデバイス・ファミリ

アルテラのMAXデバイス・ファミリは、各種の高速アプリケーションに対するソリューションを低価格で提供します。高性能で高集積なMAXデバイスは最新のMAX ( Multiple Array MatriX )アーキテクチャをベースにした製品で、600から12,000ユーザブル・ゲートの集積度を持っています。MAXファミリのデバイスは、シンプルなPLDの集積化を含む広範囲な高性能アプリケーションに対するソリューションを提供します。

### MAX 7000ファミリ

MAX 7000ファミリは、業界でもっとも高速なプログラマブル・ロジック・ソリューションとなっています。CMOS EEPROMプロセスで製造されているMAX 7000ファミリは、最大4.5nsの伝搬遅延時間と196MHzを超えるカウンタ性能を実現しています。MAX 7000デバイスはPCI仕様にも準拠しており、ファミリ内のすべての製品が高い性能を提供するため、幅広い高速アプリケーションに最適なデバイスとなっています。

MAX 7000ファミリには、32個から512個のマクロセルまでの幅広い高集積デバイスが提供されています。MAX 7000デバイスは、コア部分を3.3Vで動作させながら2.5V、3.3V、5.0Vのデバイスとのインタフェースを可能にするMultiVolt I/O動作をサポートしているため、複数の電源電圧を使用するシステムにも最適です。

MAX 7000AデバイスとMAX 7000Sデバイスは、イン・システム・プログラマビリティ (ISP) と、特定のベンダに依存しないプログラミング/テスト用言語、Jam™をサポートしています。

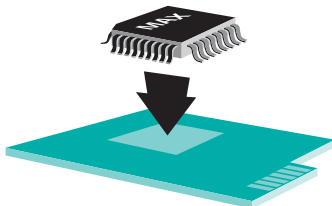
### MAX 7000の主な特長と利点

特長	利点
4.5nsの伝搬遅延時間	高速動作のステート・マシンやコントロール・ロジックをサポート
PCI仕様準拠	PCIバスの要求に適合
600から10,000ユーザブル・ゲートの集積度	シンプルPLDの集積化を可能にする複数のデンシティ・オプション
3.3Vと5.0Vのデバイス・オプション	双方の動作電圧をサポートする2種類のデバイス・オプション
イン・システム・プログラマビリティ (ISP)	試作およびフィールドでのアップグレードが容易になり、製造工程の簡略化が可能
Jamプログラミング/テスト用言語をサポート	特定のベンダに依存しない高速プログラミングと最小のファイル・サイズを実現
JTAGテスト回路を内蔵	デバイスとシステムのテストが容易
プログラマブルなパワー・セーブ・モード	50%以上の消費電力の低減が可能
MultiVolt I/O動作	複数の電源電圧を使用するシステムに最適

幅広い集積度をカバーしているMAX 7000Aデバイスの製品には3.3VのISP機能が提供されており、MAX 7000Sデバイスは5.0VのISPソリューションとなっています。ISPの機能を活用することによって、デバイスをプリント基板に実装した後でプログラムすることが可能になります。これにより、製造部門にはデバイスのリードを損傷する危険性を回避できる利点が、設計部門にはシステムの製造後にも設計の改良が行える利点を提供されます。Jamはエンベデッド・プロセッサやATE ( Automated Test Equipment ) によるISPに最適なプログラミング/テスト用言語であり、ISP対応デバイスに対するより小さなファイル・サイズと短時間でのプログラムを可能にします。MAX 7000AとMAX 7000Sの各デバイスには、JTAGバウンダリ・スキャン・テスト回路が内蔵されています。

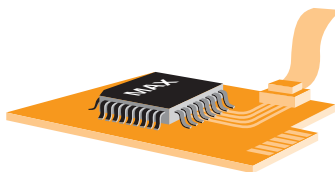
### 生産効率を改善するISP

プログラムしない状態でデバイスを実装



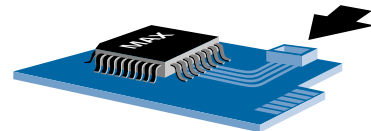
- デバイスのハンドリングが不要
- リードの損傷を防止

イン・システムでプログラム



- 汎用製品としてのストックが可能
- 製造またはテスト工程において特定のテスト・プロトコルやアルゴリズムでのプログラムが可能

フィールドでリプログラム



- アップグレードのための返品が不要
- 新たな機能の追加が簡単にまた短時間で実現可能

MAX 7000A、MAX 7000S、MAX 9000の各デバイスは業界標準となっている4ピンのJTAG ISPインタフェースを提供しており、デバイスをプリント基板に実装した後でプログラミングすることができます。

すべてのMAX 7000デバイスにはグローバル・クロック、高速入力レジスタ、プログラマブルなスルー・レート・コントロールなどの共通した機能が提供されています。これらの機能により、MAX 7000デバイスは幅広いシステム・レベルのアプリケーションに対応できるようになっています。MAX 7000デバイスの高速のグローバル・クロック、4.5 nsの伝搬遅延時間、そして高速のセットアップ・タイムは、高速でのデバイス間通信が可能な優れたシステム性能を実現します。また、プログラマブルな出力スルー・レート・コントロール機能を使用して、高速性が要求されない信号のスイッチング・スピードを遅くすることができるため、システムのノイズを減少させることができます。さらに、プログラマブルなパワー・セービング機能により、各マクロセルの消費電力を50%以上も低減させることが可能となっています。



## MAX 9000の主な特長と利点

特長	利点
10nsの伝搬遅延時間	145MHzまでシステム性能を実現
PCI仕様準拠	PCIローカル・バスの要求に適合
6,000から12,000ユーザブル・ゲートの集積度	システムの集積化を実現
イン・システム・プログラマビリティ (ISP)	試作およびフィールドでのアップグレードが容易になり、製造工程の簡略化が可能
ピン互換パッケージ	ボード・レイアウトを変更することなく使用デバイスの集積度の変更が可能
MultiVolt I/O動作	複数の電源電圧を使用するシステムに最適
プログラミング/テスト用言語、Jamのサポート	エンベデッド・プロセッサやATEによるISPが容易

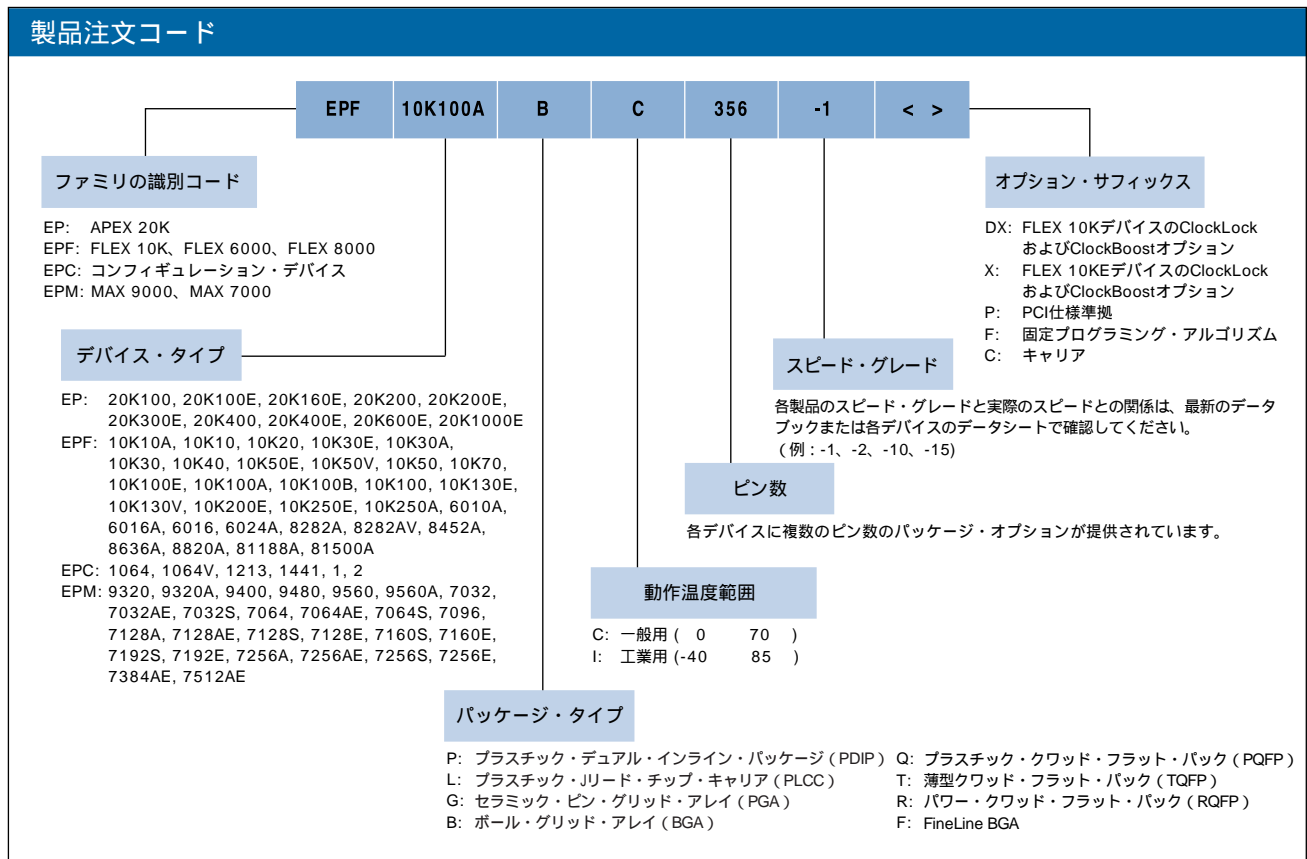
## MAX 9000ファミリ

MAX 9000ファミリは業界で高い実績を誇るアルテラのMAX 7000ファミリをベースにしたデバイスであり、業界をリードする高い性能を維持しながら、560マクロセルまでの高い集積度を提供しています。320個から560個のマクロセルの集積度を持つMAX 9000ファミリは、最大10nsのピン間遅延時間と145MHz（16ビットのアップ/ダウン・ローダブル・カウンタの性能）の標準システム性能を提供しており、各種の高速アプリケーションに理想的なソリューションとなっています。また、MAX 9000AデバイスはPCIの仕様にも準拠しています。

高い集積度と性能に加え、MAX 9000デバイスには、イン・システム・プログラマビリティ (ISP) とJTAG (Joint Test Action Group) バウンダリ・スキャン・テストのサポート、MultiVolt I/O機能など、複雑なデザインで発生する課題に対応したシステム・レベルの幅広い最新機能が提供されています。

## アルテラ・デバイスのご注文方法

次ページ以降の表には、アルテラの供給する各デバイス・ファミリの製品とAPEXおよびFLEXデバイス用のコンフィギュレーション・デバイス製品がまとめられています。また、下記の表には、アルテラ・デバイスの製品コード・フォーマットが示されています。次ページ以降に示されている各デバイスの表と下記のフォーマットを使用して、該当するデバイス、ピン/パッケージのオプション、電源電圧、スピード・グレードを選択してください。





## APEX 20Kデバイス

デバイス名	ゲート数	ピン数 / パッケージ・オプション <sup>2</sup>	I/Oピン数 <sup>2</sup>	電源電圧	ロジック・エレメント数	RAMビット数	マクロセル数
EP20K100	100,000	144-Pin TQFP, 196-Pin BGA <sup>1</sup> , 208-Pin PQFP, 240-Pin PQFP, 324-Pin BGA <sup>1</sup> , 356-Pin BGA,	99, 146, 157, 185, 246, 246	2.5 V	4,160	53,248	416
EP20K100E	100,000	144-Pin TQFP, 196-Pin BGA <sup>1</sup> , 208-Pin PQFP, 240-Pin PQFP, 324-Pin BGA <sup>1</sup>	99, 145, 157, 185, 246	1.8 V	4,160	53,248	416
EP20K160E	160,000	144-Pin TQFP, 208-Pin PQFP, 240-Pin PQFP, 400-Pin BGA <sup>1</sup>	91, 148, 177, 316	1.8 V	6,400	81,920	640
EP20K200	200,000	208-Pin RQFP, 240-Pin RQFP, 356-Pin BGA, 484-Pin BGA <sup>1</sup> , 672-Pin BGA <sup>1</sup>	142, 170, 285, 328, 376	2.5 V	8,320	106,496	832
EP20K200E	200,000	208-Pin PQFP, 240-Pin PQFP, 484-Pin BGA <sup>1</sup>	142, 170, 376	1.8 V	8,320	106,496	832
EP20K300E	300,000	208-Pin RQFP, 240-Pin RQFP, 672-Pin BGA <sup>1</sup>	130, 159, 416	1.8 V	11,520	147,456	1,152
EP20K400	400,000	652-Pin BGA, 655-Pin PGA, 672-Pin BGA <sup>1</sup>	496, 496, 496	2.5 V	16,640	212,992	1,664
EP20K400E	400,000	208-Pin RQFP, 240-Pin RQFP, 672-Pin BGA <sup>1</sup>	140, 140, 496	1.8 V	16,640	212,992	1,664
EP20K600E	600,000	240-Pin RQFP, 672-Pin BGA <sup>1</sup> , 900-Pin BGA <sup>1</sup>	140, 505, 620	1.8 V	24,320	311,296	2,432
EP20K1000E	1,000,000	900-Pin BGA <sup>1</sup> , 984-Pin PGA	780, 780	1.8 V	42,240	540,672	4,224

注：<sup>1</sup> 実装スペースを節減するFineLine BGAパッケージです。

<sup>2</sup> 暫定仕様です。最新の情報については日本アルテラへお問い合わせください。

## FLEX 10Kデバイス

デバイス名	ゲート数	ピン数 / パッケージ・オプション	I/Oピン数	電源電圧	スピード・グレード	ロジック・エレメント数	RAMビット数
EPF10K10	10,000	84-Pin PLCC, 144-Pin TQFP, 208-Pin PQFP	59, 102, 134	5.0 V	-3, -4	576	6,144
EPF10K10A	10,000	100-Pin TQFP, 144-Pin TQFP, 208-Pin PQFP, 256-Pin BGA <sup>1</sup>	66, 102, 134, 150	3.3 V	-1, -2, -3	576	6,144
EPF10K20	20,000	144-Pin TQFP, 208-Pin RQFP, 240-Pin RQFP	102, 147, 189	5.0 V	-3, -4	1,152	12,288
EPF10K30	30,000	208-Pin RQFP, 240-Pin RQFP, 356-Pin BGA	147, 189, 246	5.0 V	-3, -4	1,728	12,288
EPF10K30A	30,000	144-Pin TQFP, 208-Pin PQFP, 240-Pin PQFP, 256-Pin BGA <sup>1</sup> , 356-Pin BGA, 484-Pin BGA <sup>1</sup>	102, 147, 189, 191, 246, 246	3.3 V	-1, -2, -3	1,728	12,288
EPF10K30E	30,000	144-Pin TQFP, 208-Pin PQFP, 256-Pin BGA <sup>1</sup> , 484-Pin BGA <sup>1</sup>	102, 147, 176, 220	2.5 V	-1, -2, -3	1,728	24,576
EPF10K40	40,000	208-Pin RQFP, 240-Pin RQFP	147, 189	5.0 V	-3, -4	2,304	16,384
EPF10K50	50,000	240-Pin RQFP, 356-Pin BGA, 403-Pin PGA	189, 274, 310	5.0 V	-3, -4	2,880	20,480
EPF10K50V	50,000	240-Pin PQFP, 356-Pin BGA, 484-Pin BGA <sup>1</sup>	189, 274, 291	3.3 V	-1, -2, -3, -4	2,880	20,480
EPF10K50E	50,000	144-Pin TQFP, 208-Pin PQFP, 240-Pin PQFP, 256-Pin BGA <sup>1</sup> , 356-Pin BGA, 484-Pin BGA <sup>1</sup>	102, 147, 189, 191, 256 <sup>2</sup> , 254	2.5 V	-1, -2, -3	2,880	40,960
EPF10K70	70,000	240-Pin RQFP, 503-Pin PGA	189, 358	5.0 V	-2, -3, -4	3,744	18,432
EPF10K100	100,000	503-Pin PGA	406	5.0 V	-3, -4	4,992	24,576
EPF10K100A	100,000	240-Pin RQFP, 356-Pin BGA, 484-Pin BGA <sup>1</sup> , 600-Pin BGA	189, 274, 369, 406	3.3 V	-1, -2, -3	4,992	24,576
EPF10K100B	100,000	208-Pin PQFP, 240-Pin PQFP, 256-Pin BGA <sup>1</sup>	147, 189, 191	2.5 V	-1, -2, -3	4,992	24,576
EPF10K100E	100,000	208-Pin PQFP, 240-Pin PQFP, 256-Pin BGA <sup>1</sup> , 356-Pin BGA, 484-Pin BGA <sup>1</sup>	147, 189, 191, 274 <sup>2</sup> , 338	2.5 V	-1, -2, -3	4,992	49,152
EPF10K130V	130,000	599-Pin PGA, 600-Pin BGA	470, 470	3.3 V	-2, -3, -4	6,656	32,768
EPF10K130E	130,000	240-Pin PQFP, 356-Pin BGA, 484-Pin BGA <sup>1</sup> , 600-Pin BGA, 672-Pin BGA <sup>1</sup>	186, 274 <sup>2</sup> , 369, 426 <sup>2</sup> , 413	2.5 V	-1, -2, -3	6,656	65,536
EPF10K200E	200,000	240-Pin RQFP, 356-Pin BGA, 599-Pin PGA, 600-Pin BGA, 672-Pin BGA <sup>1</sup>	182 <sup>2</sup> , 274 <sup>2</sup> , 470, 470	2.5 V	-1, -2, -3	9,984	98,304
EPF10K250A	250,000	599-Pin PGA, 600-Pin BGA	470, 470	3.3 V	-1, -2, -3	12,160	40,960

注：<sup>1</sup> 実装スペースを節減するFineLine BGAパッケージです。

<sup>2</sup> 暫定仕様です。最新の情報については日本アルテラへお問い合わせください。

## FLEX 6000デバイス

デバイス名	ゲート数	ピン数 / パッケージ・オプション	I/Oピン数	電源電圧	スピード・グレード	フリップ・フロップ数	ロジック・エレメント数
EPF6010A	10,000	100-Pin TQFP, 144-Pin TQFP, 100-Pin BGA <sup>1</sup> , 256-Pin BGA <sup>1</sup>	81, 117, 81 <sup>2</sup> , 139 <sup>2</sup>	3.3 V	-1, -2, -3	880	880
EPF6016	16,000	144-Pin TQFP, 208-Pin PQFP, 240-Pin PQFP, 256-Pin BGA	117, 171, 199, 204	5.0 V	-2, -3	1,320	1,320
EPF6016A	16,000	100-Pin TQFP, 100-Pin BGA <sup>1</sup> , 144-Pin TQFP, 208-Pin PQFP, 256-Pin BGA <sup>1</sup>	81, 117 <sup>2</sup> , 171, 218 <sup>2</sup>	3.3 V	-1, -2, -3	1,320	1,320
EPF6024A	24,000	144-Pin TQFP, 208-Pin PQFP, 240-Pin PQFP, 256-Pin BGA, 256-Pin BGA <sup>1</sup>	117, 171, 199, 218, 218 <sup>2</sup>	3.3 V	-1, -2, -3	1,960	1,960

注：<sup>1</sup> 実装スペースを削減するFineLine BGAパッケージです。

<sup>2</sup> 暫定仕様です。最新の情報については日本アルテラへお問い合わせください。

## APEXおよびFLEX製品用コンフィギュレーション・デバイス

デバイス名	ピン数 / パッケージ・オプション	電源電圧	説明
EPC1064	8-Pin PDIP, 20-Pin PLCC, 32-Pin TQFP	5.0 V	FLEX 8000デバイス用64Kビット シリアル・コンフィギュレーション・デバイス
EPC1064V	8-Pin PDIP, 20-Pin PLCC, 32-Pin TQFP	3.3 V	FLEX 8000デバイス用64Kビット シリアル・コンフィギュレーション・デバイス
EPC1213	8-Pin PDIP, 20-Pin PLCC	5.0 V	FLEX 8000デバイス用213Kビット シリアル・コンフィギュレーション・デバイス
EPC1441 <sup>1</sup>	8-Pin PDIP, 20-Pin PLCC, 32-Pin TQFP	3.3/5.0 V	FLEXデバイス用441Kビット シリアル・コンフィギュレーション・デバイス
EPC1 <sup>1</sup>	8-Pin PDIP, 20-Pin PLCC	3.3/5.0 V	APEXおよびFLEXデバイス用1Mビット シリアル・コンフィギュレーション・デバイス
EPC2 <sup>1</sup>	20-Pin PLCC, 32-Pin TQFP	3.3/5.0 V	APEXおよびFLEXデバイス用2Mビット シリアル・コンフィギュレーション・デバイス

注：<sup>1</sup> このデバイスは3.3Vまたは5.0Vのいずれかの電源電圧で動作するようにプログラムすることができます。

## MAX 7000デバイス

デバイス名	マクロセル数	ピン数 / パッケージ・オプション	I/Oピン数	電源電圧	スピード・グレード
EPM7032AE	32	44-Pin PLCC/TQFP	36	3.3 V	-4, -7, -10
EPM7032S	32	44-Pin PLCC/TQFP	36	5.0 V	-6, -7, -10
EPM7032	32	44-Pin PLCC/TQFP/PQFP	36	5.0 V	-6, -7, -10, -12, -15
EPM7064AE	64	44-Pin PLCC/TQFP, 100-Pin TQFP, 100-Pin BGA <sup>1</sup>	38, 68, 68	3.3 V	-4, -7, -10
EPM7064S	64	44-Pin PLCC/TQFP, 84-Pin PLCC, 100-Pin TQFP	36, 68, 68	5.0 V	-5, -6, -7, -10
EPM7064	64	44-Pin PLCC/TQFP, 68-Pin PLCC, 84-Pin PLCC, 100-Pin PQFP	36, 52, 68	5.0 V	-6, -7, -10, -12, -15
EPM7096	96	68-Pin PLCC, 84-Pin PLCC, 100-Pin PQFP	52, 64, 76	5.0 V	-7, -10, -12, -15
EPM7128A	128	84-Pin PLCC, 100-Pin TQFP, 100-Pin BGA <sup>1</sup> , 144-Pin TQFP, 256-Pin BGA <sup>1</sup>	68, 84, 84, 100, 100	3.3 V	-6, -7, -10, -12
EPM7128AE	128	84-Pin PLCC, 100-Pin TQFP, 100-Pin BGA <sup>1</sup> , 144-Pin TQFP, 256-Pin BGA <sup>1</sup>	68, 84, 84, 100, 100	3.3 V	-5, -7, -10
EPM7128S	128	84-Pin PLCC, 100-Pin PQFP/TQFP, 160-Pin PQFP	68, 84, 100	5.0 V	-6, -7, -10, -15
EPM7128E	128	84-Pin PLCC, 100-Pin PQFP, 160-Pin PQFP	68, 84, 100	5.0 V	-7, -10, -12, -15, -20
EPM7160S	160	84-Pin PLCC, 100-Pin TQFP, 160-Pin PQFP	64, 84, 104	5.0 V	-7, -10, -15
EPM7160E	160	84-Pin PLCC, 100-Pin PQFP, 160-Pin PQFP	68, 84, 104	5.0 V	-10, -12, -15, -20
EPM7192S	192	160-Pin PQFP	124	5.0 V	-7, -10, -15
EPM7192E	192	160-Pin PQFP/PGA	124	5.0 V	-12, -15, -20
EPM7256A	256	100-Pin TQFP, 144-Pin TQFP, 208-Pin PQFP, 256-Pin BGA <sup>1</sup>	84, 120, 164, 164	3.3 V	-7, -10, -12
EPM7256AE	256	100-Pin TQFP, 144-Pin TQFP, 208-Pin PQFP, 100-Pin BGA <sup>1</sup> , 256-Pin BGA <sup>1</sup>	84, 120, 164, 84, 164	3.3 V	-5, -7, -10
EPM7256S	256	208-Pin RQFP/PQFP	164	5.0 V	-7, -10, -15
EPM7256E	256	160-Pin PQFP, 192-Pin PGA, 208-Pin RQFP	132, 164	5.0 V	-12, -15, -20
EPM7384AE	384	144-Pin TQFP, 208-Pin PQFP, 256-Pin BGA <sup>1</sup>	120, 176, 212	3.3 V	-7, -10, -12
EPM7512AE	512	144-Pin TQFP, 208-Pin PQFP, 256-Pin BGA <sup>1</sup> , 256-Pin BGA	120, 176, 212, 212	3.3 V	-7, -10, -12

注：<sup>1</sup> 実装スペースを節減するFineLine BGAパッケージです。

## MAX 9000デバイス

デバイス名	マクロセル数	ピン数 / パッケージ・オプション	I/Oピン数	電源電圧	スピード・グレード
EPM9320A	320	84-Pin PLCC, 208-Pin RQFP, 356-Pin BGA	60, 132, 168	5.0 V	-10
EPM9320	320	84-Pin PLCC, 208-Pin RQFP, 280-Pin PGA, 356-Pin BGA	60, 132, 168	5.0 V	-15, -20
EPM9400	400	84-Pin PLCC, 208-Pin RQFP, 240-Pin RQFP	59, 139, 159	5.0 V	-15, -20
EPM9480	480	208-Pin RQFP, 240-Pin RQFP	146, 175	5.0 V	-15, -20
EPM9560A	560	208-Pin RQFP, 240-Pin RQFP, 356-Pin BGA	153, 191, 216	5.0 V	-10
EPM9560	560	208-Pin RQFP, 240-Pin RQFP, 280-Pin PGA, 304-Pin RQFP, 356-Pin BGA	153, 191, 216	5.0 V	-15, -20



---

## **ALTERA**® 日本アルテラ株式会社

〒163-0436 東京都新宿区西新宿2-1-1  
新宿三井ビル私書箱261号  
TEL. 03-3340-9480 FAX. 03-3340-9487  
<http://www.altera.com/japan/>

### 本社 **Altera Corporation**

101 Innovation Drive, San Jose, CA 95134  
TEL : (408)544-7000  
<http://www.altera.com>