

EPF10K100 デバイスで 100,000 ゲートのゲートアレイ・デザインを実現する方法

TECHNICAL BRIEF 15

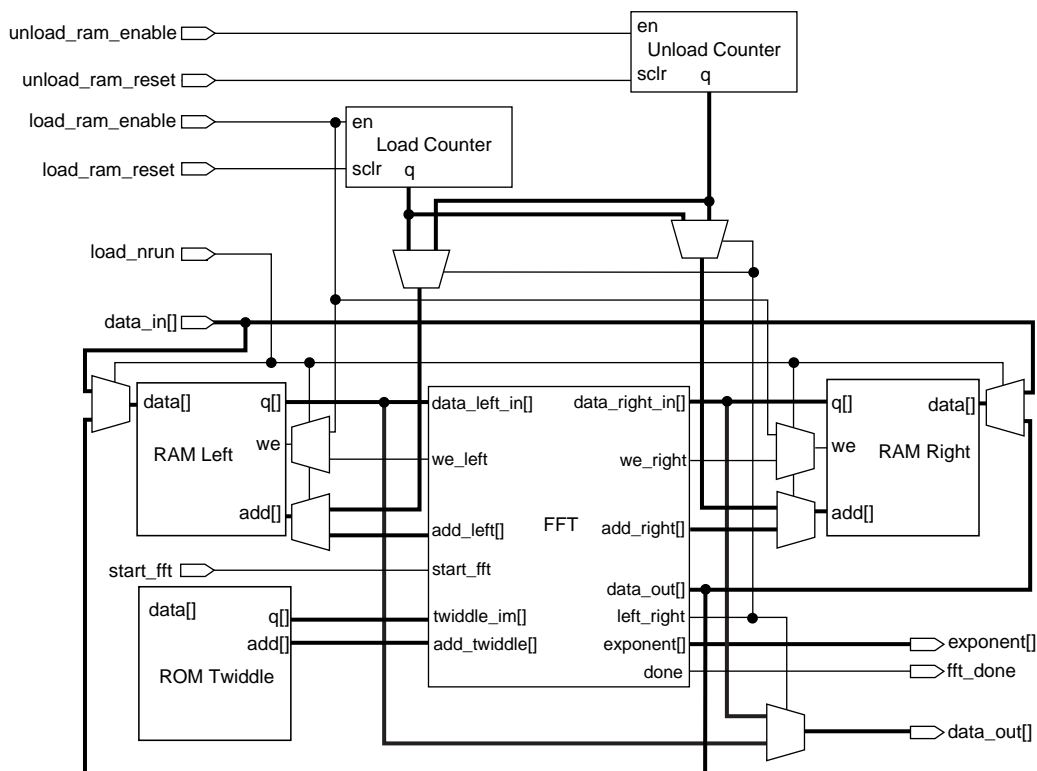
MARCH 1997

アルテラ FLEX[®]10K ファミリの EPF10K100 デバイスは、EPF10K130V に次いで現在入手可能なプログラマブル・ロジック・デバイス (PLD) としてはもっとも高い集積度を提供しています。これまでゲートアレイでのみで可能だった大規模なデザインが、EPF10K100 デバイスを使って実現できるようになっています (EPF10K100 は、62,000 から 158,000 ゲートのロジックと RAM を含むデザインに使用できます)。この資料は、ゲートアレイ用にデザインされた 100,000 ゲートの高速フーリエ変換 (FFT) 機能を、EPF10K100 デバイスで実現する方法について解説したものです。

概要

FFT の機能は、信号に与えられた信号から各周波数成分を抽出するときに使用されるデジタル信号処理技術です。FFT の機能は、スペクトラム・アナライザや信号圧縮などの信号処理アプリケーションに幅広く採用されています。また、FFT では、入出力データ幅の精度を決定するビット幅と、同時に処理できるデータ量を決定する多くのポイント数が重要なパラメータとなります。図 1 は FFT ファンクションのブロック図を示したものです。

図 1 FFT ファンクションのブロック図



ここに実現されている FFT ファンクションでは、データが一方の RAM ブロックにロードされます。FFT は DIF (Decimation In Frequency) のアルゴリズムを用いて、データの周波数成分を演算します。このデータの処理中、FFT は 2 つの RAM ブロックに交互にリードとライトの動作を行います。FFT の演算が完了すると、各周波数成分の値が RAM ブロックにストアされます。そして、その値がホスト・システムによってアップロード可能になります。

機能説明

16ビットの入出力データ幅を持つ256ポイントのFFTのデザインが、1個のEPF10K100デバイスで実現可能です。このFFTは、市販されているFFT専用の標準品とほぼ同等の38MHzまでのクロック周波数で動作します。このFFTデザインには以下の機能と特長が実現されています。

- データを効率良く演算するために、FLEX 10Kのルック・アップ・テーブル (LUT) アーキテクチャを利用。
- 演算中のデータのストアに、2つの256 × 32のRAMブロックを使用。
- FFTの演算に使われる回転因子 (Twiddle) のストアに、128 × 32のROMを採用。
- FLEX 10Kのロジック・エレメント (LE) に内蔵されているレジスタを活用して、デザインの大部分をパイプライン化。
- FLEX 10Kのキャリア・チェーンを利用した多数のマルチプライヤを内蔵。
- アダーのような共通に使用されるファンクションをLPM (Library of Parameterized Module) を使用してもっとも高い効率で実現。
- アルテラ・ハードウェア記述言語 (AHDL™) 形式によるデザイン。

FLEX 10KとゲートアレイによるFFTデザインの比較

MAX+PLUS® IIを使って、このFFTデザインを1個のEPF10K100デバイスにコンパイルすることができました。また、同じデザインが、LSIロジック社のLCA500Kゲートアレイ・デザイン・ライブラリと業界標準のEDAツール (シノプシス社のDesign CompilerとLSIロジック社のMemory Compiler) を使用してコンパイルされました。表1は、このFFTデザインをEPF10K100デバイスとLCA500Kゲートアレイで実現したときに必要となったデバイス・リソースを示したものです。LSIロジック社のLCA500Kゲートアレイでは、FFTデザインの実現に106,929ゲートが必要となりました。

表1 FFTデザインをEPF10K100デバイスとLCA500Kゲートアレイで実現したときに必要となるデバイス・リソース

デザイン部	EPF10K100 デバイス	LCA500K ゲートアレイ
2個の256 × 32 RAM	12個のエンベデッド・アレイ・ブロック (EAB)	57,936ゲート
128 × 32 ROM		2,356ゲート
ロジック	3,458個のLE	46,637ゲート

EPF10K100のEABは、LCA500Kゲートアレイよりも効率良くメモリ・ファンクションを実現します。このFFTのデザインにおけるメモリ機能が、EPF10K100では12個のEABで実現できたのに対し、LCA500KではRAMとROMの双方のブロックに60,000ゲート以上も使用されています。また、EPF10K100の各LEにはレジスタが内蔵されているため、多数のレジスタを必要とするデザインや、回路が大幅にパイプライン化されたデザインを効率良く実現することができます。これに対して、LCA500Kでは、レジスタをNANDゲートを使って構成する必要があります。

詳細については以下の資料を参照して下さい。カッコ内の記号はアルテラのドキュメント番号です。

- *fft Fast Fourier Transform Data Sheet (日本語版有り) (A-DS-FFT-01)*
- *SB 12: Fast Fourier Transform MegaCore™ Function (A-SB-012-01)*

これらの資料は下記にご請求下さい。

- 日本アルテラ (株) 電話: 03-3340-9480
- 販売代理店: (株)アルティマ 電話: 045-939-6113
- (株)パルテック 電話: 045-477-2000
- アルテラのWorld-wide Web サイト <http://www.altera.com>

日本アルテラ株式会社

〒163-04 東京都新宿区西新宿2-1-1
新宿三井ビル私書箱261号
TEL.03-3340-9480 FAX.03-3340-9487

Copyright© 1997 Altera Corporation. Altera, AHDL, MegaCore, MAX, MAX+PLUS, MAX+PLUS II, FLEX, FLEX 10K, EPF10K100はAltera Corporationの米国および該当各国におけるtrademarkまたはservice markです。他のブランド、製品名は該当各社のtrademarkです。この資料はAltera Corporationが発行した英文資料を日本語化したものです。アルテラが保証する内容は英文オリジナルのものです。ここに記載された内容は予告なく変更される場合があります。

