

# EDA ツールで合成されたファイルを MAX+PLUS IIに取り込んで配置配線を行う方法

Technical Brief 45

April 1998, ver. 1



Altera Corporation  
101 Innovation Drive  
San Jose, CA 95134  
(408) 544-7000  
<http://altera.com>

## イントロダクション

アルテラの MAX+PLUS<sup>®</sup> II は、サード・パーティの EDA ツールと簡単にインタフェースすることができます。MAX+PLUS II と共に、サード・パーティの EDA ツールをフロント・エンド・ツールとして使用し、アルテラのプログラマブル・ロジック・デバイス (PLD) をターゲットにすることができます。

このテクニカル・ブリーフでは、サード・パーティの EDA ツールによって生成された EDIF ネットリスト・ファイルを MAX+PLUS II に取り込んでフィッティングを行う方法について解説します。コンパイル時の最新の設定方法や手順については、MAX+PLUS II の Help 機能を活用して確認してください。

## EDA ツールで作成されたデザインを MAX+PLUS II でコンパイルする方法

サード・パーティの EDA ツールで作成された EDIF ネットリスト・ファイルを MAX+PLUS II でコンパイルする場合は、下記の手順で行います。

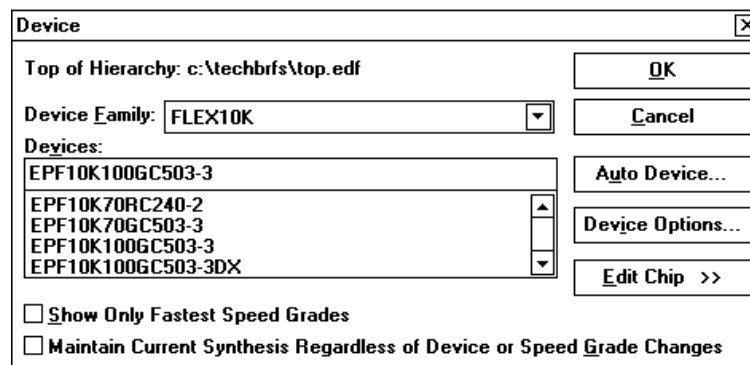
1. Open (Fileメニュー) を選択し、コンパイルするデザイン・ファイルを選択します。ここで、デザイン・ファイルは拡張子が .edf の EDIF フォーマットになっている必要があります。



シンプリシティ社のツールは、オプションとしてアルテラ・ハードウェア記述言語 (AHDL) のテキスト・デザイン・ファイル (.tdf) も生成することができ、この TDF も MAX+PLUS II に取り込めるようになっています。

2. Set Project to Current File (Fileメニュー) を選択し、コンパイルするプロジェクトを設定します。
3. Device (Assignメニュー) を選択します。そして、まず最初に *Device Family* のドロップダウン・リストボックスでデバイス・ファミリを指定し、次に *Device* のダイアログ・ボックスからデバイス名を選択します (図 1 を参照)。指定したデバイス・ファミリで入手可能になっているすべてのデバイスを表示させるときは、*Show Only Fastest Speed Grade* のオプションをオフに設定して下さい。

図 1 Device のダイアログ・ボックス

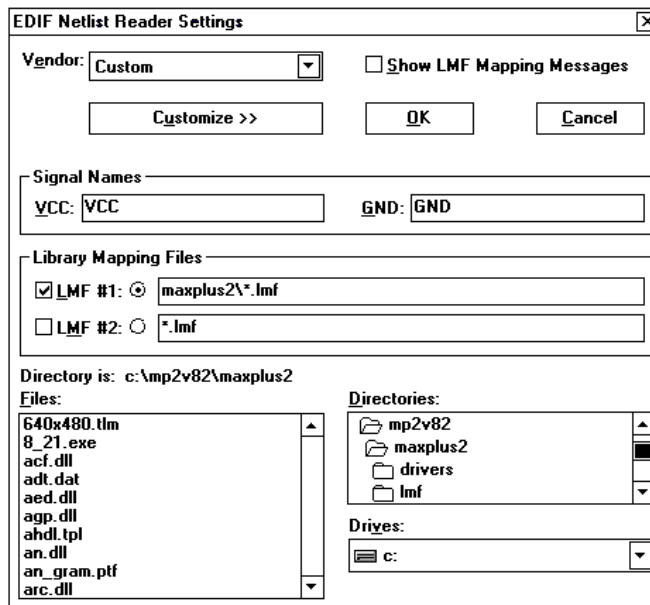


4. OKのボタンを押して、設定内容をセーブします。
5. Compiler (MAX+PLUS IIメニュー) を選択します。
6. EDIF Netlist Reader Settings (Interfacesメニュー) を選択し、Vendorのドロップダウン・リスト・ボックスから該当するEDAベンダを選択します。そして、OKのボタンを押します。

この段階で、MAX+PLUS IIで使用するライブラリ・マッピング・ファイル(.lmf) を指定します。このLMFは、コンパイル時にEDIF入力ファイル内のセルをMAX+PLUS IIの等価なロジック・ファンクションにマッピングします。

使用しているEDAツール用に別個のLMFが提供されている場合や、Vendorのドロップダウン・リスト・ボックスに該当するEDAベンダがない場合は、Customizeのボタンをクリックします。そして、LMF#1またはLMF#2をオンにし、Library Mapping FilesのフィールドにLMFがストアされているディレクトリとファイル名をタイプするか、またはDirectoriesのウィンドウに表示されたファイルから該当するLMFを選択します。図2を参照して下さい。

図2 EDIF Netlist Reader Settings のダイアログ・ボックス



7. オプションとして、コンパイルを行う前に、デザインに対する合成オプションの設定とタイミング要求を変更することが可能です。詳細はMAX+PLUS IIのHelp機能を使用して確認してください。
8. また、オプションとして、EDIF Netlist Writer、Verilog Netlist WriterまたはVHDL Netlist Writer (Interfaceメニュー) を選択し、これらのオプションを各デザインに要求される条件に設定しておくことによって、MAX+PLUS IIにサード・パーティのシミュレーション・ツールのための出力ファイルを生成させることもできます。詳細については、MAX+PLUS IIのHelp機能を利用して確認してください。
9. MAX+PLUS II CompilerでStartのボタンを選択し、配置配線を開始させます。

デザインのフィッティングを行うときの詳細については、MAX+PLUS IIのHelpに提供されている「Guidelines for First-Time Project Fittingおよび「Fitting & Refitting a Project」の項目を参照してください。

## 関連資料とサポート

アルテラは、MAX+PLUS IIとサード・パーティのデザイン入力用EDAツールとのスムーズなインタフェースを確保するために、幅広い関連資料を提供しています。技術的なサポートが必要な場合は、日本アルテラの応用技術部または販売代理店へご連絡頂くか、アルテラのウェブ・サイトに提供されているACCESS<sup>SM</sup> (Altera Commitment to Cooperative Engineering Solution) Key Guidelinesのページをご覧ください。また、技術的なご質問を日本語のE-Mailでjapan@altera.comに送付して頂くことも可能です。アルテラのツールとEDAツール間のインタフェースに関する代表的な質問とその回答については、アルテラのウェブ・サイトに提供されているAtlas Solutionのページをご覧ください。

下記の資料にはさらに詳細な情報が提供されています。

- MAX+PLUS II ACCESS Key Guidelines
- MAX+PLUS II Programmable Logic Development System & Software Data Sheet (日本語版刊行予定)
- EDA Software Support

これらの資料は日本アルテラまたは販売代理店を通じて入手することができ、アルテラのウェブ・サイト、<http://www.altera.com> からダウンロードすることもできます。

---

## 日本アルテラ株式会社

〒163-0436 東京都新宿区西新宿2-1-1  
新宿三井ビル私書箱261号  
TEL. 03-3340-9480 FAX. 03-3340-9487  
<http://www.altera.com/japan/>