



# 開発ツール セレクタ・ガイド



June 1999

## アルテラのプログラマブル・ロジック開発ツール

アルテラは業界でもっとも高速で、もっともパワフルな、そしてもっとも柔軟性の高いプログラマブル・ロジック開発用ソフトウェアとプログラミング・ハードウェアを供給しています。アルテラの開発ツール、Quartus™とMAX+PLUS® IIは、使いやすいグラフィック環境の下で幅広い優れた機能を提供しています。また、これらの開発ツールは業界標準のEDAツールとのインタフェースも提供しており、既存の設計環境との統合も容易に行うことができます。アルテラの開発ツールには以下の特長があります。

アルテラのAPEX™ 20K、FLEX® 10K、FLEX 6000、MAX® 9000、MAX 7000、MAX 3000のプログラマブル・ロジック・ファミリを含む幅広いデバイス・アーキテクチャをサポート

Windows 95/98/NTを使用したPC、Sun SPARCstation、HP 9000シリーズ700/800、IBM RISC System/6000の各ワークステーションを含むマルチ・プラットフォーム・サポート

1987および1993仕様のVHDL、Verilog HDL、Altera Hardware Description Language (AHDL) の各ハードウェア記述言語をサポート

EDIF 2.0および3.0のネットリスト、LPM (Library of Parameterized Modules) Standard Delay Format (SDF) ファイル、VHDL、Verilog HDLを利用したEDAツールとのインタフェースを提供

### 適切なツールの選択

この開発ツール・セクタ・ガイドを使用して、それぞれのニーズに適合したアルテラの設計環境を選択することができます。次の3段階のステップで、アルテラの設計環境を構成してください。

ステップ1 - サブスクリプション・プログラムを選択する

ステップ2 - メガファンクション製品を追加する

ステップ3 - 適切なプログラミング・ハードウェアを選択する

このセクタ・ガイドの最後の部分には、QuartusとMAX+PLUS IIのソフトウェアがサポートしている各プラットフォームの推奨システム構成が記載されており、アルテラが提供しているACCESS<sup>SM</sup> (Altera's Commitment to Cooperative Engineering Solutions) プログラムとACAP<sup>SM</sup> (Altera Consultants Alliance Program) の概要が紹介されています。

## ステップ1 - サブスクリプション・プログラムを選択する

アルテラの設計環境の構築は、アルテラの開発ツールのサブスクリプション・プログラムに登録することから開始されます。このプログラムに登録することによって、アルテラのすべての開発ツールの使用と12カ月間にわたるアップデート・サービスが提供されます。このプログラムに登録することによって、下記の製品とサービスが提供されます。

フル機能装備のQuartusおよびMAX+PLUS IIソフトウェアの最新バージョン

契約した12カ月間にリリースされる各ソフトウェアの新バージョン

アルテラの最新デバイスに対するサポート

新しいソフトウェア機能

性能の強化

オンラインおよび印刷物による最新資料

有効な契約を締結されているユーザは、アルテラの最新のPLD製品に対するサポート、新しいソフトウェア機能、性能の改善などを提供する各ソフトウェアの最新バージョンと、オンラインおよび印刷物による最新の資料を受領することができます。

表1 アルテラのサブスクリプション・プログラム製品のオプション

製品コード	対応する環境
FIXEDPC	PC用スタンドアローン、シングル・ユーザ・ライセンス
FLOATPC	PCクライアント・ユーザ用マルチ・ユーザ・ネットワーク・ライセンス
ADD-FLOATPC	FLOATPCサーバで使用されるPCクライアントの追加
FLOATNET	PC、UNIX、PC/UNIXクライアント用マルチ・ユーザ・ネットワーク・ライセンス
ADD-FLOATNET	FLOATNETサーバで使用されるPCまたはUNIXクライアントの追加

サブスクリプション・プログラムに新規に登録される時や、契約を更新される場合は、日本アルテラの販売代理店へご連絡ください。

### サブスクリプション・プログラムの発注方法

アルテラのサブスクリプション・プログラムの登録にあたっては、表1に示されている使用されるシステム構成に対応した製品コードを選択する必要があります。サブスクリプション・プログラムに登録することにより、ユーザはMAX+PLUS II およびQuartusソフトウェアの最初のインストールと、12カ月の期間内にリリースされるアップデート・バージョンおよび新たなソフトウェアを受領することができます。12カ月の契約期間が終了した場合でも、インストールされたソフトウェアを継続して使用することはできますが、アップデートされた新バージョンや新規にリリースされるソフトウェアの新しい機能を使用することはできなくなります。

### デバイス・アーキテクチャのサポート

アルテラのサブスクリプション・プログラムに登録することで、表2に示されるアルテラのすべてのデバイス・アーキテクチャに対するサポートが提供されます。アルテラ・デバイスの詳細については、アルテラの「コンポーネント・セクタ・ガイド」、最新のデータブック、またはアルテラのwebサイト、<http://www.altera.com>を参照してください。

## Quartus開発ソフトウェア



アルテラの第4世代のプログラマブル・ロジック用開発システムであるQuartusは、デザイン・サイクルを短縮し、デザインの生産性を向上させる多くの最先端機能を実現させています。

デザイン・サイクルを短縮するマルチ・プロセッサのサポートとインクリメンタルなリコンパイル機能

ブロック・レベル・エディティング、ワークグループ・コンピュティング、拡張強化されたメガファンクションのサポートなどによるSystem-on-a-Programmable-Chip™の設計手法が開発フローを簡略化し、デザインの生産性を大幅に改善

SignalTap™ロジック・アナリシス・ソリューションが、システムを実スピードで動作させながらチップ内部の信号値の観測を可能にし、検証に要する時間を大幅に削減

サード・パーティのEDAソフトウェアとのシームレスなインタフェースの実現により、アルテラ・デバイスのデザインの作成に習熟したツールの使用が可能

Quartusソフトウェアからダイレクトにアクセス可能なアルテラのオンライン・データベースなどを含む、これまでにない高いレベルのテクニカル・サポートの提供によって、アルテラがユーザのデザイン・チームの一員として効率的に参加することが可能

高い性能とSystem-on-a-Programmable-Chipの機能を提供するAPEX 20Kデバイス・ファミリに対するサポート

### nSTEP Compilerによるコンパイル時間の短縮

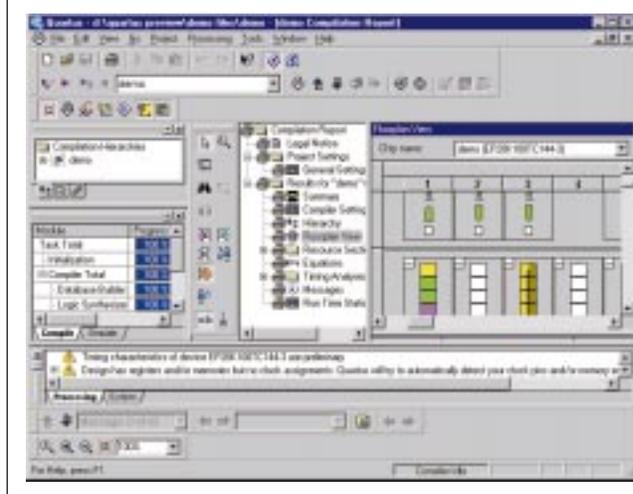
複雑なデザインでは、要求される結果が得られるまでに数回の設計変更が繰り返行われます。QuartusのnSTEP™ Compilerを使用することで、デザイン全体を再コンパイルすることなく、デザインの変更とその結果の確認を短時間で行うことができます。Quartusソフトウェアは、変更されたデザイン部分のみをコンパイルします。

nSTEP Compilerには、アルテラの新しいiCoreSyn™合成機能が採用されています。このコンパイラはデザインを解析した上で、各ファンクションをAPEXデバイス内のルック・アップ・テーブル(LUT)をベースにしたロジック・エレメント、プロダクト・タームをベースにしたマクロセル、またはエンベデッド・メモリのロジック・ブロックに適切に分割します。

### 改善された検証フローとSignalTapロジック解析機能

Quartusソフトウェアは、フル機能のタイミング・シミュレータとネイティブなRTL (Register Transfer Level) ベースのシミュレータの提供により、検証に要する時間を短縮します。Quartusソフトウェアは、NativeLink™機能によるサード・パーティのシミュレータとの緊密な統合化も実現しています。Quartusでは、Tcl、C、およびハードウェア記述言語(HDL)のテストベンチも使用できます。SignalTapロジック解析機能はロジック・アナライザの機能をソフトウェアに統合化したもので、このSignalTapロジック解析機能を利用することで、デバイスを実際のシステム・スピードで動作させながらハードウェアの検証を行うことができます。

## アルテラのQuartus開発ソフトウェア



### NativeLinkによるサード・パーティEDAツールとの統合

NativeLinkによるツール間の統合はQuartusソフトウェアと他社のEDAツール間で情報のシームレスな転送を実現しており、使用されるEDAツールの設計環境全体の生産性を向上させます。NativeLinkによるデザイン・フローでは、サード・パーティのEDAツール内でQuartusの配置配線前の遅延情報を使用できるようになっており、合成方法を最適化することができます。

### エラー・ロケーション検出とタイミング最適化機能

ほとんどのインタフェースではツール間でデザイン情報の受け渡しが可能となっていますが、ツール間の相互作用機能が不十分だったり、全く提供されていません。Quartusソフトウェアを使用した場合は、エラー個所の修正やタイミングの最適化をこれまでに簡単に行うことができます。Quartusソフトウェアは、エラーの発生個所となっているEDAツールのソース・デザイン・ファイルを特定することができるため、エラーの修正やタイミング・パラメータの調整を行うプロセスが改善されます。

## MAX+PLUS II 開発ソフトウェア



MAX+PLUS IIソフトウェアは、デザイン・エントリ、コンパイルーション、ペリフィケーション、プログラミングの各機能に幅広いオプションを提供しています。MAX+PLUS IIを使用することによって、デスクトップ上で、アルテラのPLDに対するデザインの作成、変更個所のテスト、プログラムを短時間で行うことができるため、PLDを活用してゲートアレイで発生する長いリード・タイムの問題を解消することができます。

表2は、アルテラのサブスクリプション・プログラムに登録することによって提供される開発ツールのすべての機能、サポート・デバイス、改良点などをまとめたものです。

表2 アルテラの開発ツールで提供されるデバイス・サポートと機能

サポートされるデバイスと機能		概 要	MAX+PLUS II	QUARTUS
デバイス・サポート	APEX 20K	システム・レベルの集積化のために設計された数百万ゲートまでの集積度を持つ新しいIAPEX (Advanced Programmable Embedded Matrix) デバイス・ファミリ。		
	FLEX 10K	エンベデッド・アレイ・ブロック (EAB) を内蔵した高集積、高性能FLEX (Flexible Logic Element Matrix) アーキテクチャのデバイス・ファミリ。QuartusはFLEX 10Kデバイスを1999年第4四半期にサポートする予定です。		
	FLEX 6000	ゲートアレイの代替品となるロー・コストな量産用ソリューション。		
	MAX 9000	ISP (In-System Programmability) をサポートしたMultiple Array Matrix (MAX) アーキテクチャの高集積、5.0Vデバイス・ファミリ。		
	MAX 7000	5.0V、3.3V、2.5VのISPをサポートしたMAXアーキテクチャの高速デバイス・ファミリ。		
	MAX 3000	3.3VのISPをサポートしたMAXアーキテクチャの低コスト、高速デバイス・ファミリ。		
デザインの入力	回路図入力	グラフィック・エディタが、LPM (Library of Parameterized Modules)、TTLファンクション、カスタム・ファンクションを含むデザインの作成に必要な基本ビルディング・ブロックを提供。シンボル・エディタにより、任意のデザイン・ファイル内でのシンボルの作成と修正が可能。		
	ブロック・デザイン・エントリ	ブロック・エディタを使用してデザインを論理ブロックの形で入力し、修正することができるため、より高い抽象度でシステムのデザインを規定することが可能です。		
	テキスト入力： AHDL、VHDLまたはVerilog HDL	MAX+PLUS II とQuartusは、AHDL (Altera Hardware Description Language)、VHDL、Verilog HDLを含む多様なHDLをベースにしたハイ・レベルな設計手法をサポートします。		
	波形デザイン入力	波形エディタのサポートにより、入力と出力の波形を入力するだけで論理の規定が可能です。		
	EDAインタフェース	双方向のEDIFインタフェース、VHDLおよびVerilog HDLネットリスト・ライターにより、MAX+PLUS II またはQuartusソフトウェアと業界標準EDAツールとの間でデザイン・ファイルの入出力が行えます。		
	NativeLink統合化機能	NativeLinkがQuartusソフトウェアから主要なEDAソフトウェア・ツールへのシームレスなインタフェースを提供。このインタフェースによって、既存のデザイン・フローに対する改善されたサポートとさらに強化された統合化機能が実現されます。		
	フロアプラン・エディタ	フロアプラン・エディタを使用して、グラフィック・イメージで表示されたデバイス上からピンとロジック・セルを指定することができます。		
	階層設計マネージメント	ハイアラキ・ディスプレイの提供により、階層化されたデザイン間の移動が簡単に行えます。		
	LPM (Library of Parameterized Modules)	LPMはパラメータ化されたファンクションとなっており、これらをビルディング・ブロックとして使用することでデザインの入力が簡略化されます。		
	MegaCoreファンクション	MegaCoreファンクションはシステム・レベルの複雑な機能をアルテラの各デバイス・アーキテクチャに最適化して実現したもので、各ファンクションが検証済みのHDLデザイン・ファイルとして提供されています。		
デザインのコンパイルーション	タイミング・ドリブ・シンセシスとフィッティング	デザイン内の任意の部分にタイミング・コンストレイントを指定し、MAX+PLUS II とQuartusの論理合成とフィッティングをコントロールすることができます。		
	論理合成とフィッティング	デザインの要求をデバイスのリソースに自動的に適合させることによって、デバイスの使用効率を最適化し、マニュアルによるルーティングの必要性を取り除きます。		
	自動エラー・ロケーション	メッセージ・プロセスが、すべてのデザイン・エディタ上の文法エラー、論理エラーの箇所を素早く検出してハイライトするため、迅速なデバッグが可能になります。		
	デザイン・ルール・チェック	「デザイン・ドクター」が、カスタマイズ可能なデザイン・ルール・チェックを実行し、不安定動作が生じる可能性のある回路をレポートします。		
	マルチ・デバイス・パーティショニング	大規模なデザインを同一のデバイス・ファミリの複数のデバイスに自動的に分割します。		
	OpenCore評価機能	OpenCore評価機能により、MegaCoreファンクションおよびAMPファンクションのライセンス購入前にコンパイルとシミュレーションが実行可能。		
	nSTEP Compiler	nSTEP Compilerにより、変更されたデザイン部分のみをコンパイルする真のインクリメンタルなコンパイル機能をサポート。		
	CoreSynシンセシス	nSTEP Compilerが、CoreSynの機能を使用してターゲットとなるデバイス・アーキテクチャに最適となる合成テクノロジーを起動します。		
デザインの検証	タイミング解析	タイミング・アナライザを使用してすべての信号パスをトレースし、スピードがクリティカルになってデザインの性能を制限しているパスを特定することができます。		
	波形エディティング	波形エディタを使用して、シミュレータをドライブする入力波形、シミュレーションされるノード名を含むファイルを作成し、シミュレーション結果を波形で観測することができます。		
	ファンクショナル・シミュレーション	ファンクショナル・シミュレータが、規定されたデザイン情報を使用して遅延ゼロを仮定した論理機能シミュレーションを実行します。		
	タイミング・シミュレーション	タイミング・シミュレータが、論理合成および最適化されたデザインの論理機能とワースト・ケース・タイミングをテストします。		
	RTLシミュレーション	RTLのテスト・ベンチを使用したファンクショナル・シミュレーションをサポート。		
	SignalTapロジック解析	SignalTapロジック解析機能により、実際のシステム・スピードで動作しているデバイスをシステム・レベルで検証することができます。		
デバイス・プログラミング	デバイス・プログラミング	MAX+PLUS II およびQuartusソフトウェアと対応するプログラミング・ハードウェアを使用することによって、デスクトップ上でアルテラ・デバイスのプログラム、コンフィギュレーション、ペリファイ、エグザミン、ブランク・チェック、ファンクション・テストなどが行えます。また、従来からの一般的なプログラミング方法だけでなく、イン・システム・プログラマビリティ (ISP)、イン・サーキット・リコンフィギュラビリティ (ICR) もサポートされています。		
	Jam™ Standard Programming and Test Language (STAPL)	MAX+PLUS II およびQuartusソフトウェアは、IEEE 1149.1の標準JTAGインタフェースを使用したデバイス・プログラミングに最適化されたインテグリティ言語、JEDEC認定のJam STAPLフォーマットをサポートしています。		
その他	フローティング・ノード機能	この機能により、ネットワークに接続された単独のシステムを複数のユーザで共有できるようになります。		
	オンライン・ヘルプ	MAX+PLUS IIとQuartusのオンライン・ヘルプは、各ソフトウェアの機能、デザイン・ガイドライン、詳細なデバイス情報などを含む完全なドキュメントとなっています。日本語版も提供されています。		
	インターネットをベースにしたサポート	Quartusソフトウェアからインターネットを通じてアルテラのソリューション・データベースにダイレクトに接続することによって、共通した問題点に対する迅速な解決策を入手したり、アルテラの実用技術部門に対してサポートを要求することができます。Quartusソフトウェアはアルテラのデータベースを自動的に毎日アクセスして、ソフトウェアのアップデート、新しいデバイスのサポート、オンライン・ヘルプのアップデートなどに関する通知を受け取ることができます。		

## ステップ2 - メガファンクション製品を追加する

サブスクリプション・プログラムのオプションの選択が完了したら、次にアルテラのMegaCore™ファンクションおよびAMPP™ (Altera Megafunction Partners Program) を含むメガファンクションを追加します。

### アルテラのMegaCoreファンクション



MegaCoreファンクションは、アルテラによって開発されたテスト済みのファンクションとなっており、アルテラの特定のデバイス・アーキテクチャに最適化されています。MegaCoreファンクションを活用することによって、要求されるファンクションをゼロから構成した場合よりも設計時間を大幅に短縮することができます。表3は、現在供給されているMegaCoreファンクションを示したものです。

オーダ・コード	機能
PLSM-16450	UART ( Universal Asynchronous Receiver/Transmitter )
PLSM-6402	UART ( Universal Asynchronous Receiver/Transmitter )
PLSM-6850	非同期コミュニケーション・インタフェース・アダプタ
PLSM-8237	プログラマブルDMAコントローラ
PLSM-8251	プログラマブル・コミュニケーション・インタフェース
PLSM-8255	プログラマブル・ペリフェラル・インタフェース・アダプタ
PLSM-8259	プログラマブル・インタラプト・コントローラ
PLSM-CRC	パラメータ化されたCRC (Cyclic Redundancy Code)ジェネレータ/チェッカ
PLSM-CSC	RGBからYCrCb、およびYCrCbからRGBへのカラー・スペース・コンバータ
PLSM-FIR	FIRコンパイラ
PLSM-FFT	パラメータ化された高速フーリエ変換ファンクション
PLSM-INLV	パラメータ化されたシンボル・インタリーバ/デインタリーバ
PLSM-MICROLIB	UART、DMAコントローラ、パラレル・ポート・コントローラ・ファンクションのライブラリ
PLSM-PCI/A	32ビット、33MHzのDMAエンジン内蔵PCIマスタ/ターゲット・インタフェース
PLSM-PCI/B	カスタマイズ可能なバック・エンド付き、32ビット、33MHzのPCIマスタ/ターゲット・インタフェース
PLSM-PCI/C	パラメータ化された64ビット、66MHzのPCIマスタ/ターゲット・インタフェース
PLSM-PCIT1	32ビット、33MHzのPCIターゲット・インタフェース
PLSM-RSCODEC	パラメータ化されたリード・ソロモン・エンコーダ/デコーダ

### Altera Megafunction Partners Program



AMPPメガファンクションは、アルテラと密接な関係を維持して活動している各パートナー企業によって開発された製品です。このアライアンス・プログラムを通じて、アルテラのデバイスに最適化された幅広いメガファンクション製品が提供されており、多くの高集積デザインに活用されています。AMPPメガファンクションには、シンプルなビルディング・ブロック・ロジックから、リード・ソ

ロモン・コーデックのような非常に複雑なシステム・レベルのコアまでの幅広い製品が含まれています。AMPPパートナーから提供されている全製品のリストは、アルテラのwebサイト、<http://www.altera.com>に掲載されています。AMPPファンクションの詳細については、各パートナー企業に直接お問い合わせください。

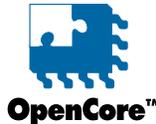
### MegaWizard Plug-In



アルテラのMegaWizard™ Plug-Inはメガファンクションの簡単なカスタマイズを可能にしたパラメータ化ツールで、カスタマイズされたメガファンクションを業界標準となっているEDAツールを使用した標準的なデザイン・フローに取り込むことができます。アルテラとAMPPのパートナー企業は、MegaWizard Plug-Inによるコントロールやコンフィギュレーションが行えるパラメータ化されたメガファンクションを供給しています。

MegaWizard Plug-Inの機能をサポートしたメガファンクションを使用することによって、使用される設計環境での効率的なカスタマイズが可能となるため、時間とコストを削減することができます。

### アルテラのOpenCore機能



MAX+PLUS II およびQuartusソフトウェアには、アルテラのOpenCore™評価機能が提供されています。ユーザはこの機能を利用して、メガファンクションの購入を決定する前に、これらをインスタンス化したデザインを作成してコンパイル、シミュレーションを行い、各ファンクションのサイズと性能を検証することができます。このOpenCore評価機能を利用したMegaCoreファンクションの評価を行うときには、アルテラのwebサイト、<http://www.altera.com>から目的のMegaCoreファンクションを無償でダウンロードすることができます。

### メガファンクション製品に関するその他の情報

アルテラは、その他の関連資料をオンラインで提供しています。MegaCoreファンクションおよびAMPPメガファンクションに関する最新情報は、アルテラのwebサイト、<http://www.altera.com>から入手できます。

## ステップ3 - 適切なプログラミング・ハードウェアを選択する

アルテラは、APEX 20K、FLEX 10K、FLEX 6000の各デバイスのイン・サーキット・リコンフィギュレーション、およびMAX 9000、MAX 7000、MAX 3000デバイスのイン・システム・プログラミングを行うためのコンフィギュレーション・ケーブルを提供しています。これらのケーブルは、MAX+PLUS II およびQuartusソフトウェア、またはシステム・プロンプトからダイレクトにデバイス・データをダウンロードすることができます（表4を参照）。

アルテラのスタンドアローン・プログラマ（PL-ASAP2）と対応するプログラミング用アダプタにより、すべてのアルテラ・デバイスのプ

ログラミングに必要なハードウェアとソフトウェアが提供されます。PL-ASAP2には、WindowsベースのPC および互換コンピュータ用のLP6 ロジック・プログラマ・カードとマスタ・プログラミング・ユニット（MPU） およびプログラミング・ソフトウェアが含まれています。

下記の表5を使用して、各デバイスに対応するプログラミング・アダプタを選択してください。新しいデバイスに対応したアダプタは、その製品の供給が開始された時点で入手可能になります。アルテラのプログラミング・アダプタの全製品リストは、アルテラのwebサイトに掲載されています。

表4 アルテラのコンフィギュレーション・ケーブル

ケーブル名	オーダ・コード	ハードウェア・インタフェース	動作電圧	追加機能
BitBlaster シリアル・ダウンロード・ケーブル	PL-BITBLASTER	RS-232ポート	5.0V	
ByteBlasterMV パラレル・ダウンロード・ケーブル	PL-BYTEBLASTERMV	PCパラレル・ポート	3.3V, 5.0V	
MasterBlaster通信ケーブル	PL-MASTERBLASTER	USB/RS-232ポート	1.8V, 2.5V, 3.3V, 5.0V	SignalTapによるロジック解析機能。1.8V、2.5V、3.3V、5.0Vのシステムをサポート。

表5 アルテラのプログラミング・アダプタ

デバイス名	パッケージ	アダプタ名	デバイス名	パッケージ	アダプタ名
EPC2 (1)	PLCC (20-Pin) TQFP (32-Pin)	PLMJ1213 PLMT1213	EPM7128A EPM7128E	J-Lead (84-Pin) TQFP (100-Pin) FBGA (100-Pin) TQFP (144-Pin) FBGA (256-Pin)	PLMJ7000-84 PLMT7000-100NC (3) PLMF7000-100 PLMT7000-144NC (3) PLMF7000-256
EPC1441 (2)	DIP J-Lead TQFP	PLMJ1213 PLMJ1213 PLMT1064	EPM7128S	J-Lead (84-Pin) PQFP (100-Pin) TQFP (100-Pin) PQFP (160-Pin)	PLMJ7000-84 PLMQ7000-100NC (3) PLMT7000-100NC (3) PLMQ7128/160-160NC (3)
EPC1 (2)	DIP J-Lead	PLMJ1213 PLMJ1213	EPM7160E	J-Lead (84-Pin) PQFP (100-Pin) PQFP (160-Pin)	PLMJ7000-84 PLMQ7000-100 PLMQ7128/160-160
EPM9320	J-Lead (84-Pin) RQFP (208-Pin) PGA (280-Pin)	PLMJ9320-84 PLMR9000-208 PLMG9000-280	EPM7160S	J-Lead (84-Pin) PQFP (100-Pin) PQFP (160-Pin)	PLMJ7000-84 PLMQ7000-100NC (3) PLMQ7128/160-160NC (3)
EPM9320A	J-Lead (84-Pin) RQFP (208-Pin)	PLMJ9320-84 PLMR9000-208NC (3)	EPM7192E	PGA (160-Pin) PQFP (160-Pin)	PLMG7192-160 PLMQ7192/7256-160
EPM9400	J-Lead (84-Pin) RQFP (208-Pin) RQFP (240-Pin)	PLMJ9400-84 PLMR9000-208 PLMR9000-240	EPM7192S	PQFP (160-Pin)	PLMQ7192/256-160NC (3)
EPM9480	RQFP (208-Pin) RQFP (240-Pin)	PLMR9000-208 PLMR9000-240	EPM7256E	PQFP (160-Pin) PGA (192-Pin) PQFP (208-Pin) RQFP (208-Pin)	PLMQ7192/7256-160 PLMG7256-192 PLMR7256-208 PLMR7256-208
EPM9560	RQFP (208-Pin) RQFP (240-Pin) PGA (280-Pin) RQFP (304-Pin)	PLMR9000-208 PLMR9000-240 PLMG9000-280 PLMR9000-304	EPM7256A EPM7256AE	FBGA (100-Pin) PQFP (208-Pin) RQFP (208-Pin) FBGA (256-Pin)	PLMF7000-100 PLMR7256-208NC (3) PLMR7256-208NC (3) PLMF7000-256
EPM9560A	RQFP (208-Pin) RQFP (240-Pin)	PLMR9000-208NC (3) PLMR9000-240NC (3)	EPM7256S	PQFP (208-Pin) RQFP (208-Pin)	PLMR7256-208NC (3) PLMR7256-208NC (3)
EPM7032 EPM7032V	J-Lead (44-Pin) PQFP (44-Pin) TQFP (44-Pin)	PLMJ7000-44 PLMQ7000-44 PLMT7000-44	EPM7512AE	TQFP (144-Pin) PQFP (208-Pin) FBGA (256-Pin) FBGA (256-Pin)	PLMT7000-144NC (3) PLMR7256-208NC (3) PLMF7000-256 PLMB7000-256
EPM7032S EPM7032AE	J-Lead (44-Pin) TQFP (44-Pin)	PLMJ7000-44 PLMT7000-44	EPM3032A	J-Lead (44-Pin) TQFP (44-Pin)	PLMJ3000-44 PLMT3000-44
EPM7064	J-Lead (44-Pin) TQFP (44-Pin) J-Lead (68-Pin) J-Lead (84-Pin) PQFP (100-Pin)	PLMJ7000-44 PLMT7000-44 PLMJ7000-68 PLMJ7000-84 PLMQ7000-100	EPM3064A	J-Lead (44-Pin) TQFP (44-Pin) TQFP (100-Pin)	PLMJ3000-44 PLMT3000-44 PLMT3000-100NC (3)
EPM7064S EPM7064AE	J-Lead (44-Pin) J-Lead (84-Pin) TQFP (44-Pin) TQFP (100-Pin) FBGA (100-Pin)	PLMJ7000-44 PLMJ7000-84 PLMT7000-44 PLMT7000-100NC (3) PLMF7000-100	EPM3128A	TQFP (100-Pin) TQFP (144-Pin)	PLMT3000-100NC (3) PLMT3000-144NC (3)
EPM7096	J-Lead (68-Pin) J-Lead (84-Pin) PQFP (100-Pin)	PLMJ7000-68 PLMJ7000-84 PLMQ7000-100	EPM3256A	TQFP (144-Pin) PQFP (208-Pin)	PLMT3000-144NC (3) PLMQ3000-208NC (3)
EPM7128 EPM7128E	J-Lead (84-Pin) PQFP (100-Pin) PQFP (160-Pin)	PLMJ7000-84 PLMQ7000-100 PLMQ7128/7160-160			

(1) APEXおよびFLEXデバイス用のコンフィギュレーション・デバイスです。

(2) FLEXデバイス用のコンフィギュレーション・デバイスです。

(3) これらのデバイスは、キャリアなしで出荷されます。

## 推奨システム構成

表6 Quartusの推奨システム構成

### 必要メモリ容量

デザインのターゲットとなる APEX 20Kデバイス	最小実装RAM (Mバイト)	ハード・ディスク・ドライブ上での最小追加スワップ・スペース
EPF20K100, EPF20K200	256 MB	256 MB
EPF20K400, EPF20K600	512 MB	512 MB

### WindowsベースのPC

- ペンティアム・ベースのPCまたは互換機
- 200MHz以上のCPU動作スピード  
推奨CPUスピード: 450MHz
- オペレーティング・システム・ソフトウェア
  - Microsoft Windows NT version 4.0以降  
または
  - Microsoft Windows 95またはWindows 98
- SVGAグラフィック・カードとMicrosoft Windows対応モニタ
- CD-ROMドライブ
- Microsoft Windows互換の2または3ボタン・マウス
- プログラミング・カード用フル・レングス8ビットISAバス・スロット
- パラレル・ポート
- Internet Explorer version 4.0以降

### Sun SPARCstation

- Sun SPARCstation とカラーまたはモノクロ・モニタ
- Sun Solaris version 2.5以降
- ISO 9660互換CD-ROMドライブ
- Internet Explorer version 4.0以降

### HP 9000 シリーズ 700/800 ワークステーション

- HP 9000 シリーズ 700/800ワークステーションとカラーまたはモノクロ・モニタ
- HP-UX version 10.20以降
- HP-CDE
- ISO 9660互換CD-ROMドライブ
- Internet Explorer version 4.0以降

表7 MAX+PLUS IIの推奨システム構成

### 必要メモリ容量

デバイス・ファミリ	最小実装RAM (Mバイト)	ハード・ディスク・ドライブ上での最小追加スワップ・スペース
FLEX 10K (1)	128 MB	128 MB
FLEX 6000	32 MB	32 MB
MAX 9000	32 MB	32 MB
MAX 7000	16 MB	32 MB
MAX 3000	16 MB	32 MB

(1) 追加のRAM (256M~512Mバイト) を実装することによって、EPF10K100/A/B/E、EPF10K130V/E、EPF10K200E、およびEPF10K250Aの各デバイスをターゲットにしたデザインのコンパイル時間が大幅に改善されます。

### WindowsベースのPC

- ペンティアム・ベースのPCまたは互換機
- オペレーティング・システム・ソフトウェア
  - Microsoft Windows NT version 3.51以降  
または
  - Microsoft Windows 95またはWindows 98
- SVGAグラフィック・カードとMicrosoft Windows対応モニタ
- CD-ROMドライブ
- Microsoft Windows互換の2または3ボタン・マウス
- プログラミング・カード用フル・レングス8ビットISAバス・スロット
- パラレル・ポート
- HTMLブラウザ (Netscape Navigatorなど)

### Sun SPARCstation

- Sun SPARCstation とカラーまたはモノクロ・モニタ
- Sun Solaris version 2.5以降
- ISO 9660互換CD-ROMドライブ
- HTMLブラウザ (Netscape Navigatorなど)

### HP 9000 シリーズ 700/800 ワークステーション

- HP 9000 シリーズ 700/800ワークステーションとカラーまたはモノクロ・モニタ
- HP-UX version 10.20以降
- HP-CDE
- ISO 9660互換CD-ROMドライブ
- HTMLブラウザ (Netscape Navigatorなど)

### IBM RISC System/6000 ワークステーション

- IBM RISC System/6000 ワークステーションとカラーまたはモノクロ・モニタ
- AIX version 4.1以降
- ISO 9660互換CD-ROMドライブ
- HTMLブラウザ (Netscape Navigatorなど)

## MAX+PLUS II BASELINE 開発システムの無償ダウンロード

MAX+PLUS IIのエントリ・レベルの機能を持つMAX+PLUS II BASELINEシステムを使用して、アルテラが提供するパワフルな開発システムのテスト・ドライブを行うことができます。ユーザはこのエントリ・レベルの機能を持つBASELINEシステムを無制限にインストールすることができます。MAX+PLUS II BASELINE開発システムを使用する場合は、まず登録を行い、アルテラのwebサイトからライセンス・ファイルを手入手する必要があります。

このソフトウェアはアルテラのwebサイト、<http://www.altera.com> から無償でダウンロードできるようになっており、MAX+PLUS IIのCD-ROMからダイレクトにインストールすることもできます。

BASELINEソフトウェアはシームレスな開発フローを提供しており、FLEX 6000、MAX 7000、MAX 3000ファミリの各デバイスおよび1部のFLEX 10K、MAX 9000デバイスを含む幅広いアルテラのプログラマブル・ロジック・デバイス(PLD)に対するデザイン入力、コンパイル、タイミング解析、プログラムを行うことができます。

MAX+PLUS II BASELINEソフトウェアは、下記の機能をサポートしています。

回路図およびテキストによるデザイン入力

主要なEDAツールとのインタフェース

フロアプラン・エディティング

階層設計マネージメント

論理合成と自動フィッティング

自動エラー・ロケーション検出

OpenCore評価機能

タイミング解析

デバイス・プログラミング

オンライン・ヘルプ

ファンクショナルおよびタイミング・シミュレーション

## ACCESSプログラムとパートナー



アルテラのACCESS<sup>SM</sup> (Altera's Commitment to Cooperative Engineering Solutions) プログラムのパートナー企業は、アルテラのプログラマブル・ロジック・ファミリをサポートしているデザイン入力ツール、論理合成ツール、検証ツール、デバイス・プログラマなどを開発したEDAベンダによって構成されています。アルテラは、このプログラムを通じて、現在の設計環境に共通に使用されている業界標準のEDAツールをサポートしています。アルテラは新たなACCESSメンバの評価、追加を継続的に行っており、

シノプシス、ケイデンス、シンプリシティ、エグゼンブラ、ビューロジック、メンター・グラフィックスのツールとのインタフェースは、QuartusとMAX+PLUS IIのCD-ROMで提供されています。また、NativeLinkによる統合化機能によって、QuartusソフトウェアとすべてのACCESSパートナーのツール間のシームレスなインタフェースが実現されます。他のACCESSパートナーと各ツールとのインタフェースについては、日本アルテラへお問い合わせください。

## アルテラ・コンサルタント・ アライアンス・プログラム



ACAP<sup>SM</sup> (Altera Consultants Alliance Program) は、アルテラ・デバイスのデザインに熟知したエキスパートによってアルテラのPLDユーザに対するデザイン

・サポートが提供され、ユーザが最終製品を市場に短期間に投入できるようにするために推進されているプログラムです。ACAPに登録されたコンサルタントは、アルテラのデバイスとツールに関する高度なトレーニングを受けています。アルテラは、アルテラのデバイスやツールに対する知識や過去のデザイン実績をベースにACAPのコンサルタントを慎重に選任しています。アルテラは幅広いコンサルタントのグループを組織化することによって、ユーザが設計時間の短縮に貢献できるエキスパート・グループを活用できるようにしています。

詳細については、アルテラのwebサイト、<http://www.altera.com>を参照してください。

## ALTERA 日本アルテラ株式会社

〒163-0436 東京都新宿区西新宿2-1-1  
新宿三井ビル私書箱261号  
TEL. 03-3340-9480 FAX. 03-3340-9487  
<http://www.altera.com/japan>  
E-mail: [japan@altera.com](mailto:japan@altera.com)

### 本社 Altera Corporation

101 Innovation Drive, San Jose, CA 95134  
TEL : (408)544-7000  
<http://www.altera.com>