

열 설계와 기술 트렌드의 변화

전자기기 설계에서는 소형화, 고효율화, EMC 대응 등이 과제로 중요시되고 있다. 최근에는 열 대책이 중요시됨에 따라 열 설계가 새로운 과제로 대두되고 있다. 열은 부품 및 기기의 성능이나 신뢰성, 그리고 안정성에 관련되는 항목이므로 예전부터 중요 검토 사항이었다. 최근 전자기기에 대한 요구가 변화함에 따라 기존의 접근 방법에 대해 다시금 생각해볼 필요가 있다.

본 고에서는 기본적으로 전자기기에 사용되는 IC 및 트랜지스터 등의 반도체 부품을 전제로 하여 열 설계에 대해 설명하겠다.

자료제공 | 로움코리아

전자기기의 반도체 부품 열 설계

전자기기 설계에서는 소형화, 고효율화, EMC 대응 등이 과제로 중요시되고 있다. 최근에는 열 대책이 중요시됨에 따라 열 설계가 새로운 과제로 대두되고 있다. 열은 부품 및 기기의 성능이나 신뢰성, 그리고 안정성에 관련되는 항목이므로 예전부터 중요 검토 사항이었다. 최근 전자기기에 대한 요구가 변화함에 따라 기존의 접근 방법에 대해 다시금 생각해볼 필요가 있다.

본 고에서는 기본적으로 전자기기에 사용되는 IC 및 트랜지스터 등의 반도체 부품을 전제로 하여 열 설계에 대해 설명하겠다.

열 설계란?

반도체 부품에는 패키지 내부의 칩 온도인 Junction (접합부) 온도의 절대 최대 정격 T_{jmax} 가 규정되어 있다. 설계 시에는 부품이 T_{jmax} 를 넘지 않도록 발열 및 주위온도를 검토해야 한다. 이를 위해 사용하는 모든 반도체 부품에 관한 열 계산을 실시하여, T_{jmax} 를 초과하는지의 여부, 초과한다

면 손실 저감이나 방열 개선 등의 대책을 실시하여, T_{jmax} 를 최대 정격 범위에 포함되도록 한다. 단적으로 말하자면, 이것이 바로 열 설계이다.

물론 전자기기에는 반도체 부품 뿐만 아니라, 콘덴서나 저항기, 모터 등 다양한 부품이 사용되고, 각각에 온도 및 전력 손실에 관련된 절대 최대 정격이 존재하므로, 실제로는 기기를 구성하는 모든 부품의 온도에 관한 최대 정격을 넘지 않도록 설계해야 한다.

열 설계가 필요한 이유

설계 단계에서 열 설계를 확실하게 실시하지 않는 경우, 제품의 프로토타입 제작 단계나 경우에 따라서는 양산 직전에 열로 인한 문제가 발견되기도 한다. 열뿐만 아니라 모든 문제에 대한 대책은, 양산 공정에 가까워질수록 소요되는 시간과 비용이 증가한다. 또한, 제품 출하가 늦어지면 기회손실 등 큰 문제로 이어지게 된다. 최악의 경우, 시장 출시 후 문제가 발생하여 리콜이나 신용 문제로 발전할 수도 있다.

열로 인한 문제는 발연에서 발화, 화재 등 인명에 관련

될 가능성이 충분하므로, 근본적으로 열 설계는 매우 중요하다. 따라서, 초기 단계에서 확실한 열 설계가 필수인 것이다.

열 설계의 중요성

최근의 전자기기는 기본적으로 소형, 고성능화가 요구되고 있으며, 이에 따라 고집적화가 가속화되고 있다. 구체적으로는 부품수가 증가하여 기판 상의 실장 밀도도 높아지고, 하우징의 사이즈는 한계에 가깝게 작아지고 있다. 이로 인해, 발열 밀도는 대폭 상승되었다.

먼저 인식해야 하는 것은, 기술 트렌드의 변화로 인해 열 설계는 더욱 까다로워지고 있다는 점이다. 앞서 기술한

그림 1

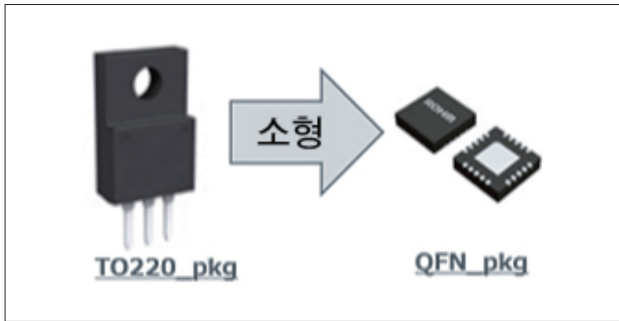
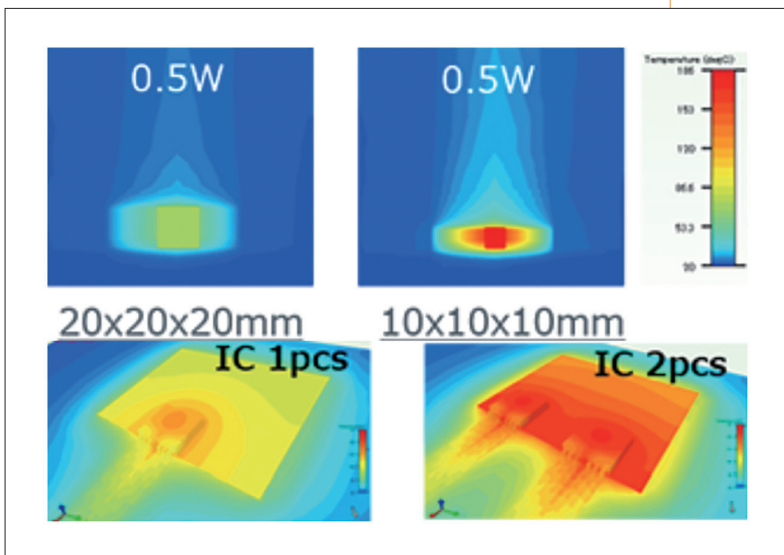


그림 2



바와 같이, 기기뿐만 아니라 부품에도 소형화와 고기능화, 그리고 디자인성이 요구되어, 열 대책은 큰 과제로 떠오르고 있다. 열 설계는 기기의 신뢰성과 안전성, 그리고 토탈 비용 삭감으로 이어지므로 그 중요성이 높아지고 있다.

기술 트렌드의 변화

최근의 기술 트렌드로서 소형화, 고성능화, 디자인성이 주목받고 있다. 이러한 기술 트렌드가 열 설계에 미치는 영향에 대해 설명하겠다.

(1) 소형화

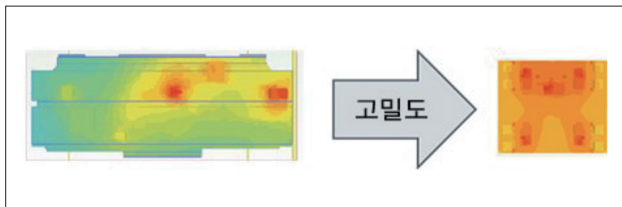
제품의 소형화 요구에 따라, IC, 실장 기판, 기타 콘텐츠와 같은 부품에서도 소형화가 추진되고 있다. 반도체 부품의 소형화는, 예를 들어 기존의 TO-220과 같은 Through Hole로 비교적 큰 패키지에 탑재된 IC 칩을, 이보다 훨씬 작은 표면 실장 패키지에 탑재하는 방법이 있으며, 이러한 방법은 최근 흔히 사용되고 있다.

또한, 집적도를 높이는 방법도 사용되고 있다. 예를 들어, 동일한 패키지에 탑재하는 IC 칩을 2개 탑재하는 듀얼화, 또는 2개에 해당하는 칩을 탑재함으로써 집적도를 높여 기능 대 면적비를 높이는 방법 등이 실시되고 있다.

이와 같은 부품의 소형화와 고집적화는 발열을 증가시키게 된다. 하기는 실제 예이다. 왼쪽 열 화상은 패키지 소형화의 예로, 동일한 전력을 소비하는 20x20x20mm 패키지와 10x10x10mm 패키지의 비교 예이다. 작은 패키지 쪽이 고온을 나타내는 적색이 집중되어 있는 것을 알 수 있으며, 이는 발열이 크다는 의미이다. 오른쪽은 고집적화의 예로, 동일 사이즈의 패키지에서 칩이 1개인 것과 2개인 것을 비교한 것이다. 온도의 차이가 명백하게 나타나는 것을 알 수 있다.

또한, 소형화 및 고집적화된 부품을 소형 기판에 고밀도로 양면 실장하여, 하우징 내부에 기판을 뺄뺄하게 배치하는 고밀도 실장도 실시되고 있다.

그림 3



고밀도 실장의 경우, 기판에 방열하는 표면 실장 부품의 유효 방열 범위가 감소하여 발열이 증가한다. 하우스 내부의 주위 온도가 높은 경우에도 방열 가능한 열은 줄어든다. 결과적으로 기존에는 방열 부품 주변만 고온이었지만, 기판 전체가 고온이 된다. 이로 인해 발열이 작은 부품의 온도까지 상승하게 된다.

(2) 고기능화

기기의 기능을 향상시키기 위해서는 디바이스 수를 늘리거나, 집적 규모가 더 크고 고성능의 IC를 사용하거나, 데이터의 고속 처리, 신호의 고주파화 등 여러가지 대책이 필요하다. 그러나 이러한 방법은 소비전력을 더 많이 필요로 하므로, 결과적으로는 발열이 증가하게 된다. 또한, 고주파를 취급하는 경우, 노이즈의 방사를 억제하기 위해 실드가 필요한 경우가 많다. 실드 내부는 열이 축적되므로, 실드 내부의 디바이스에 있어서 온도 조건은 악화된다. 그리고, 기능 향상을 이유로 기기의 사이즈를 크게 할 수는 없으므로, 앞서 기술한 고밀도 상태가 되어 하우스 내부의 온도가 상승하게 된다.

(3) 디자인성

제품의 차별화나 미적 어필을 위해, 디자인을 중시하거나 우선시하는 제품이 많아지고 있다. 그러나, 이로 인해 과도하게 고밀도 실장되거나 적절한 배열(排熱)이 불가능해짐에 따라 하우스 내부의 온도가 높아져 문제시되는 예가 있다. 쉽게 말하자면, 휴대기기를 손에 쥐면 뜨겁다고 느껴지는 것을 예로 들 수 있다. 부품은 디자인성, 즉 외형의 자유도를 높이기 위해 소형/박형화와 같은 대응을 하고 있지만, 디자인성을 더 우선시하는 케이스도 많다.

어려워지는 방열

지금까지 설명한 바와 같이 소형화, 고기능화, 디자인성과 같은 기술 트렌드의 변화에 따라 발열이 증가하는 반면 방열은 어려워지고 있다. 따라서 열 설계에는 까다로운 조건과 요구가 부여되고 있다. 이는 분명히 큰 문제이기는 하지만, 한가지 더 검토해야할 사항이 있다.

대부분의 경우, 각 회사마다 기기 설계 시의 열 설계 평가 기준이 있을 것이라고 생각한다. 만약 그 평가 기준이 오래되어 현재의 기술 트렌드가 고려되지 않은 경우, 평가 기준 자체가 문제가 될 수 있다. 이러한 평가 기준을 따르는 경우, 큰 문제가 발생할 가능성이 있다는 것을 인식해야 한다.

열 설계에 대한 상호 이해

앞에서 기술 트렌드의 변화에 따라 열 설계가 변해야 하는 필요성에 대해 설명했다. 이번에는, 최근의 열 설계는 기기 설계에 관련된 모든 기술 부문의 상호 이해가 바탕이 되지 않으면 성립되지 않는다는 내용에 대해 설명하겠다. 구체적인 열 설계 해설에 앞서 서론이 길어지는 이유는, 최근의 열 설계 과제는 열 설계의 기술적인 면뿐만 아니라, 열 설계를 둘러싼 환경이나 체제에도 크게 관련되므로 이러한 상황에 대한 이해가 필요하기 때문이다.

제품 개발을 위해서는 전자 회로 설계, 실장 기판(PCB) 설계, 메커니즘 설계, 소프트웨어 설계가 관련된다. 지금까지는 각각의 전임 설계자나 담당 부서가 이를 분담하여 실시했다. 예를 들면 전자 회로 설계자는 제품 사양을 만족하는 부품을 선정하여 회로를 설계하고, 소프트웨어 설계자는 하드웨어를 동작시키기 위한 소프트웨어를 개발했다. 그리고, 실장 기판 설계자는 적절한 부품 배치 및 레이아웃, 기판 사이즈 등을 고려하여 기판을 설계하고, 메커니즘 설계자는 하우스이나 구조를 설계했다.

이러한 상황에서 최근 요구되는 열 설계를 실시하는 경우, 각 설계자가 자신의 담당 설계 시 열 설계를 반영하고, 이를 타 설계 부문과 공유하여 하나로 취합해 나가지 않으면 열 설계가 최적화된 제품을 창출하기는 어려울 것이다.

예를 들어, 기기의 트렌드인 소형화, 무소음, 그리고 비용 절감에 대응하기 위한 Fanless 사양을 검토하는 경우를 생각해 보겠다. 팬이 있다면 통상적으로하우징 내부의 냉각에 관련된 담당은 메커니즘 설계자라고 생각하기 쉽지만, Fanless화가 된다면 어떤 부분의 설계자가 냉각대처를 해야 할지 판단이 어려울 것이다. 하기 그림은 이러한 경우 각각의 설계자가 열 설계로서 실시할 항목을 예시로 나타낸 것이다.

그림 4와 같이, 각각 자신의 범주에서 발열을 줄이거나 방열을 늘리는 방법을 취하고, 각각의 대책이 연관되어 Fanless화를 달성하는 것임을 알 수 있다. 이는 상호 커뮤니케이션이 활발하지 않으면 추진할 수 없는 부분이 많고, 상호 이해가 바탕이 되지 않으면 의도한 결과가 얻어질 수 없을 것이다. 또한, 반대로 자신의 범주만으로는 알 수 없었던 부분에 대해 알게 됨에 따라 더욱 효과적인 해결책을 찾아낼 수 있는 가능성이 넓어진다.

상호 이해를 통해 열 설계 최적화

설계 품질이라는 말이 있다. 단적으로 말하자면, 설계대로 프로토타입을 제작하고, 평가 결과 문제가 발생하지 않아 단기간에 양산에 돌입한 후, 시장에서도 문제가 발생하지 않는 고품질 설계를 뜻한다. 이는 열 설계에 국한되지 않으며, 각 부분의 설계자 모두가 원하는 것이다. 그만큼 설계 품질을 향상시키는 것은 중요하며, 이를 위해서는 지금까지 설명해온 현대의 요구를 만족하는 열 설계와 평가 기준의 확립, 열 설계에 대한 상호 이해, 그리고 열 설계에 진지하게 임하는 자세가 필수이다.

현실적으로는 맨파워 부족이나 비용을 우선시한다는 문제가 있을 것이다. 그러나, 설계 품질을 향상시키는 것은 최종적으로 이러한 문제의 해결로 연결된다. 설계 품질을 향상시키면, 그림 5와 같이 프로토타입 제작 횟수를 줄일

그림 4

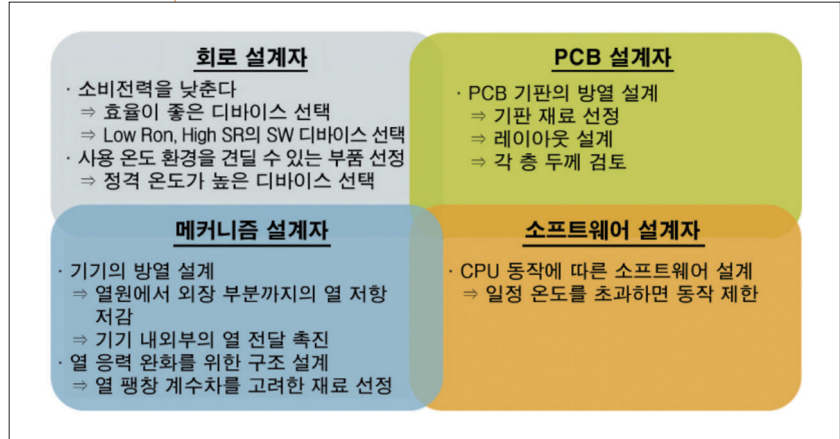


그림 5



수 있다. 이는 비용이 크게 절감되는 것이며, 리워크가 줄어들기 때문에 비용뿐만 아니라 맨파워도 절약할 수 있다.

표면 실장 시의 방열 면적 산출

최근 소형화 요구에 따라, 회로 기판에 있어서도 소형화가 필요시되어 부품의 실장 밀도가 높아지는 경향이 있다. 그러나, 발열하는 부품(본 내용에서는 IC)은 실장 기판을 방열기로 이용해야 하므로 일정 면적이 필요하게 된다. 이 면적이 확보되지 않으면 열 저항이 높아져 발열이 커지게 된다. 또한, 발열하는 IC가 가깝게 실장되면, 상호 발열이 간섭하여 온도 상승을 초래하게 된다.

그림 6은 표면 실장된 IC의 방열 경로와 발열하는 IC가 밀집되어 있는 경우의 방열을 이미지화 한 것이다.

IC의 발열은 가로 방향(면적)과 세로 방향(기판 두께)으로 전도되어 방열된다. 그러나, IC가 밀집되어 있는 경우, 특히 가로 방향으로의 방열이 상호 간섭하여 열이 빠져나갈 공간이 없어진다. 이에 따라, 온도 상승을 초래하게 된다.

그림 6

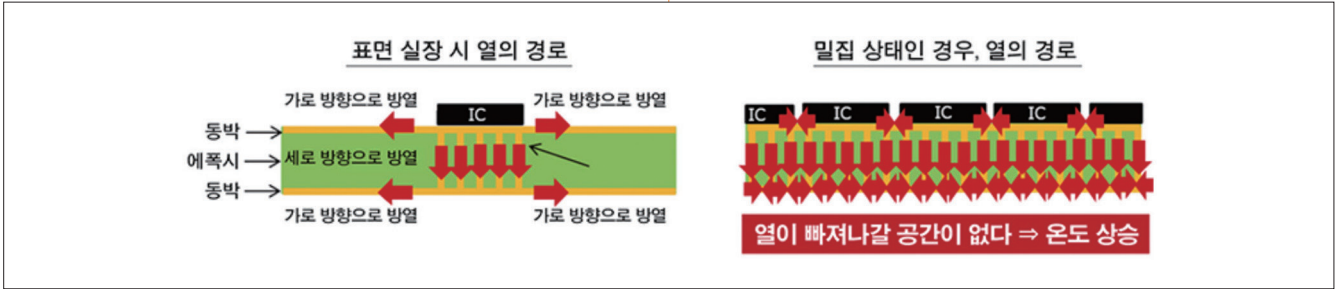
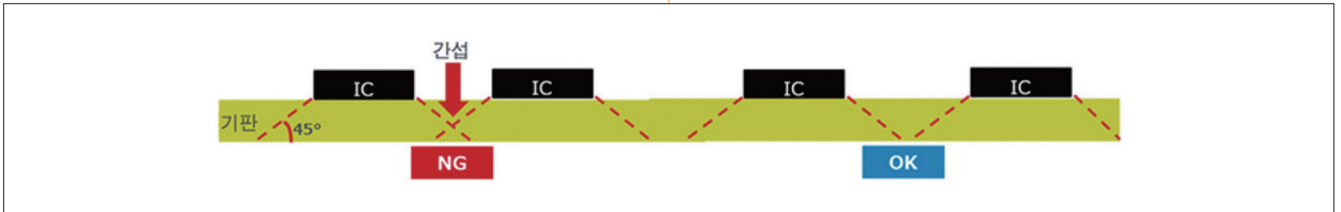


그림 7



방열에 필요한 기판 면적 산출

표면 실장 시, IC가 $T_{J\text{MAX}}$ 를 유지할 수 있는 열 저항을 얻기 위해서는, 그에 합당한 방열 면적이 필요하다. 그리고, 열적 간섭을 일으키지 않도록 하는 것도 중요하다. 하기 그림은 열 간섭을 일으키지 않기 위해 필요한 간격의 이미지이다. 이 간격을 최저한 만족한 조건에서, θ_{JA} 와 동박 면적의 관계 그래프를 통해 필요한 방열 면적을 산출한다.

그림 7과 같이 IC의 끝에서 기판 면에 대해 45°의 직선이, 간섭하지 않는 최저한의 간격이다. 다음으로 사용 조건을 바탕으로 필요한 θ_{JA} 를 산출한다.

조건 예 : IC의 전력 소비 = 1W, 최대 주위 온도 $T_{A(HT)}$ = 85°C, T_J 의 허용 최대치 = 140°C

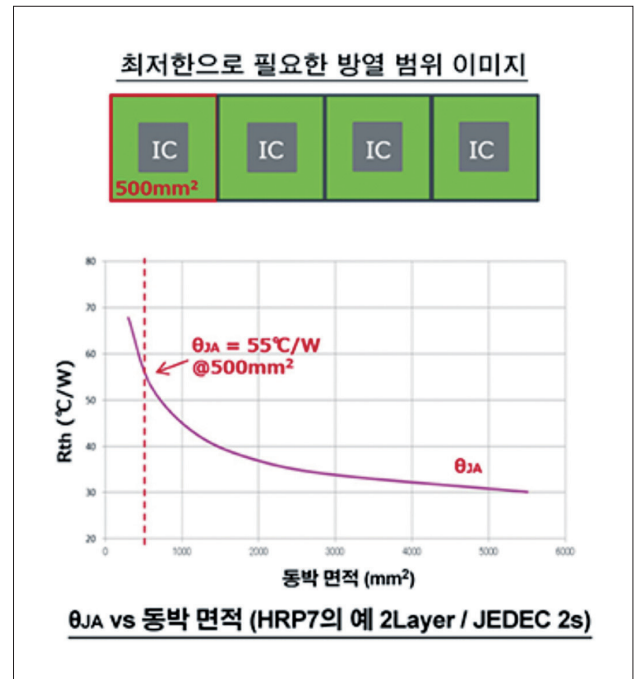
$$T_J = P \times \theta_{JA} + T_{A(HT)}$$

$$140^\circ\text{C} = 1\text{W} \times \theta_{JA} + 85^\circ\text{C}$$

$$\theta_{JA} = (140^\circ\text{C} - 85^\circ\text{C}) \div 1\text{W} = 55^\circ\text{C/W}$$

그림 8의 그래프에서 $\theta_{JA}=55^\circ\text{C/W}$ 를 만족하기 위해서

그림 8



는 500mm² 이상의 동박 면적이 필요하다는 것을 알 수 있다. 이와 같이, 열 간섭을 피할 수 있는 간격과 필요한 방열 면적을 확보하여, 최종적인 IC의 배치를 검토한다. **SN**