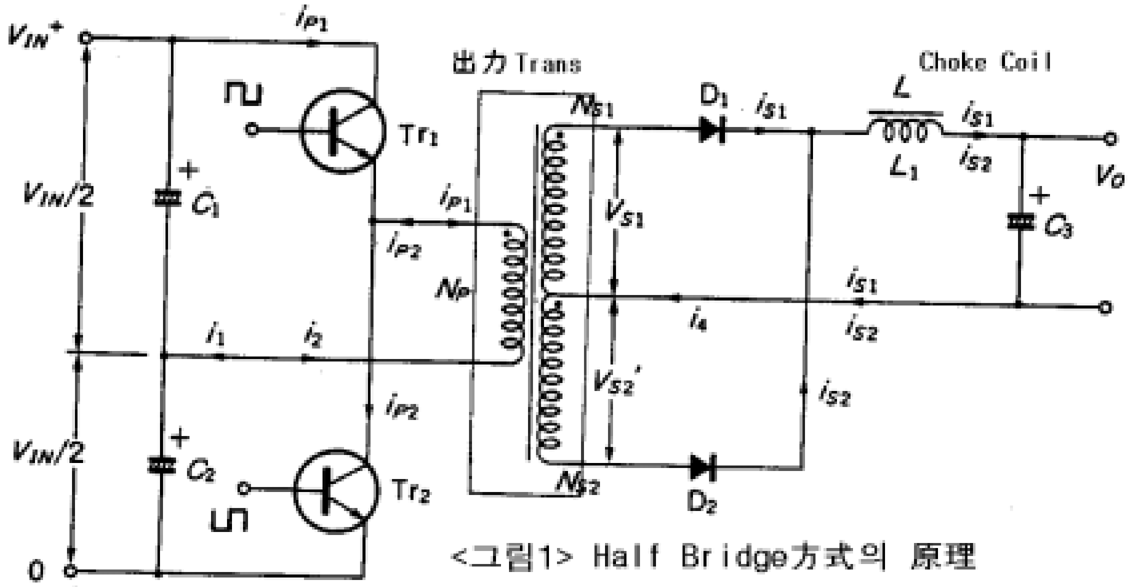
KCE
Korea Coil Engineering co.,Ltd
TEL:+ 82-2-974-7034 URL:www.coiltrans.com
FAX:+ 82-2-974-7345 Mail:kce@coiltrans.com

KCE Technical Information

제 목	Half Bridge SMPS의 Transformer의 설계	Vol:15
작성일	2004.2.6	

Half Bridge방식은 Push Pull방식과 같이 비교적 대전력용으로 사용되어지고 있다.
큰 특징은 100V와 200V계를 공용화 할 수 있다는것이다.

1.기본적인 회로동작



<그림1> Half Bridge方式의 原理

<그림1>이 Half Bridge의 기본적인 회로구성이다.입력전압 Vin은 2개의 Capacitor C_1,C_2에 의해 분압되어 각각 Vin/2가 가해진다. 그리고 C_1,C_2의 중점이 출력Trans의 1차권선 Np에 연결되어 있다. 2개의 Transister Tr_1,Tr_2은 서로 번갈아 ON/OFF를 한다.
예를 들면 Tr_1의 Base에 구동신호가 인가되면 Tr_1은 ON되고 1차전류 i_{p1}이 Trans의 Np를 통하여 흐른다.이 때 Np권선에 인가되는 전압은 Vin/2이기 때문에 2차권선 N_{s1}에 발생하는 전압 V_{s1}은

$$V_{s1} = \frac{N_{s1}}{N_p} \bullet \frac{V_{IN}}{2}$$

이 된다.동시에 N_{s2}에도 V_{s2}가 발생하지만 이것은 V_{s1}와 역극성이다. V_{s1}에 의해 2차측 Diode D_1이 도통하고 2차전류 i_{s1}가 平滑Coil L을 통하여 흘러 Capacitor C_3를 충전한다.
다음에 Tr_1이 OFF하여 Tr_2가 ON하면 Trans의 각 권선의 전압극성은 반전하여 이번에는 Diode D_2가 도통하여 i_{s2}가 平滑 Coil L을 통하여 흘러 Capacitor C_3를 충전한다.
즉 이 2차측 정류회로는 양파정류로 된다.1주기에 2회 동일한 전류가 흐른다.
이것은 Push-Pull 방식과 같은 동작이기 때문에 정류한 출력전압 V_0는

$$V_0 = \frac{t_{ON}}{(T/2)} \bullet \frac{N_S}{N_P} \bullet \frac{V_{IN}}{2} = \frac{t_{ON}}{T} \bullet \frac{N_S}{N_P} \bullet V_{IN}$$

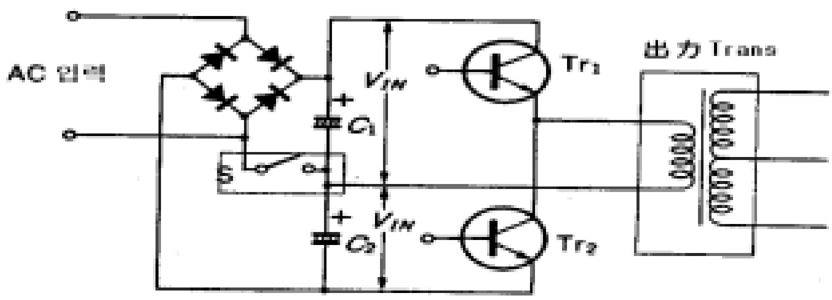
이 된다.

2.100V계/200V계 입력을 공용화 할 수 있다.

두 Capacitor C_1,C_2의 동작에 의해 출력 Trans의 1차 권선 Np에는 TR의 ON 기간에 $V_{IN}/2$의 전압만 인가되고 반대측에 OFF하고 있는 TR에는 $V_{CE}=V_{IN}$이 인가된다.

즉 이 회로는 Push-Pull방식과 비교하여 내압이 반인 TR을 사용하여도 된다.또 입력측에 2개의 Capacitor를 사용하여야 하기 때문에 <그림2>와 같이 100V 입력의 경우는 배전압정류가 되도록 하면 Tr에는 $V_{CE}=2V_{IN}$이 인가된다.또 200V입력의 경우는 Bidge정류가 되도록 하면 역시 인가전압이 같아지므로 $V_{CEO}\geq$400V의 TR을 사용하면 100V계/200V계 입력을 공용화할 수 있다.

<그림2>Half Bridge方式의 入力整流回路

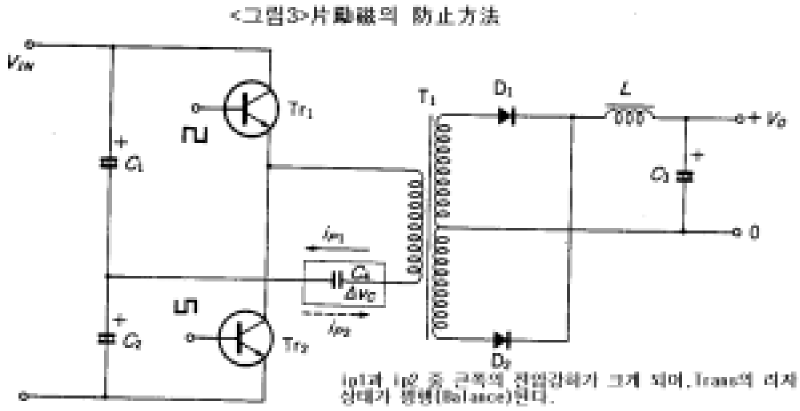


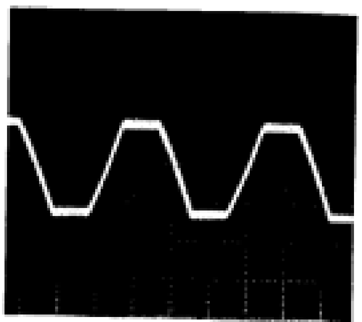
더욱이 TR의 콜렉트 전류를 고찰하여 보면 Np권선의 전압은 배전압정류시에도 V_{IN}이므로 이것도 Push-Pull방식과 같다.이 방식은 Trans의 1차권선이 2권선 필요하지 않기 때문에 권선구조상에도 Push-Pull방식에 비해 매우 유리한 방식이다.

3.Capacitor결합으로 Trans의 편려자(偏勵磁)를 방지한다.

Half Bridge방식에는 2개의 Tr의 t_{stg}의 편차에 의해 출력 Trans에 편려자현상이 발생한다.
<그림3>과 같이 Capacitor C_4를 삽입하여 방지한다.<사진1>는 Capacitor C_4의 전압파형이다.
t_{stg}의 편차는 TR의 ON시간의 편차로 나타난다.

<그림3>片勵磁의 防止方法





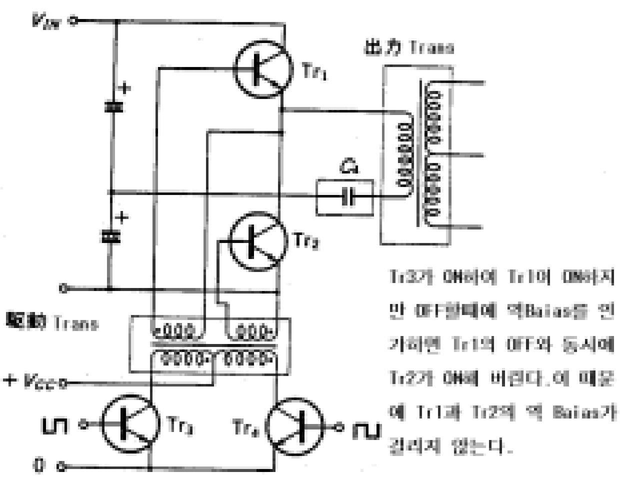
<사진1>Capacitor C4의 전류파형
(20W/div. 10uS/div)
(20 V/div, 10 µs/div)

t_{stg}가 크면 결과적으로 TR의 ON 시간도 길어지기 때문에 Capacitor에 충전되는 전압이 커지고 Capacitor의 전압이 커지면 Np의 양단의 전압이 낮아져 Trans의 자속의 평행을 유지한다.
상세한 내용은 전문서적을 참조하시기 바라며 주의하여야 할것은 이 Capacitor에는 양방향의 전류가 흐르기 때문에 유극성의 전해 Capacitor는 사용이 않되며 또 전류치가 매우 크기 때문에 Film Capacitor 를 사용하는것이 일반적이다.

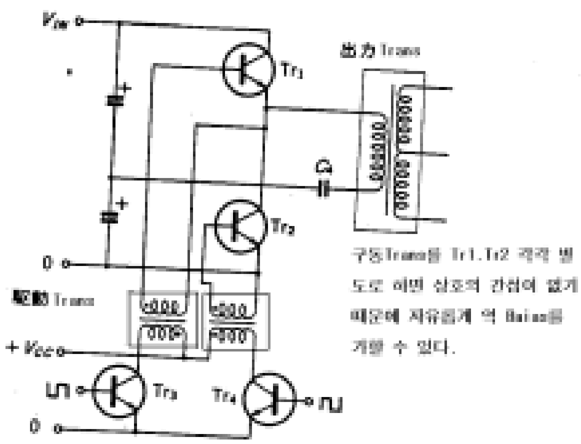
4.Half Bridge방식의 구동회로(Drive 회로)

SMPS에서의 Switching TR의 구동회로는 매우 중요하다.여러 방식이 있는데 방식의 장.단점에 대해서는 전문서적(Forward 방식의 구동방식)을 참고하시기 바랍니다.
기본적으로는 어떠한 구동방식을 채택하더라도 되지만 단 2개의 TR을 번갈아 ON/OFF시키기 때문에 이 점에 주의할 필요가 있다.
일반적으로는 구동 Trans를 사용하고 있다.
1Trans 구동방식,2Trans 구동방식,CT(Current Transformer)구동방식등이 사용되어진다.
최근에는 CT구동방식을 많이 채택하는 경향이다.
참고로 <그림4>,<그림5>가 1Trans 구동방식,2Trans 구동방식의 예이다.

<그림4>1 Trans에 의한 驅動回路



<그림5>2 Trans에 의한 驅動回路

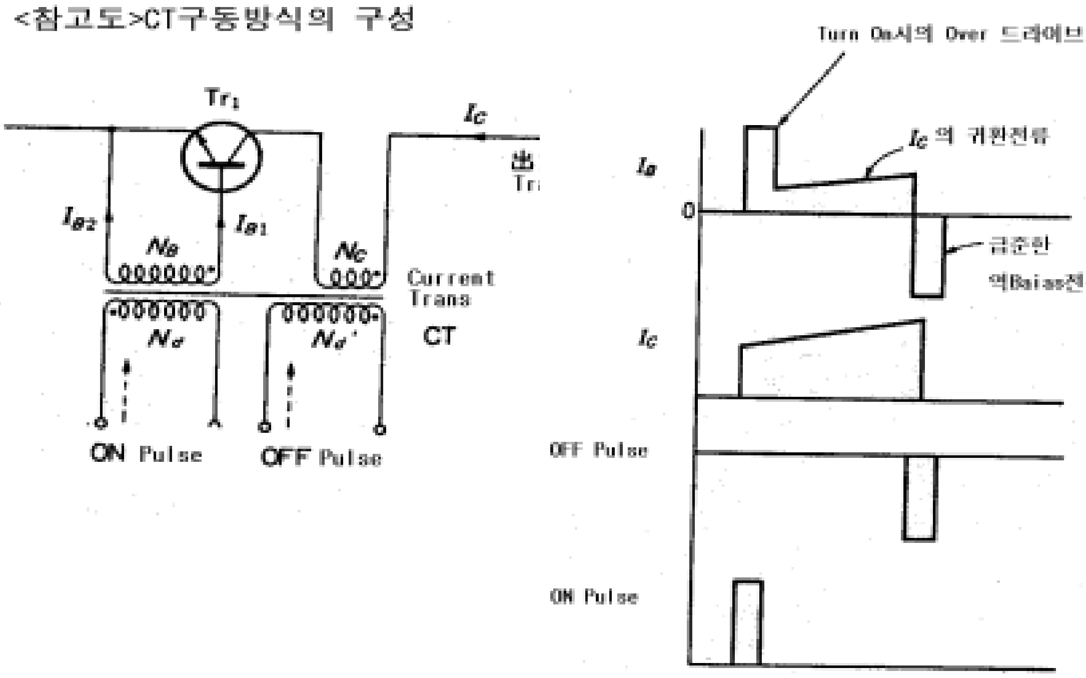


스위칭 소자가 TR일 경우는 전류구동이고 MOS-FET의 경우는 전압구동이기 때문에 TR일 경우 CT구동방식은 정평이 있는 구동방식이다.
다음 Page에 참고로 CT구동방식의 구성과 각부의 파형을 나타내었다.

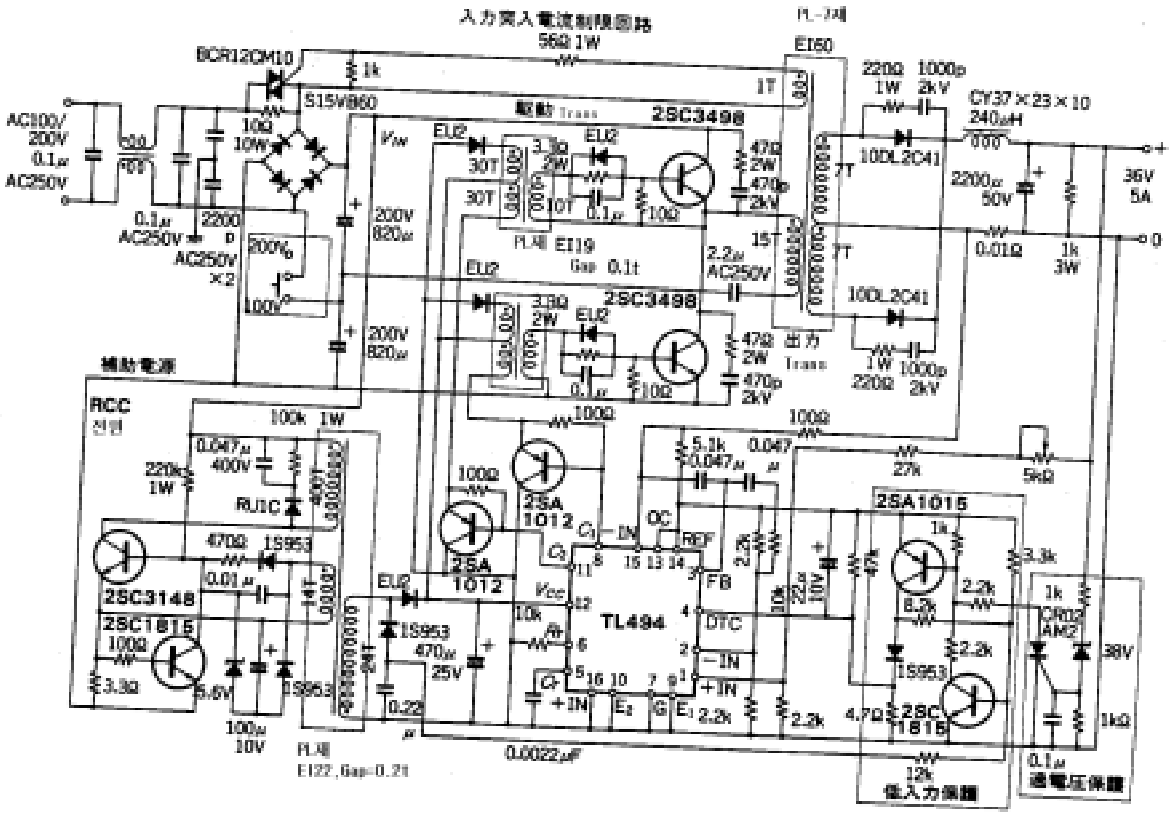
5.Half Bridge방식의 Regulator 회로예

입력전압:AC85~115V
117~230V
출력전압:+36V,5A
발진주파수:25KHz
의 Half Bridge방식의 Regulator 회로예를 <그림6>에 나타내었다.

<참고도>CT구동방식의 구성



<그림6> Half Bridge 回路의 設計例



6.자성부품의 설계

5.Half Bridge Regulator방식의 회로예를 기준하여 주요 자성부품을 설계하면 다음과 같다.

(1)출력 Trans의 설계.(SMPS Transformer의 설계개론 참조)

①1차권선수

입력전압이 100V의 경우는 배전압 정류하기 때문에 1차 정류전압의 최대치$V_{IN(max)}$에서 Trans의 1차 권선수 Np를 구한다.Trans Core는 Samwha 제 PL-7 EI60을 사용한다면

$$N_P = \frac{V_{IN(max)} \bullet t_{ON(max)} \bullet 10^8}{2 \bullet \Delta B \bullet A_e} \text{ ---------------------------------(1)}$$

에서 t_{ON}=T/2라면 (1)식은

$$N_P = \frac{V_{IN(max)} \times 10^8}{4 \bullet \Delta B \bullet A_e \bullet f} \text{ ---------------------------------(2)}$$

이 된다. t_{ON}=T/2는 전기간 ON상태를 의미한다.실제로는 두개의 스위칭 소자가 동시에 ON하는것을 방지하기 위하여 Dead Time을 주고 있기 때문에 (2)식에서 계산한 권선수는 (1)식에서의 계산치 보다는 많아진다.

Core의 크기가 충분하면 (2)식에 의해 계산하는것이 바람직하다.만약 Core의 크기가 크지 않으면 Dead Time등을 고려하여 (1)식에서 구한다.

만약 회로에 Soft Start기능이 없으면 출력전류가 한쪽 방향으로 급격히 증가하는 경우를 상정하면

$$N_P = \frac{V_{IN(max)} \bullet t_{ON(max)} \times 10^8}{B_m \bullet A_e} \text{ ---------------------------------(3)}$$

이 된다.안전은 하지만 권선수가 증가하여 Trans가 커진다는 단점이 있다

여기서 A_e:Core 단면적(㎠)

ΔB:자속밀도 변화(Gauss)

f :발진주파수(Hz)

$V_{IN(max)}$:정류입력최대치(Volt) B_m:Core의 최대자속밀도

여기서 ΔB는 Bridge방식이기 때문에 ±2000(4000Gauss) 혹은 ±2200(4400Gauss)정도 설정하면 된다. 상기 (2)식에 수치릏 대입하면

$$N_P = \frac{2 \times 115 \times \sqrt{2} \times 0.9 \times 0.5 \times 10^8}{4 \times 4000 \times 2.47 \times 25 \times 10^3} = 14.8T_S \text{ ----------------------(4)}$$

가 된다.여기서 0.5는 V_{IN}/2가 인가되기 때문이다.

②2차 권선수

2차측 정류회로에서 본 Duty Cycle의 최대치 D_{max}는 스위칭 Tr의 Daed Time(t_d)을 고려하여

$$D_{max} = \frac{(T/2) - t_d}{(T/2)} \text{ ---------------------------------(4)}$$

에서 계산한다.Dead Time이 3uS라면

D_{max}는 0.85가 된다
따라서 최저입력시에 필요한 2차권선의 단자전압 V_S는 Diode의 전압강하 V_F,Line Drop전압을 V_{LD}라 하면 V_S는

$$V_S = \frac{V_0 + (V_F + V_{LD})}{D_{max}} = \frac{36 + (1 + 0.5)}{0.85} = 44.1(V)$$ 가 된다.따라서 N_S는

$$N_S = \frac{V_S}{V_{IN(min)}} \bullet N_P \quad \text{-----------------------------------(5)}$$

가 된다. 수치를 대입하면

$$N_S = \frac{44.1}{2 \times 85 \times \sqrt{2} \times 0.9 \times 0.5} \times 15 = 6.1T_S$$ 이 된다.

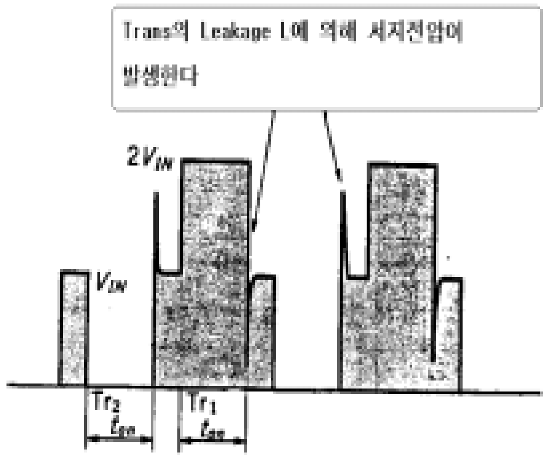
③1,2차 Peak 전류
2차측 정류 Diode를 흐르는 전류의 최대치 i_{SP}는 20%의 과부하 상태를 고려하고 Choke Coil에 흐르는 Ripple전류 i_L을 출력전류의 30%$_{P-P}$라고 가정하면

$$i_{SP} = 1.2 \times (I_0 + \frac{\Delta i_L}{2}) = 1.2 \times (5 + \frac{1.5}{2}) = 6.9A$$ 가 된다.

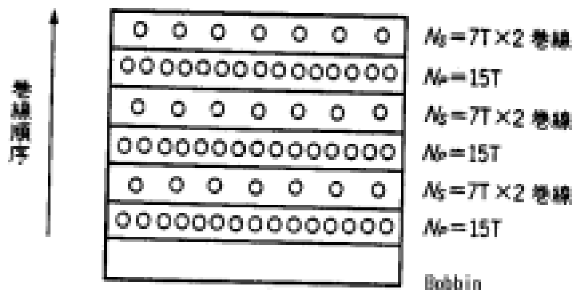
따라서 1차전류의 최대치 i_{1P}는

$$i_{1P} = \frac{N_S}{N_P} \bullet i_{SP} = \frac{7}{14} \times 6.9 = 3.45(A)$$ 가 된다.

<그림7>Half Bridge의 電壓波形

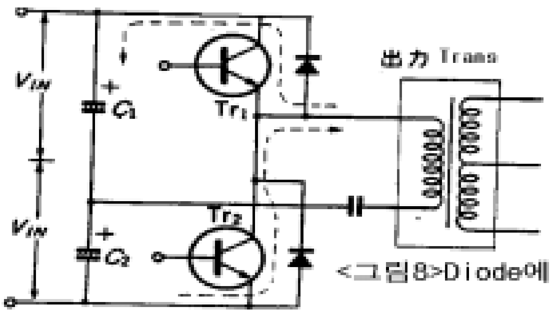


<그림9>권선 방법의 예
결합도를 올리기 위하여 Bobbin의 밑에서 부터 Np,Ns를 가능한 회수를 많이 샌드위치 권선하여 결선시 각각 병렬 접속한다(3회의 예)



Trans의 1차측과 2차측의 결합이 나빠 Leakage Inductance가 증가하면 <그림7>과 같이 TR이 OFF하는 순간에 큰 서지전압이 발생한다.
TR을 보호하기 위하여 <그림8>과같이 콜렉트-에미터간 역병렬로 Diode를 접속하는방법을 사용하기도 하지만 Trans도 결합도를 높이기 위하여 <그림9>와 같이 분할하여 Sandwich 권선을 하여 최대한 Leakage Inductance를 줄이도록 하여야 한다.

반대측 Tr이 OFF하였을때 서지 전압으로 Vcc>2Vin이 되면 Diode를 통하여 C1,C2에 전류가 흘러 Vcc를 2Vin에 Clamp한다.



<그림8>Diode에 의한 Clamp

2)평활용 Choke Coil의 설계

2차측 정류회로는 주파수도 스위칭 주파수의 2배로 되고 OFF기간도 짧기 대문에 Forward방식에 비교하면 적은 Inductance로 설계하여도 된다.

2차측 최대단자전압 $V_{S(max)}$는

$$V_{s(max)} = \frac{N_P}{N_S} \bullet V_{IN(max)} = \frac{7}{14} \times 2 \times 115 \times \sqrt{2} \times 0.9 \times 0.5 = 73.2(V)$$

가 되는데

이때의 Duty Cycle $D_{(min)}$은

$$D_{(min)} = \frac{V_0}{V_S - (V_F + V_{LD})} = \frac{36}{73.2 - (1 + 0.5)} = 0.5$$ 이기 때문에 이 때의 ON시간 t_{ON}=10us

가 된다.

Choke Coil에 흐르는 Ripple전류 i_L을 출력전류의 $30\%_{P-P}$로 가정하면

$\Delta i_L = 0.3 \times I_0 = 1.5(A)$ 이 되고 이 값에서 Inductance L을 구하면

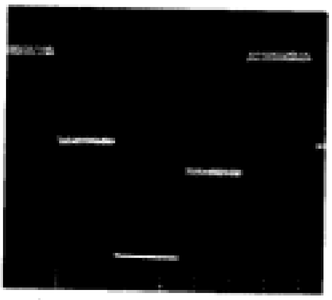
$$L = \frac{V_L}{\Delta i_L} \bullet t_{on} = \frac{V_s - (V_0 + V_F + V_{LD})}{\Delta i_L} \bullet t_{ON} = \frac{73.2 - (36 + 1 + 0.5)}{1.5} \times 10 \times 10^{-6} = 238(uH)$$

이 된다.

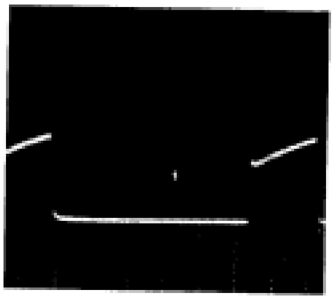
참고로 각부의 파형은 <사진2>와 같다.

3)보조전원용 Trans이 설계

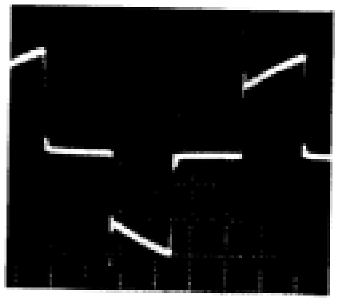
보조전원용은 일반적으로 RCC방식을 채택하고 있다.RCC용 Transformer의 설계는 "SMPS Transformer"의 설계개론을 참고하십시오.



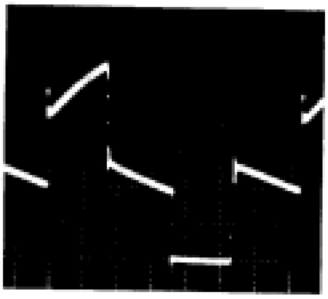
(a) V_{CE}波形(50 V/div, 5 μs/div)



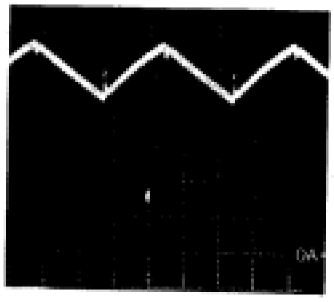
(b) Collecter 電流(2 A/div, 5 μs/div)



(c) Trans 1次巻線電流波形
(1 A/div, 5 μs/div)



(d) 2次整流 Diode의 電流波形
(1 A/div, 5 μs/div)



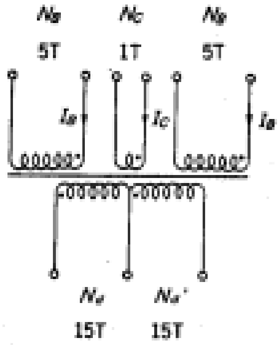
(e) Choke Coil의 電流波形
(1 A/div, 5 μs/div)

<사진2>各部의 波形

4.CT 구동Trans의 설계

<그림11>CT의 Base전류와 같이 Base전류는 Collecter 귀환전류의 반씩 나누워진다.

<그림11>CT의 Base電流



N_B가 2권선이기 때문에

$I_B = \frac{1}{2} \bullet \frac{N_B}{N_C} \bullet I_C$ 로 I_C의 반씩 흐른다

따라서N_c, N_B권선의 비는 스위칭 소자의 전류증폭율 h_{FE}에 의해 결정된다.

N_c를 1Ts으로 하고 h_{FE}=10이라 하면

$$I_B = \frac{1}{2} \bullet \frac{N_B}{N_C} \bullet I_C$$

$$I_B = \frac{N_B \bullet I_C}{2 \bullet N_C}$$

$$\frac{N_C}{N_B} = \frac{1}{2} \bullet \frac{Ic}{I_B} = \frac{1}{2} \bullet h_{FE}$$

가 된다.따라서 h_{FE}가 10 이라면 권선비는 5가된다.h_{FE}가 20 이라면 권선비는 10이 된다.

구동 권선수 N_d는 보조전원전압 V_{CC}와 스위칭 소자의 역Baias전압 V_{BE}에 의해 결정된다.

따라서

$$N_d = \frac{V_{CC}}{V_{BE}} \bullet N_B = \frac{15}{5} \times 5 = 15T_S$$ 이 된다.

여기서는 보조전원전압 V_{CC}=15V,역Baias전압 V_{BE}=5V의 경우이다.
일반적으로 TL494계열의 IC를 사용하는 경우는 상기와 같이 설계하면 큰 무리는 없다.
일반적으로 EI16(EE1625),EI19(EI1925)정도의 적은 Core로 제작이 가능하다.
상기 Core에

$$\mathrm{N}_{\mathrm{d}} = N_{d'} : N_B : N_C = 30_{TS} : 10_{TS} : 1_{TS}$$

으로 권선을 하면 된다.
출력 Trans와 구동 Trans는 일반적으로 Core에 Air Gap을 설계하지 않는다.

--이상--