2001년 12월

저가형 광가입자 장비 기술 개발

Development of the Low-cost Optical Access Equipment Technology

주관연구기관 ETRI 한국전자통신연구원

정 보 통 신 부

인 사 말 씀

21 세기는 지식과 정보가 컴퓨터나 통신기능과 결합해 훨씬 높은 효율로 활용되는 지식 기반 사회가 될 것입니다. 지난 수년간 가입자망의 급속한 환경 변화는 일반인들에게 생활 가까이에서 인터넷을 사용하고 느끼게 하는 계기가 되었습니다. 이제는 연구 현장에서 뿐만 아니라 일반인들의 생활에서도 인터넷을 떼어놓고는 생활하기가 불편한 시대가 되었습니다. 이러한 급속한 환경 변화는 곧 새로운 사회적 요구와 사용자의 욕구에 의해 더욱 다양하고 본격적인 정보 통신 환경의 변화를 유발하고 있습니다.

우선 첫째 더욱 광범위한 초고속 가입자망의 보급입니다. 그러기 위해서는 인터넷에서 소외되는 지역, 계층이 없도록 경제적이면서 다양한 환경에 적응될 수 있는 초고속 가입자망 장치가 절실히 요구됩니다, 두 번째는 인터넷의 생산적 활용입니다. 많은 사람들이 인터넷을 접하게 됨으로써 인터넷의 새로운 가치가 끊임없이 발견되고 있으며, 그에 따른 새로운 응용이 계속되고 있습니다. 새로운 응용이 안정적으로 이루어질 수 있도록 고품질, 고 신뢰성의 통신 서비스를 제공하는 것이 중요한 과제가 되고 있습니다. 세 번째는 더욱 큰 대역폭 요구에 대한 대처입니다. 현재의 인터넷이 텍스트 품질에 기반 한 인터넷인 반면 향후의 인터넷은 고품질의 영상, 음향 기반의 멀티미디어 인터넷이 될 것입니다. 현재 시작되고 있는 다양한 품질의 디지털 영상 신호의 활용이 이러한 예측을 뒷받침해 주고 있습니다. 이를 위해서는 현재의 초고속 가입자망보다 10배-100배 빠른 속도의 데이터를 저비용으로 제공하는 초고속 가입자망 기술이 필요합니다.

본 연구에서는 말씀드린 새로운 정보 통신 환경 변화 요구에 부응할 수 있는 광가입자 장비를 저가로 개발하는 것을 연구 목표로 하였습니다. 광가입자 장치는 무한대의 대역폭을 갖는 광섬유를 가입자 댁내 혹은 인근까지 설치하는 궁극적인 형태의 초고속 가입자망이지만 광 특유의 고비용 문제 때문에 본격 적용이 지연되고 있습니다. 따라서, 본 연구에서는 장치의 개발뿐만 아니라 주요 핵심부품의 개발에 역점을 두어서 장치의 저가화에 많은 노력을 하였습니다. 20Km 에 달하는 전송 거리, 소규모 주거지역에도 경제적으로 적용, 수 Mb/s-100Mb/s 까지 융통성 있는 대역폭 제공 등의 특성을 갖는 ATM-PON 광가입자 장비는 현재 초고속 가입자 장치의 단점을 보완하고, 나아가서 차세대 초고속 가입자 장치로 활용할 수 있을 것으로 크게 기대됩니다.

끝으로 본 연구 과제를 위하여 협조해주신 정보통신부와 정보통신진흥원의관계자 여러분께 깊은 감사를 드리며, 연구 업무에 참여한 연구원들의 노고를 치하하는 바입니다.

2001. 12.

한국전자통신연구원 원장 오 길 록

제 출 문

정보통신부장관 귀하

본 보고서를 “저가형 광가입자 장비 기술 개발에 관한 연구”의 최종 연구개발결과보고서로 제출합니다.

2001년 12월 31일

주관연구기관	:	한국전자통신연구원	
참여연구기관	:	한국통신	
	:	삼우통신공업(주)	
	:	두일 전자통신(주)	
	:	(주)엔디에스	
	:	서두인칩(주)	
	:	(주)한화정보통신	
연구책임자	:	책임연구원	유 태환(광가입자팀장)
	:	책임연구원	김 재근(광통신연구부장)(1)
참여연구원	:	책임연구원	이 종현(광통신연구부장)(2)
		책임연구원	김 대웅(네트워크서비스연구부장)(3)
		책임연구원	고 제수(전송핵심 모듈팀장)(4)
		책임연구원	허 재두(광전송S/W팀장)(5)
		책임연구원	강 성수(고속모뎀팀)(6)
		책임연구원	전 경규(고속모뎀팀)(7)
		책임연구원	김 홍주(PON기술팀)(8)
		선임연구원	문 필주(광루프전송팀장)(9)
		선임연구원	장 윤선(광가입자팀)
		선임연구원	노 지명(광가입자팀)
		선임연구원	김 승환(전송핵심모듈팀)
		선임연구원	강 호용(전송핵심모듈 팀)(10)
		선임연구원	김 찬(전송핵심모듈팀)
		선임연구원	김 영화(광전송S/W팀)
		선임연구원	심 재찬(광전송S/W팀)
		선임연구원	최 수일(광전송S/W팀)
		선임연구원	이 유태(광전송S/W팀)(11)
		선임연구원	김 효중(광루프전송팀)(12)
		선임연구원	이 동춘(PON기술팀)(13)
		선임연구원	최 강일(PON기술팀)(14)
		연 구 원	김 정학(광가입자팀)
		연 구 원	최 현균(광가입자팀)

연 구 원	한 경수 (광 가입자 팀)
연 구 원	이 훈 (전송핵심모듈팀)
연 구 원	임 정묵 (광 전 송 S/W 팀)
연 구 원	유 윤식 (광 전 송 S/W 팀)
위촉연구원	전 덕영 (광가입자 팀)
위촉연구원	정 병익 (광 전 송 S/W 팀)(15)
연구책임자	김 운하 (한국통신)('01.01.～'01.12.)
책임연구원	유 건일 (한국통신)('01.01.～'01.12.)
책임연구원	고 상호 (한국통신)('01.01.～'01.12.)
선임연구원	임 채운 (한국통신)('01.01.～'01.12.)
선임연구원	김 진희 (한국통신)('01.01.～'01.12.)
선임연구원	김 종안 (한국통신)('01.01.～'01.12.)
선임연구원	강 대경 (한국통신)('01.01.～'01.12.)
선임연구원	김 홍석 (한국통신)('01.01.～'01.12.)
연구책임자	박 용석 (삼우통신)(99.12.～'01.12.)
선임연구원	강 명진 (삼우통신)(99.12.～'01.12.)
전임연구원	임 은성 (삼우통신)('00.03.～'01.12.)
주임연구원	고 준원 (삼우통신)('00.03.～'01.12.)
주임연구원	김 현 (삼우통신)('00.03.～'01.12.)
연 구 원	상 명희 (삼우통신)('00.05.～'01.12.)
연구책임자	이 영희 (두일 전자)('99.12.～'0.1.12.)
책임연구원	양 문석 (두일전자)('00.03.～'01.12.)
선임연구원	김 인원 (두일전자)('00.08.～'01.12.)
선임연구원	한 상준 (두일전자)('00.03.～ '01.12.)
연 구 원	임 형표 (두일전자)('00.06.～ '01.12.)
주임연구원	김 민규 (두일전자)('00.03.～'01.12.)
연 구 원	한 만재 (두일전자)('00.03.～'01.12.)
연 구 원	김 용문 (두일전자)('00.05.～'01.12.)
연구책임자	구 현모 (엔디에스) ('99.12.～ '01.12.)
수석연구원	한 광열 (엔디에스) ('00.05.～'01.06)
책임연구원	장 세봉 (엔디에스) ('00.06.～'01.12.)
전임연구원	김 재경 (엔디에스) (00.09.～'01.12.)
연 구 원	김 진억 (엔디에스) ('01.02.～'01.12.)
연 구 원	정 병익 (엔디에스) (01.01.～'01.09.)
연 구 원	박 정훈 (엔디에스) ('01.04.～ '01.12.)
연 구 원	배 현종 (엔디에스) ('01.04.～'01.12.)
과장	강 인기 (엔디에스) ('01.06.～'01.12.)
연구책임자	강 길순 (서두인칩) ('99.08.～ '01.12.)
선임연구원	정 홍구 (서두인칩) ('99.08.～ '01.12.)
선임연구원	서 지승 (서두인칩) ('99.08.～ '01.12.)

연구책임자	김 종웅 (한화정보)	('99.12.~ '00.12.)
책임연구원	박 성우 (한화정보)	('99.12.~ '00.12.)
선임연구원	최 용묵 (한화정보)	(00.03.~ '01.12.)
선임연구원	정 재일 (한화정보)	(00.03.~ '01.12.)
주임연구원	정 병용 (한화정보)	(00.03.~ '01.12.)

(1) 1998.12.부터 1999..12.까지 참여
(2) 2000.01.01.부터 참여
(3) 2001.01.01.부터 참여
(4) 2001.01.01.부터 참여
(5) 2001.01.01.부터 참여
(6) 1998.12.부터 1999..12.까지 참여
(7) 1998.12.부터 1999..12.까지 참여
(8) 1998.12.부터 1999..12.까지 참여
(9) 2001.02.10.까지 참여
(10) 2000.07.01.부터 참여
(11) 2001.02.20.까지 참여
(12) 1998.12.부터 1999..06.까지 참여
(13) 1998.12.부터 1999..12.까지 참여
(14) 1998.12.부터 1999..06.까지 참여
(15) 2001.10.01.부터 참여

요 약 문

1.제목

저가형 광가입자 장비 기술 개발

2. 연구개발의 목적 및 중요성

가. 연구의 목적

본 연구는 기존 동선 전화선 구축비용 수준으로 가입자 댁내 혹은 가입자 근처까지 광 선로를 설치하기 위한 경제적 광가입자망의 구현을 최종 목표로 한다. 이를 위해 최대 64분기를 갖는 PON(Passive Optical Network) 기술, 622Mb/s 단위의 32x32 ATM 스위치 기능을 갖는 OLT(Optical Line Termination), 전주 형 및 Desktop형 ONU(Optical Network Unit), 기존 전화선을 활용하기 위한 고속 디지털 모뎀 등을 각각 저가로 개발하고, 음성 및 광 대역 멀티미디어 등 다양한 서비스를 수용하기 위한가입자와 서비스 노드 접속기술을 개발한다.

나. 연구의 중요성

초고속 가입자망은 기존 가입자망 기반 시설을 그대로 활용하는 xDSL, 광 선로 기술을 기반으로 하는 FITL(Fiber In The Loop), 무선기술의 RITL(Radio In The Loop),위성 등 다양한 방안이 있다. 이중에 xDSL 은 3.6km 까지 최대 6Mb/s의 데이터 서비스를 제공할 수 있는 ADSL,이 대량으로 보급되어 있고, RITL로는 광 대역 무선LAN이 가입자망 영역으로 확장되고 있는 추세이다. FITL 의 일종인 HFC는 1990년대 후반 케이블모뎀을 이용한 초고속 서비스를 위해 동축케이블 분배 망을 개선하는 방안으로 적용되었다. 이와 같이 1990년대 후반부터 xDSL과 FITL 방식의 초고속 가입자망이 다양한 형태로 개발, 적용되어 왔으나, 다음의 몇 가지 현안을 가지고 있다.

첫째는 현재의 초고속 가입자망은 대역폭이 수Mb/s 이하로 제한되고, 차별화된 고품질 서비스를 제공하지 않는다는 것이다.

음성서비스가 쇠퇴하고 데이터가 주요 트래픽을 차지하고 있는 상황에서 음성 서비스와 같은 규모의 매출을 보장하는 새로운 서비스의 창출이 필요한 시점이다. 새로운 서비스에서는 대역폭의 확대,Qos 기반의 서비스, 보안성 확보 등이 고품질의 네트워킹기술이 요구된다. 두 번째는 초고속 서비스로부터 소외된 지역에 경제적으로 적용할 수 있는 초고속 가입자망의 개발이다. 현재 집단 주거지 중심으로 보급된 xDSL, 기반 초고속서비스는 농어촌, 일반주택지 등에는 적용하기가 어렵다.

상기 문제를 해결하는 방안으로 광 선로를 좀더 가입자에 접근시키기 위한 FTTC, FTTN, FTTH 광 가입자 시스템 이 개발되고 있다. FTTC/FTTN/TTH를 경제적으로 구현하는 방식으로는 수동광분기기를 기반으로 하는 PON(Passive Optical Network)이 유력한 방식으로 인식되고 있으며, 북미, 일본, 유럽 등을 중심으로 관련기술의 표준화, 시스템 개발 및 사업 적용이 진행되고 있다.

본 연구 개발은 수 Mb/s에서 수백 Mb/s 범위의 대용량 대역폭을 가입자 요구에 따라 융통성 있게 제공하고, 광선로를 가입자 댁내 혹은 인근에 설치하는 FTTC/N/H 광가입자망을 저가로 구축할 수 있는 기술을 개발하는 것을 목표로 하였다. 저가 구현을 위해 한 개의 광섬유를 여러 가입자가 공유하는 PON 방식을 가입자 분배망으로 선택하였다· 또한 QoS 보장과 보안성 확보를 위해 ATM을 데이터 링크 프로토콜로 사용하였고, 주요 핵심 기능인 ATM 계층처리 칩 및 스위치 칩을 자체개발, 적용하여 저가화 할 수 있도록 하였다.

PON 방식을 이용할 경우 ONU의 가입자 수용 규모를 FTTH 경우는 단일 가입자, FTTC/N 경우는 10~30 가입자 규모로 줄일 수 있고, 전송 거리도 최대 20km에 이르기 때문에 농어촌, 일반주택지, 소규모 다세대 주택 등에 경제적으로 적용하기에 적합하다. 또한 망 단국에서 가입자 방향인 하향으로는 622Mb/s, 그 반대 방향인 상향으로는 155Mb/s의 광 전송 속도를 가지며, 32개의 ONU가 한 광 선로를 공유할 경우 ONU 당 평균 하향 20Mb/s 상향 5Mb/s의 대역폭 제공이 가능하다. 또한, PON 방식의 고유 특성으로서, 가입자가 요구할 경우 순간적으로 광 선로 전체 속도, 즉155Mb/s 혹은 622Mb/s 까지 한 ONU가 사용할 수 있도록 동적으로 대역폭을 할당할 수 있다.

이러한 특성을 고려해 볼 때 본 연구 개발에서 주진한 ATM-PON 가입자망은 전술한 현재의 초고속 가입자망 문제점을 해결하는 방안이며, 나아가서 궁극적인FTTH 망을 구축하는 유력한 방식이 될 것이다. 최근 1-2년 사이 FTTH망의 보급에 큰 장애가 되어 왔던 광송수신 부품 가격이 급격히 하락하고 있어 FTTH망의 본격적이 적용 전망을 더욱 밝게 해주고 있다.

3. 연구개발의 내용 및 범위

가. 최종 연구 목표

기존 동선 전화선 구축 비용 수준으로 가입자 댁내 혹은 가입자 근처까지 광선로를 설치하기 위한 경제적 광가입자망의 구현을 최종 목표로 한다. 이를 위해 최대 64분기를 갖는 PON(Passive Optical Network) 기술, 622Mb/s 단위의 32x32ATM 스위치 기능을 갖는 OLT(Optical Line Termination), 전주 형 및 Desktop형 ONU(Optical Network Unit), 기존 전화선을 활용하기 위한 고속 디지털 모뎀 등을 각각 저가로 개발하고, 음성 및 광대역 멀티미디어 등 다양한 서비스를 수용하기 위한가입자와 서비스 노드 접속기술을 개발한다.

나. 연구 개발 내용

□ PON 기반의 저가형 OLT/ONU 시스템 개발

o 망 형태 : ATM 또는 IP 기반의 PDS(Passive Double Star)형

o OLT용량 : 128 x 128 x 155Mbps(20Gb/s 분배스위칭)

o ONU종류 : 전주 및 Desk-Top설치 형 (아파트/벽면형은 산업체 개발)

o 가입자 접속대역 : 공유 형(전주, 평균10Mb/s), 개별 형(Desk-top, 30Mb/s)

o 광전송 속도 : ITU-T 표준규격 수용(비대칭:622Mb/s하향,155Mb/s상향, 대칭 : 상하향 155Mb/s)

o PON 분기율 : ITU-T 권고수용(기본 분기율 : 32분기, 최대 분기 율 : 64분기)

o 수용 ONU수 : 최대 1,024 개 수용

o 수용서비스 : POTS, VDSL,기반 광 대역 멀티미디어 서비스

o 집적회로 : ATM/IP스위치 칩, PON MAC칩 등 개발

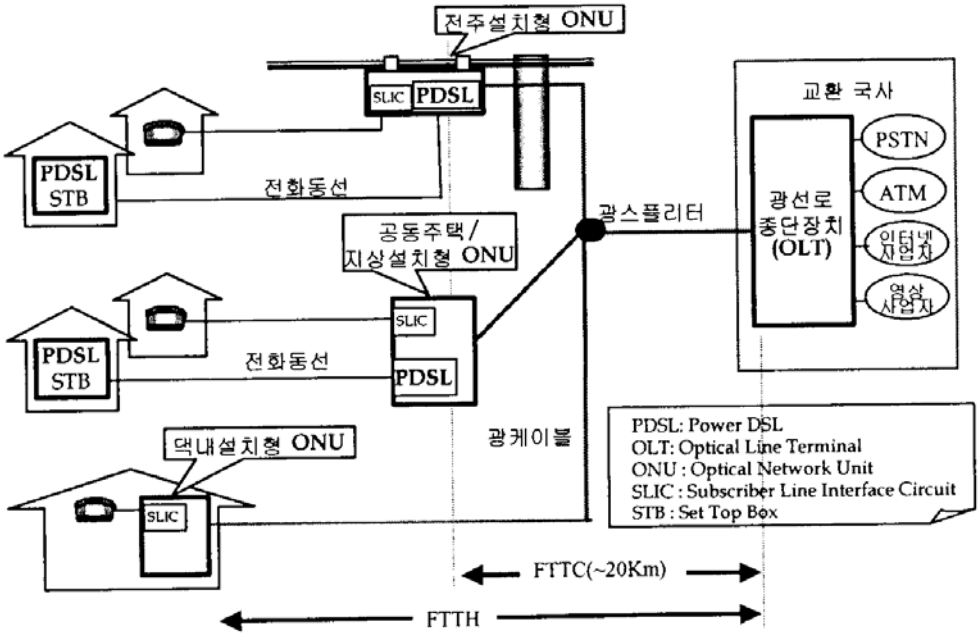
※ 전주형 ONU 제원 및 경쟁력

- 서비스:POTS, Power DSL기반 멀티서비스
- 전송속도: 하향 622Mbps, 상향 155Mb/s, 혹은 상・하향 대칭 155Mb/s
- 액세스 망 정보전달방식 : ATM 프로토콜
- 수용가입자 수 : 8-12가입자/ONU (목표 가입자 수는 경제성, 가입자 상화에 따라 최적화 고려)
- 가입자당 대역 : 1Mbps～10Mb/s
- 무게 : 8가입자 전주형 기준 15Kg

- 크기 : 8가입자 전주 형 기준 600 x 300 x 300 (DxWxH : mm)
※ 댁내 Desk-Top 설치 형 ONU는 전주 설치형 개발과 함께 응용 설계

□ ONU 및 STB 탑재용 고속모뎀칩 개발
o 변·복조 방식 : ITU-T에 제안되는 VDSL 표준 방식 수용
o 전송매체 : 기존 전화선
o 전송거리 : 최대 7km이내 전송속도 대비 전송거리 자동적응
o 전송속도 : 하향 1.5Mbps-52Mbps(26Mb/s 이상은 경제성을 고려, 유보할 수 있음. ITU-T권고), 상향 64Kbps-13Mbps
o 소비전력 : 최대 1W이내, 1.5V 동작(국내 공정 기술 수준에 따라 변경)
o 반도체설계 기술 : CMOS,0.25㎛(국내 공정 기술 수준에 따라 변경)
o 목표가격(칩 당) : 상하향 일체형(1종 80만 게이트 추정)으로 $30(양산가격)

다. 목표망 및 기술 개발 범위



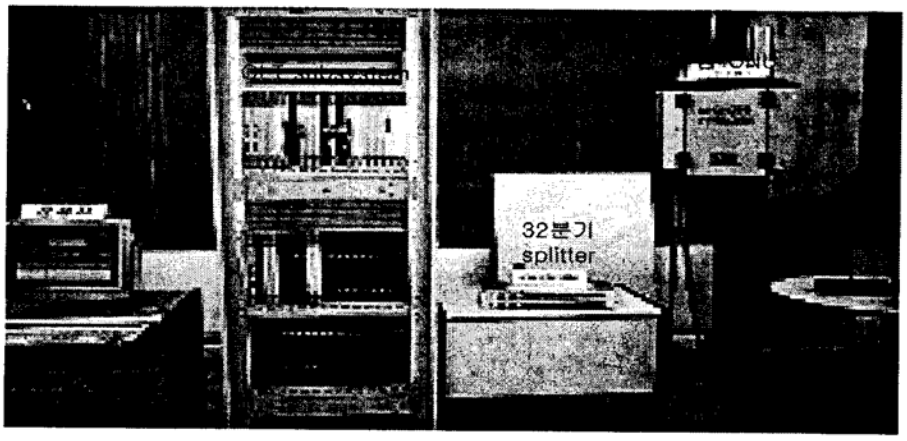
※ PDSL은 VDSL 모뎀을 의미함
※ 어두운 영역은 기술 개발 범위를 표시함

4. 연구개발 결과

본 사업 1차 년도인 1999년도는 ATM-PON OLT/ONU의 기능 규격 작성과 관련핵심 기술을 개발하였고, 2000년은 1차 년도에 수행한 시스템 설계 내용을 기반으로 ATM-PON 시스템 시작품 개발하였고, 1차년도에 이어 계속하여 핵심 기술의 개발을 추진하였다. 최종년도인 2001년에는 ATM-PON 시스템 실용제품을 개발하였고, 핵심 칩셋 개발을 완료하였다. 그 주요 연구개발 결과는 다음과 같다.

가. ATM-PON 시스템

(ATM-PON 실용 시스템 사진)



항목		제원
서브시스템	기능부	
OLT	서비스노드 접속	- ATM/STM1, ATM/STM4c, ATM VP/VC PVC 연결 - 100BASE-T 접속 - V.52 PSTN 접속 - nx64 TDM 전용선 접속
	용량	- 622Mb/s 32x32 ATM 셀 스위치 (20Gb/s 용량)
	가입자망 정합	- ATM-PON 정합 Master 기능 비대칭: 하향 622Mb¥s, 상향 155Mb/s 대칭 : 하향 155Mb/s, 상향 155Mb/s
	보호 절체	- 1:1 보호 절체(스위치, 프로세서, 정합유니트)
	집선율	- 1:1 ~ 28:1 범위 운영 (28:1 경우 622Mb/s PON 28 포트 설치 가능)
	ATM채널운영	- VP, VP√VC 스위치(총 65K 연결 지원) - CBR, VBR、ABR, UBR 지원 - UPC 기능(PCR, SCR, MBS)

항목		제원
서브시스템	기능 부	
분배망		- 최대 132분기 - full duplex protection지원 - 최대전송거리 20Km
옥외ONU(FTTC/xDSL)	가입자망 정합	- ATM-PON 정합 slave 기능 지원속도: OLT 와 동일한 대칭/비대칭 2 등급 priority에 따른 DBA 운영
	ATM 채널	- VP, VP/VC 운영 UPC 기능(PCR, SCR, MBS)
	가입자정합	- 광대역: VDSL,(VDSL)etc - 협대역: PSTN, SHDSL - 설치 위치: 전주, 벽면 등 20~30 가입자 규모 무게20Kg, 부피 42x42x21 cm^3
옥내 ONU (FTTH)	가입자망 정합	- ATM-PON 정합 slave 기능 지원속도 OLT 와 동일한 대칭/비대칭 2 등급 priority에 따른 DBA 운영
	댁내 망 정합	- ATM 25Mbps 정합,10/100BASE-T 정합

나. 광가입자 가입자당 채널 단가

최종 목표	개발 결과	
기존 전화선 초고속가입자망 수준의 비용('99년 당시 36만원)	FTTC/VDSL	217,000 원 (가입자 댁내 모뎀은 단가 계산에서 제외)
	FTTH	597,000원

※ 상기 가격은 실용모델 시스템 제작에 투입된 비용을 기반으로 주정된 양산 단가임 선로 설치비용은 포함하지 않았음

다. 핵심 기술 및 핵심 칩 개발 결과물

칩명	주요 기능 및 제원
ATM-PON Master 칩	표준 ATM-PON Master 처리기능, PON-MAC/DBA 기능, 최대 64분기 지원
ATM-PON Slave 칩	표준 ATM-PON Slave 처리기능, TDMA 제어
10Gb/s 가변 길이 패킷 스위치 칩	622Mb/s 16x16 스위 칭), ATM 셀 및 IP 패킷 처리, 출력버퍼 공유메모리 스위치, 8등급 Qos
ATM 계층 처리칩	622Mb/s ATM 셀 양방향 처리, UPC, 실시간 OAM처리, Qos 버퍼 링
VDSL 모뎀 칩	국제 표준규격 만족 QAM 변복조 방식, 비대칭 하향 26Mb/s 및 상향 13Mb/s, 대칭 13Mb/s
ONU 통합 기능칩	ATM-PON slave 및 ATM 계층처리 기능 통합
ATM Circuit Emulation	AAL1 SDT/DBCES 처리, 8 TDM 채널지원, 256VCC 지원 설계 완료 후 IP 화

5. 활용에 대한 건의

무한대의 대역폭 특성을 갖는 광섬유를 가입자망에 적용하여 가입자망의 병목현상을 근본적으로 해결하려는 노력이 1990년대 초반 이후 계속되어 왔다. 그러나, 기 설치된 전화선을 그대로 이용하는 xDSL 초고속 가입자망에 비하여 월등히 높은 비용 때문에 현재까지도 본격적인 서비스 적용이 이루어지지 않고 있다. 본 사업에서는 현재의 xDSL, 기반의 초고속 가입자망의 단점을 보완하고, 나아가서 xDSL 의 다음 단계를 위한 초고속 가입자망으로서 ATM-PON 광가입자 시스템을 개발하였다. 특히 광가입자 장치의 본격 적용에 장애가 되고 있는 고비용 문제를 해결하는데 연구 개발의 초점이 맞추어졌다.

저가화를 달성하는 첫 번째 방안은 시스템의 주요 기능부를 단일 칩으로 구현하고, 비용 절감의 효과가 극대화되는 규모로 시스템 용량을 증가시키며, 핵심 칩을 자체 개발하는 것이다. 이를 위해 본 사업에서는 ONU MAC slave 기능과 ATM 계층처리 기능이 통합된 칩과 ATM-PON MAC master 칩을 자체 개발하였고, 세계적으로도 아직 상용화 초기 단계인 10Gb/s 용량의 ATM, IP 겸용 스위치 칩을 국제 공동연구를 통하여 개발하였다. 또한, FTTC/VDSL 구성의 핵심 칩인 VDSL 모뎀칩을 자체 개발하였다. VDSL 모뎀 칩은 1TU-T에 제안되고 있는 4-band QAM 방식을 구현한 최초의 VDSL 모뎀 칩이다. ADSL 핵심 부품의 외산 도입으로 초고속 가입자망의 구축과정에서 많은 국부를 유출했던 상황을 생각해볼 때 VDSL 십의 자체 개발은 큰 의미를 갖는다.

두 번째는 ONU 의 저가화이다. 옥외 ONU는 ONU 공통부에서 발생하는 비용 때문에 ONU 에서 수용하는 가입자 수가 줄어듦에 따라 가입자당 단가는 상승한다. 본 사업에서는 제공 서비스에 따라 융통성 있게 공통 부를 구성할 수 있도록 하여 ONU를 저가화할 수 있도록 하였다. ONU에 사용되는 구성 유니트는 600Mb/s Backplane Cell Bus 접속 용량을 갖도록 설계되었기 때문에 100 가입자 규모의 ONU 셀프에도 적용할 수 있다. 또한 FTTH에 적용되는 Desktop ONU는 저가의 상용 communication processor를 채용하고, ATM-POM Slave 구동 기능을 Communication processor에 탑재함으로써 저가화를 이루었다.

마지막으로 광송수신모듈의 저가화 이다. 본 사업에서는 광 송수신 모듈을 자체 개발하지는 않았지만, Lucent 의 전자부품과 국내 업체의 광부품을 사용하여 광모듈을 시험 제작함으로써 국내 자체 개발 및 저가화 가능성을 확인하였다. 그 결과 주요 광부품은 국내 산업체 개발이 가능한 것으로 분석되었다. 또한 가격면에서는 2001년 광송수신 모듈 가격의 급격한 하락으로 광송수신 모듈의 저가화는 자연스럽게 이루어지고 있다.

이러한 연구 길과 deep fiber access(FTTH, FTTC)를 구현하는 광가입자망을 당초의 목표 가격을 만족할 수 있는 수준으로 개발할 수 있었다. 향후 본 장비의 성공적인 상용화가 이루어질 것으로 기대되며, 본 가입자 장비를 활용할 수 있는 분야를 정리하면 다음과 같다.

O FTTC/VDSL 광 가입자망

- 옥외 ONU에 VDSL 혹은 ADSL, 가입자 정합 장치를 구성하여 최종 가입자 인입구간(lkm 이내)에서 기존의 전화선을 사용함으로써 20Mb/s 의 높은 대역폭을 경제적인 비용으로 제공함.
- 기존 ADSL에 의한 서비스가 곤란한 농어촌, 일반 주택지, 소규모 다세대 주택에 적합함.

O FTTH/FTTB 광가입자망

- 가입자 댁내, SOHO 사무실내 혹은 소규모 빌딩 내까지 광섬유를 설치하여 궁극적인 광가입자망 구축
- 신축 주거 지역, 중소사업자 등이 주 대상임.

O 통합 서비스 액세스 platform으로 활용

- 협대역 광대역 통합 서비스가 가능함.
- 유선, 무선 통합을 위한 액세스 platform으로 활용 가능함.
- 새로운 파장을 통한 유선 방송 서비스 가능

6. 기 대 효 과

본 ATM-PON 시스템의 개발 결과와 확보된 핵심 기술은 경제성 있는 ATM-PON 광가입자 시스템을 성공적으로 상용화하는 데 크게 기여를 할 것이며, 예상되는 기대효과는 다음과 같다.

O 기존 전화용 동선과 새로운 광선로의 결합을 통해서 기존 전화 가입자에게 최대 52Mb/s 급까지의 초고속 정보통신서비스를 보다 경제적으로 제공함으로써 MIC에서 추진중인 초고속정보통신망 구축사업을 보다 원활하게 추진할 수 있는 기반 제공

O PON은 동선에 의한 관로 포화율을 줄이고, 최소 20Km이상의 전송거리를 확보함으로써 전송거리가 5km내외인 기존 동선루프의 한계를 극복하는 최적의 대안으로 부상될 것이며, 로컬국사(Central Office)의 수를 축소시킴으로써 가입자망 구축비용의 절감효과를 통해 치국계획의 전환을 이룰 수 있음

O TDMA-PON/FTTH 기반의 FITL은 국내에서 2002년이 '시범사업의 해'이며, 2003년이 '상용서비스의 해'로 기록될 전망이며, 2005년 이후에는 본격적으로 적용될 전망임.

O 북미에서 PON 시장은 2004년 20억불 가량의 시장을 형성할 것으로 예측되고 있으며(RHK 자료), 그 이후 급속한 보급이 이루어져 2006년경에는 PON을 포함한 FTTH 가입자 수가 265만 가구에 이를 것으로 예측하고 있음.(KMI Corp. 자료)

SUMMARY

1. Subject

A study on the development of low-cost access equipment technology

2. Purpose and significance of the project

A. Purpose

The purpose of this project is to implement a low-cost optical access network in which the optical cable can be extended directly into the customer's premise or to the neighbor of the customer place with a cost comparable to that of the xDSL system utilizing the existing copper cable. The scope of the project includes the development of ATM-PON (Passive Optical Network) technology with splitting ratio of 64, OLT(Optical Line termination) with a switching capacity of 622Mb/s 32x32, Pole and Desk-top ONUs, and VDSL modern chip to transmit more than 20Mb/s over the existing telephone line. It also includes development of access and service node interface technology to provide various services such as voice and broadband multimedia, and so on.

B. Significance of the project

The broadband access network are being deployed in various schemes, namely xDSL utilizing the existing access infra structure, FITL(Fiber In The Loop) using optical fibers, RITL(Radio In The Loop) using wireless radio channel, and satellite, etc. The access network has been undergone a drastic change in recent few years with the wide deployment of xDSL and HFC. It was very successful in providing a high-speed internet access. It, however, has several problems described in the following.

First, the current ADSL network has a limitation in bandwidth and does not provide the differentiated services. The communication service provider needs to create new services compensating the revenue decline expected in the voice service.

The new services is surely realized on the high quality network in which the differentiated services are provided, the communication security is guaranteed, and the wide range of bandwidth is available to meet the ever increasing bandwidth demand from the user. The second problem is the so-called "digital divide" problem. The ADSL is deployed only in the highly populated area such as the apartment complex. The way of living, the culture, or even the competitiveness of the people tends to be determined by the accessibility to the high-speed network. The ADSL cannot, however, effectively be deployed in the rural area, the suburban, the single-family residential area, or the other remote area,

The optical access networks deeply deployed into the access network - namely, FTTH, FTTC, FTTN - are being considered the solution to overcome the limitation of the current high-speed access network. Especially, the PON(Passive Optical Network) is recognized as the cost effective optical access scheme and therefore there has been a lot of activities on the standardization, system developments, and field trials for the PON access networks in the North America, Europe, and Japan.

This project aims to realize a FTTC/N/H optical access network providing the bandwidth ranged from a few Mb/s to hundreds Mb/s in a cost-effective way. To achieve the goal of low-cost, we chose PON scheme in which multiple customers can share a single optical fiber through a passive optical splitter. ATM was chosen as the data link protocol for QoS and the communication security. Most of the core technologies have been developed in the project and they include l0Gb/s ATM/IP switch, ATM layer processor, ATM-PON MAC, and ONU intgrated function chip, and VDSL modem chip. The object of the low-cost has successfully been achieved as the result of all this effort.

The capacity of ONU was reduced to a single user in the case of FTTH and to 10 ~30 users in the case of FTTC/N. The coverage of PON is up to 20Km and therefore users living in the remote place can access the network with a bandwidth over l0Mb/s. The another feature of PON is the dynamic bandwidth allocation. The whole bandwidth of PON link can be temporary allocated to a single user on demand bases.

Consequently, the ATM-PON access network is considered a solution to compensate the demerit of the current ADSL network and also regarded as an effective scheme for the FTTH network expected to corne after xDSL. In recent few years, the cost of the optical transceiver has been drastically reduced and therefore the biggest barrier against FTTH are disappearing. It make the prospect of wide-scale FTTH deployment even more bright.

3. Contents and scope

A. The final goal of the project

The goal is to implement a low-cost optical access network in which the optical cable can be extended directly into the customer's premise or to the neighbor of the customer place with a cost comparable to that of the xDSL system utilizing the existing copper cable. The scope of the project includes the development of ATM-PON (Passive Optical Network) technology with splitting ratio of 64, OLT(Optical Line termination) with a switching capacity of 622Mb/s 32x32, Pole and Desk-top ONUs, and VDSL modem chip to transmit more than 20Mb/s over the existing telephone line. It also includes development of access and service node interface technology to provide various services such as voice and broadband multimedia, and so on.

B. The scope and contents of the scope

◇ Development of a low-cost OLT/ONU system based on PON

o Network architecture: ATM or IP based PDS(Passive Double Star) network

o Capacity of OLT: 128x128 155Mb/s switching capacity (20Gb/s)

o ONUs : Electric pole type(FTTC) and desktop type(FTTH) ONUs

o Subscriber bandwidth: FTTC type(l0Mb/s), FTTH type(30Mb/s)

o PON link transmission speed: ITU-T recommendation are supported, (symmetric type: 155Mb/s both for up and down stream, asymmetric type: 622Mb/s down and 155Mb/s up.)

o PON splitting ratio: 32 (up to 64 in the maximum)

o The number of ONU: 1024

o Services: POTS, VDSL-based broadband multimedia services

o ICs: ATM/IP switch IC, PON MAC chip

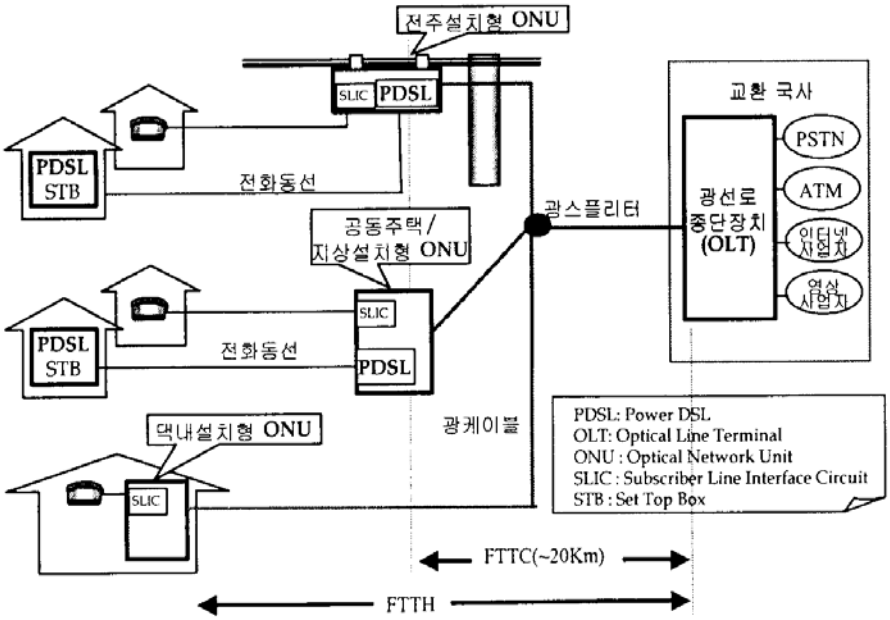
※ Electric pole-type ONU features

- Services: POTS, VDSL(PowerDSL)-based multimedia
- Data rate: PON link transmission rate
- Data link protocol: ATM
- The number of subscribers: 8~12 subscribers

-Bandwidth per subscriber: 1~10 Mb/s
-Weight: 15kg for 8 subscribers
-Dimension: 600x300x300 mm^3 for 8 subscribers

◇ Development of a VDSL modem chip
o Modulation scheme: ITU-T proposal is supported
o Transmission media : telephone cable
o Transmission distance: up to 7km with a rate-adaptive feature
o Transmission rate : 1.5~52Mb/s in the down stream(could reserve the requirement of over 26Mb/s in consideration of the cost)
o Power consumption : less than 1 Watts with 1,5 V voltage supply(could be changed according to the status of the available domestic foundry.)
o Semiconductor technology: 0.25um CMOS (could be changed according to the status of the available domestic foundry.)
o The price goal: unit price $30

C. Target Network Diagram



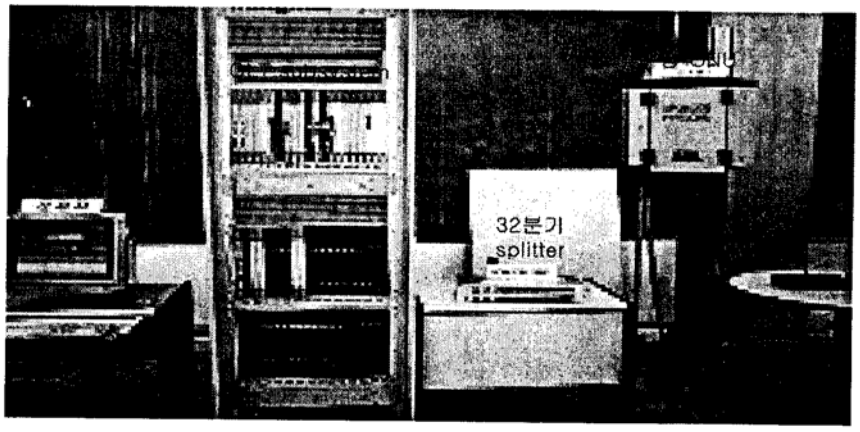
* PDSL means a VDSL
* The shadowed elements are included m the scope of the project

4. Results

In 1999, the first year of the project, the core technology development and system design for ATM-PON ONU/OLT were conducted. In 2000, the prototype for the ATM-PON system was designed, fabricated and tested. The development of the core technology has been performed following the first year. In final year, a commercial model for ATM-PON system was developed and the development for core chipset was completed. The major results for research and development activities are as follows.

A. ATM-PON system

(Photograph of the whole ATM-PON system)



intems		
sub-system	function block	Features
OLT	Service node interface	- ATM/STM1, ATM/STM4c, ATM VP/VC PVC - I00BASE-T interface - V5.2 PSTN interface - nx64 TDM leased line interface
	Capacity	- 622Mb/s 32x32 ATM cell switch (20Gb/s capacity)
	Access interface	- ATM-PON MAC Master function Asymmetric: 622Mb/s down, 155Mb/s tip Symmetric: 155Mb/s both for down and up
	Protection	- 1:1 protcction(switch, processor, interface plug-in unit)
	Concentration	- conentration ratio variable in the range of 1:1 28:1 (622Mb/s PON 28 port -> 1:28 concentration ratio)
	ATM layer processing	- VP, VP/VC switch (65K connection) - Support CBR. VBR. ABR, UBR - UPC function(PCR, SCR, MBS)

Items		Features
sub-system	Function Block	
Access Distribution Network		-Maximum 1:32 split -support full duplex protection -maximu transmission distance : 20km
Out door ONU (FTTC/xDSL)	Access Network Interface	-ATM-PON MAC slave function sspeed : the same as that of OLT -2 level priority DBA
	ATM Channel	-VP,VP/VC operation - UPC function(PCR, SCR, MBS)
	Subscriber Interface	-Broadband : VDSL,(ADSL)etc. - Narrow band :PSTN, SHDSL -Installation : electric pole, wall to. cover 20~30 subscribers weight. 20kg, Dimension 40x50x20 cm
Indoor ONU (FTTH)	Access Network Interface	-ATM-PON MAC slave function sspeed : the same as that of OLT -2 level priority DBA
	Home network	- ATM 25Mbps ,10/100BASE-T

B. Equipment cost per subscriber

Final goal	Result	
Comparable to the cost of ADSL technology ($300as of 1999)	FTTC/VDSL	$ 180 (excluded user's modem)
	FTTH	$ 500

*The cable installation cost was not included in the price estimation

C. Core technology and ICs developed in the project

IC name	Function and Feature
ATM-PON Master IC	ATM-PON Master PON-MAC/DBA function, Support of 64 splitting ratio
ATM-PON Slave IC	ATM-PON Slave function, TDMA MAC
10Gb/s variable packets witch	622Mb/s 16x16 switch, ATM cell IP packet switch Output buffer shared memory switch, 8 level QoS.
ATM layer processor	622Mb/s ATM Cell layer processing, LPC, real time OAM, QoS buffering
VDSL modern chip	Support ITU-T Standard, QAM modulation, asymmetric 26Mb/s in ds and 13Mb/s in us, symmetric 13Mb/s
ONU function IC	ATM-PON slave and ATM layer processing
ATM Circuit Emulation	AAL1 SDT/DBCES, 8 TDM channel, 256 VCC

5. Applications of the results

The FTTC or FTTH based optical access network can be built in a cost-effective way with ATM-PON system. The possible optical access network configurations are as follows:

O FTTC/VDSL Network

-Provides more than 20Mb/s high-speed service by installing ONU near to the subscriber's place and using the existing telephone copper line in the final drop section to the subscriber.

-Major application area is the rural area and the single-family residence area.

O FTTH/FTTB Network

- Installing optical fiber to subscriber premises or business offices for unlimited bandwidth provision.

O Integrated Access Platform

- Integrated services for narrow band and broadband

6. Expected effects

The commercial model system of ATM-PON and the related core technologies are planned to be transferred to the manufacturers and expected to finally be commercialized. The expected effects are as follows:

O It can provide high-speed information communcation service up to 52Mb/s to the existing telephone subscribe1· by combining the existing copper wire and new optical fiber in FTTC network.

O ATM-PON technology based on the low-cost passive optical devices will significantly reduce the initial fiber, deployment cost which is considered as the major obstacle in the way to the full optical network,

O Core chipsets such as ATM/IP switch, revised ASAH-L4, APMC, APSC, ONUC, VDSL modern chip, etc. will be used for the low-cost and moderate speed multimedia access.

O The TDMA-PON/FTTH will be in superior competition with the current copper subscriber network in terms of the channel cost per subscriber and the performance.

CONTENTS

Chapter 1. Introduction
Section 1. Objectives
Section 2. Scope of the Project
Section 3. Research Methodology

Chapter 2. Development of ATM-PON System
Section 1. System Design
Section 2. Core Technology

Chapter 3. Implementation and Test of Practice Model
Section 1. OLT
Section 2. ONU
Section 3. Web-based System OAM
section 4. System Integration Test

Chapter 4. Development of Core Chipset for ATM-PON
Section 1. Overview
Section 2. Implementation of Core Chipset

Chapter 5. Conclusion

Abbreviations

Appendix

목 차

제 1 장 서 론

제 1 절 연구의 목적 및 필요성
제 2 절 연구의 내용 및 범위
제 3 절 연구수행방법 및 보고서 체계

제 2 장 ATM-PON 시스템 개발

제 1 절 시스템 설계
1. ATM-PON 고려사항
2. 시스템 기능 및 구조
3. 시스템 제원

제 2 절 핵심기술
1.버스트모드 광트랜시버
2. PON MAC/DBA
3. ATM/IP 고속 스위치
4. 고속신호 백플레인 전송
5. QAM-VDSL 모뎀 기술

제 3 장 실용모델 제작 및 시험

제 1 절 OLT
1. 개요
2. 광대역 셀프
3. 협대역 셀프

제 2 절 ONU
1. 개요
2. 전주형 ONU
3. 데스크탑 ONU

제 3 절 웹 기반시스템운용관리
1. 개요
2. EMS구조
3. 운용관리 방법
4. 감시제어 및 서비스 정합

제 4 절 시스템 통합시험
1. 시험시스템구성
2. 시험항목
3. 시험결과 및 분석

제 4 장 ATM-PON용 핵심 칩셋 개발
제 1 절 개요
제 2 절 핵심 칩셋 구현
1. ATM/IP 패킷 스위치
2, ATM-PON Master Controller (APMC)
3. ATM-PON Slave Controller (APSC)
4. ATM 계층처리 기능칩 (ASAH-L4)
5. QAM-VDSL 모뎀 칩
6. AAL1 SDT/DBCES 기능

제 5 장 결론

영문약어표

부록

표 목 차

<표 2-1> 제공 서비스
<표 2-2> ATM-PON 시스템의 주요제원
<표 2-3> 시험 결과 요약
<표 3-1> 시스템 시험 항목
<표 4-1> ATM-PON 용 칩셋의 주요 제원
<표 4-2> QAM-VDSL 모뎀의 성능 실험 결과
<표 5-1> 연차별 연구 개발 내용

그림 목차

(그림 1-1) 목표 망 구성도
(그림 2-1) ATM-PON 시스템의 기능구성도
(그림 2-2) ATM-PON 시스템 구조
(그림 2-3) ATM-PON 시스템
(그림 2-4) TDMA 기반의 상/하향 데이터 전송
(그림 2-5) OLT 와 ONU 의 기능 블록
(그림 3-1) ATM-PON OLT (POLS) 랙 구성도
(그림 3-2) ATM-PON OLT (POLS) BB-Shelf의 유니트 실장도
(그림 3-3) ATM-PON OLT (POLS) TPLB의 유니트 실장도
(그림 3-4) TBIU 유니트 구성도
(그림 3-5) TPOU 유니트 구성도
(그림 3-6) 백 플레인 셀 포맷
(그림 3-7) 두 개의 SE-1 칩을 사용한 20Gbps 스위칭
(그림 3-8) SE0/SE2 FPGA 구조
(그림 3-9) TMCU 프로세서 보드 전체의 불록도
(그림 3-10) TEIU 구성도
(그림 3-11) TBPU 구조
(그림 3-12) TPLB 블록도
(그림 3-13) Timing for High Speed Serial Interface (8.192Mbps)
(그림 3-14) 19인치 함체용 ONU 형상
(그림 3-15) 옥외 함체용 전주 형 ONU
(그림 3-16) 전주형 ONU 전체 기능 블록
(그림 3-17) PCCU 보드(MPC860 보드) 전체 블록도
(그림 3-18) 데스크탑 ONU의 외관
(그림 3-19) ATM-PON EMS 구성도
(그림 3-20) ATM-PON EMS 서버 구조
(그림 3-21) ATM-PON EMS 클라이언트 기능 블록
(그림 3-22) ATM-PON EMS 클라이언트 구조
(그림 3-23) EMS 서버-클라이언트간 운용관리 정보 패킷 구조
(그림 3-24) EMS 서버-운용관리 불록 간 운용관리 정보 패킷 구조

(그림 3-25) ATM-PON 시스템 트래픽 제어 및 폭주제어 기능 구조
(그림 3-26) 감시제어 구성도
(그림 3-27) 서비스노드 인터페이스 유형
(그림 3-28) V5 기반 서비스정합 기능구조
(그림 3-29) VB5 기반 서비스 정합 기능구조
(그림 3-30) ATM-PON 시험 시스템 구성도
(그림 4-1) ATM-PON 시스템의 핵심칩셋 구성도
(그림 4-2) ATM/IP 패킷 스위치 칩 외관
(그림 4-3) 스위치 입출력 데이터 포맷
(그림 4-4) 스위치 칩 블록도
(그림 4-5) APMC 주요 블록도
(그림 4-6) APSC 칩의 블록도
(그림 4-7) ASAH-L4 칩 기능 구성도
(그림 4-8) QAM-VDSL 모뎀의 기능블록도
(그림 4-9) 블라인드 등화기를 이용하여 왜곡 보상된 수신 신호의 EYE
(그림 4-10) 블라인드 등화기를 이용하여 왜곡 보상된 수신 신호의 신호성상도
(그림 4-11) AAL1 기능 칩 구성도

제 1 장 서 론

제 1 장 서 론

제 1 절 연구의 목적 및 필요성

정보화 사회를 지향하는 사회적 요구와 사용자 욕구에 부응하기 위해 정보통신 산업은 다각적인 방면에서 급속한 변화가 이루어지고 있다. 특히 액세스망 분야에서는 기존 동선 전화선을 이용하여 수 Mb/s 급의 고속 데이터를 전송하는 ADSL(Asymmetric Digital Subscriber Line)이 1998년 이후 급격히 보급되어 2001년11월 현재 가입자가 4백만에 이르고 있다. 케이블모뎀, LAN 방식, 위성 등 기타 다른 방식으로 접속하고 있는 가입자를 포함하면 총 7백만 가입자가 Mb/s 급 초고속서비스를 받고 있다. 이제는 대부분의 일반인들이 인터넷을 통하여 생활 정보를 얻고 있고, 인터넷이 보편화되지 않았던 시대로 돌아가는 것은 상상할 수도 없게 되었다. 가히 초고속 정보 통신이 생활화된 시대에 살고 있다 하겠다.

그러나, 급속히 보급된 현재의 초고속 통신망은 풀어야할 몇 가지 과제를 안고 있다. 우선 통신사업자가 가지고 있는 문제로서 현재의 음성서비스, 전용선 서비스에 필적할 수 있는 새로운 서비스의 창출이다. 새로운 서비스는 기존의 음성급 서비스, 인터넷 이외에도 텍스트, 화상, 영상이 복합화 된 다양한 응용서비스와 유선, 무선 등 다양한 접속 형태를 가지며. QoS(Quality of Service)와 통신보안을 보장하는 고품질, 고 신뢰성 서비스를 경제적으로 제공할 것을 요구하고 있다. 통신 사업자들은 이를 위해 현재 가입자당 평균 30kbps 의 트패 픽 발생을 가정하여 설계된 통신망을 가입자당 수 Mbps의 평균 트래픽이 발생하는 경우를 수용할 수 있도록 통신망 개선을 추진하고 있다. 이러한 새로운 수요에 대처하기 위해 초고속 가입자망은 현재의수 Mb/s에서 10Mb/s 이상으로 대역폭을 확대할 것이 필요하며, 동시에 QoS가 보장되는 차별화된 접속 기능을 갖도록 개선할 것이 요구된다.

두 번째 문제는 현재 초고속 가입자망이 아파트 등 집단 주거지 위주로 구축되어 있다는 것이다. 농어촌, 일반 주택, 소규모 다세대 주택 등에 ADSL 등 현재의초고속 가입자망을 설치하기에는 성능과 경제성 문제로 보급이 지연되고 있다. 초고속 서비스를 받지 못하는 지역은 문화적으로도 소외되는 소위 "digital divide" 가 사회적 문제로 제기되고 있는 상황이다. 이를 해결하기 위해서는 가입자까지의 거리, 가입자 주거 형태에 관계없이 경제적이며 안정적 품질을 갖는 가입자망을 제공할 수 있는 기술의 개발이 요구된다.

초고속 가입자망은 기존 가입자망 기반 시설을 그대로 활용하는 xDSL, 광 선로 기술을 기반으로 하는 FITL(Fiber In The Loop), 무선기술의 RITL(Radio In The Loop), 위성 등 다양한 방안이 있다.

xDSL 은 3.6km 까지 최대 6Mb/s의 데이터 서비스를 제공할 수 있는 ADSL이 대량으로 보급되어 있고, RITL로는 광대역 무선 LAN이 가입자망 영역으로 확장되고 있는 추세이다. FITL은 망사업자의 단국에서가입자까지에 이르는 피더선, 분배선, 인입선으로 구성된 가입자 선로의 일부 혹은 전부를 광으로 대체하는 방식이다. 광이 종단된 위치에 따라 FTT Cab(Cabinet),FTTC(Curb), FTTN(Neighbor), FTTO(Office), FTTB(Building) 등의 방식과 궁극적으로 가입자 댁내까지 광선로를 설치하는 FTTH(Home), 그리고 기존의 CATV의 동축 케이블 분배 망 일부를 광 선로로 교체한 HFC(Hybrid Fiber Coax)방식이 있다. 국내에서는 대형 빌딩에 대한 FTTB망이 1990년대 후반 집중적으로 설치되었으며, 현재는 규모가 작은 빌딩으로 보급이 확대되고 있다. HFC도 1990년대 후반 케이블모뎀을 이용한 초고속 서비스를 위해 동축케이블 분배 망을 개선하는 방안으로 적용되었다. 이와 같이 1990년대 후반부터 FITL 방식이 다양한 형태로 개발, 적용되어 왔으며, 현재는 광 선로를 좀더 가입자에 접근시키기 위한 FTTC,FTTN,FTTH 광가입자 시스템이 개발되고 있다. FTTC/FTTN/FTTH를 경제적으로 구현하는 방식으로는 수동광분기기를 기반으로 하는 PON(Passive Optical Network) 이 유력한 방식으로 인식되고 있으며, 북미, 일본, 유럽 등을 중심으로 관련 기술의 표준화, 시스템 개발 및 사업 적용이 진행되고 있다.

본 연구 개발은 수 Mb/s에서 수백 Mb/s 범위의 대용량 대역폭을 가입자 요구에 따라 융통성 있게 제공하고, 광선로를 가입자 댁내 혹은 인근에 설치하는 FTTC/N/H 광 가입자망을 저가로 구축할 수 있는 기술을 개발하는 것을 목표로 하였다. 개발된 광가입자망은 「OLT-가입자 분배 망-ONU」 로 구성된다. 가입자 분배망은 망 단국에 설치되는 OLT와 가입자 댁내 혹은 가입자 인근 지역에 설치되는 ONU 사이를 연결하는 광선로를 의미한다. 저가 구현을 위해 한 개의 광섬유를 여러 가입자가 공유하는 PON 방식을 가입자 분배 망으로 선택하였다. 그리고, 가입자규모가 적은 경우에도 초기 투자 부담이 적도록 시스템 용량, 구조 설계에 고려하였으며, 가입자 채널당 비용 구성비가 높은 ONU의 저가 화에 많은 노력을 하였다. 또한 ONU, OLT의 주요 기능부들은 각각 단일 칩으로 구현하여 시스템 저가 화를 이룰 수 있도록 하였다. QoS 의 보장과 보안성 확보를 위해 ATM을 데이터 링크 프로토콜로 사용하였고, 주요 핵심 기능인 ATM 계층처리칩 및 스위치칩을 자체 개발하여 적용하였다.

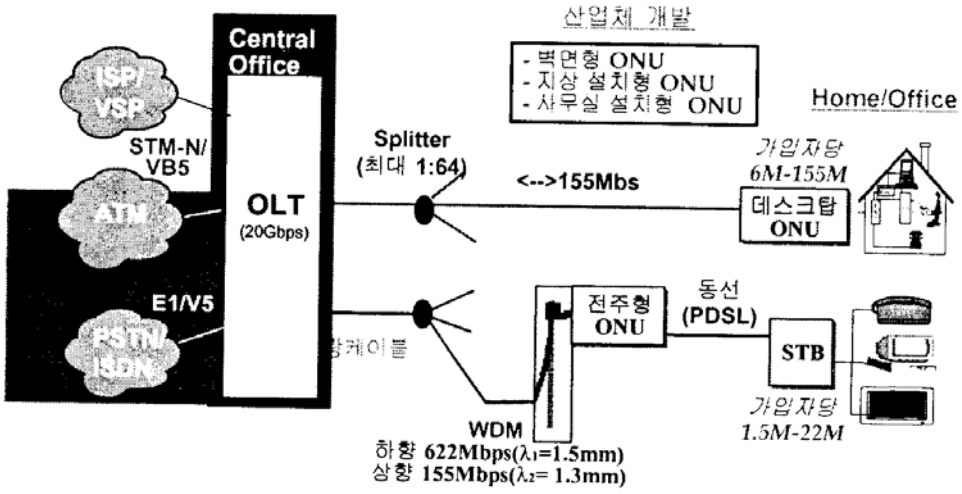
PON 방식을 이용할 경우 ONU의 가입자 수용 규모를 FTTH 경우는 단일 가입자, FTTC/N 경우는 10~30 가입자 규모로 줄일 수 있고, 전송 거리도 최대 20km에 이르기 때문에 농어촌, 일반주택지, 소규모 다세대 주택 등에 경제적으로 적용하기에 적합하다. 또한 망 단국에서 가입자 방향인 하향으로는 622Mb/s, 그 반대 방향인 상향으로는 155Mb/s의 광전송 속도를 가지며, 32개의 ONU가 한 광 선로를 공유할 경우 ONU당 평균 하향 20Mb/s 상향 5Mb/s의 대역폭 제공이 가능하다. 또한, PON 방식의 고유 특성으로서, 가입자가 요구할 경우 순간적으로 광선로 전체 속도, 즉 155Mb/s 혹은 622Mb/s 까지 한 ONU가 사용할 수 있도록 동적으로 대역폭을 할당할 수 있다.

이러한 특성을 고려해 볼 때 본 연구 개발에서 추진한 ATM-PON 가입자 망은 전술한 현재의 초고속 가입자망의 현안을 해결하는 방안이며, 나아가서 궁극적인 FTTH 망을 구축하는 유력한 방식이 될 것이다. 최근 1-2년 사이 FTTH망의 보급에 큰 장애가 되어 왔던 광송수신부품 가격이 급격히 하락하고 있어 FTTH망의 본격적이 적용 전망을 더욱 밝게 해주고 있다.

제 2 절 연구의 내용 및 범위

1. 최종 연구목표

기존 동선 전화선 수준의 비용으로 가입자 댁내, 혹은 가입자 근처까지 대용량 광케이블을 설치하기 위한 경제적 광가입자망의 구현을 최종 목표로 하며, 이를 위해 최대 64분기를 갖는 ATM-PON(Passive Optical Network) 기술, 622Mb/s단위로 32x32 ATM 스위치 기능을 갖는 OLT, 전주 형 및 Desk-top형 ONU, 기존전화선을 활용하기 위한 고속 디지털 모뎀 등을 각각 저가, 상용화 수준으로 개발하고, 전화, 광 대역 멀티미디어 서비스 등 다양한 통신 및 영상 서비스를 수용하기위하여 가입자와 서비스 노드에 협대역 및 광대역의 다양한 접속 기능을 제공하는 기술을 최종적으로 개발한다.



(그림 1-1) 목표 망 구성도

2. 연차별 연구내용 및 범위

가.1차년도 (1999): <u>핵심 기술 설계/개발, 시스템 설계</u>

1) 시스템 엔지니어링

○ PON 시스템 벤치마킹

○ PON/VDSL 사용자/시스템 요구사항 정의

○ PON 시스템 설계 및 기능규격서 작성

○ PDS(Passive Double Star) 네트워크 보호복구방식연구

2) OLT/ONU 소요 핵심기술 개발

○ OLT 설계 및 핵심기술 개발

○ 저가형 ONU/STB 설계 및 핵심기술 개발

3) Power DSL 핵심기능 설계 및 시뮬레이션

○ PDSL, 기능 규격 정의 및 표준화 활동

○ 변복조 알고리즘 개발

○ Software 탑재 방식으로 복수의 변 복조 방식을 수용하는 PDSL 모뎀 Platform 보드 설계 및 제작.

○ 기타 모뎀 물리 계층 부가 기능 설계

나.2차년도 (2000) : <u>시스템 시작품 제작/시험</u>

1) 시스템 엔지니어링

o 시스템 벤치마킹 계속

○ 사용자 요구사항 / 시스템요구사항 보완

○ TDMA 기반 ATM-PON 시작품 시스템 설계, 제작 및 시험

2) ATM/IP기반 OLT장치 시작품 개발

○ 622Mb/s급 32x32 ATM/IP Switch Fabric 설계 및 실험

○ 32분기 하향 622Mbps, 상향 155Mb/s ATM-PON 실용 개발

○ 대용량 처리 backplane 인터페이스 기술 개발

○ ITU-T표준 하향 622Mb/s, 상향 155Mb/s급 PON-MAC master ASIC 칩 설계

○ 10Gb/s급 ATM/IP겸용 패킷 스위치 칩 설계

○ 고밀도 광 선로 종단/분배/시험 모듈 제작 및 실험

○ TDMA기반 ATM-PON 감시제어 및 유지보수 기능 개발

○ TDMA기반 가입자 대역 할당 알고리즘 및 연결 관리 기능 개발
○ TMN기반 광가입자 액세스 망 통합관리 Agent
3) 저가형 ONU/STB 시작품 개발
○ 하향 622Mb/s, 상향 155Mb/s급 PON-MAC slave 칩 ASIC 안정화 보완
○ 저가형 155Mbps 버스트모드 광 송신기 개발
○ 멀티미디어 정합 기능 개발
○ 집선 및 다중화 ASIC 칩 설계
○ 고밀도 PON기반 광가입자망 유지보수, 감시제어 기능 개발
○ 급전 기능 설계 및 실험
4) Power DSL 모뎀 칩 설계
○ QAM-Power DSL 모뎀 규격 정의
○ 고속 QAM 변 복조 알고리즘 설계 및 최적화
○ 고성능 전송거리 확장(RS 부호화 및 인터리빙) 상세 설계
○ QAM 방식 PDSL 모뎀 Platform 보드(PDSL 모뎀 시작품)를 이용한 알고리즘 검증
○ QAM 방식 PDSL 모뎀 칩 구현을 위한 핵심 core 개발: equalizer, clock/timing recovery
○ PDSL 모뎀 칩 설계 (0.25um 혹은 0.18um CMOS 적용)

다. 3차년도 (2001) : <u>실용모델 시스템 개발</u>
1) 시스템 엔지니어링
○ ATM-PON 실용 모델 시스템 규격 작성 및 시스템 시험 평가
○ ATM-PON 시스템 요구사항 작성
○ ATM-PON 광가입자 사업화 방안 모색
○ 실용모델 시험 및 산업체 제품 제작지원
2) ATM-PON OLT/ONU 실용모델 시스템 개발
○ PON 광선로 종단/분배/시험 모듈 안정화 보완
○ OLT 기능 개선, 안정화, 보완 개발·
○ OLT 시스템 연결 관리, 감시제어, 운용관리부 안정화 보완
○ 전주형/ Dcsk-Top형 ONU 기능의 저가화, 안정화 보완 개발
○ ONU 장치 감시제어, 운용관리부 안정화 보완

○ 광가입자 액세스망 통합 관리 시스템 개발

3) ATM-PON 핵심 기술 개발

○ ATM/IP 패킷 스위치칩 제작 및 20Gb/s ATM 스위치 패브릭 구성

○ PDSL 모뎀 칩 설계 및 시스템 적용

○ ATM-PON MAC 2차 버전 칩 설계 및 시스템 적용

○ 소형 ONU 통합 기능 칩 설계

3. 최종 연구 결과 요약

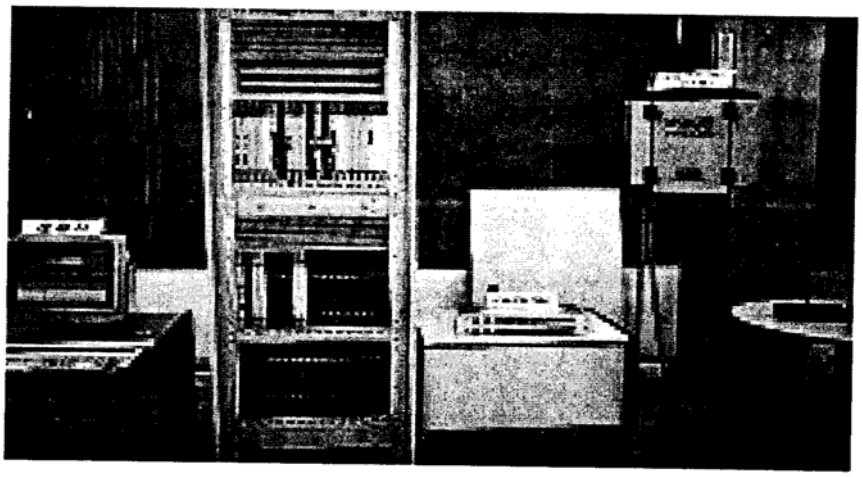
가. ATM-PON 실용 모델 시스템 개발 완료

1) 시스템 제원

항목		제원
서브시스템	기능부	
OLT	서비스노드 접속	- ATM/STM1, ATM/STM4c, ATM VP/VC PVC 연결 - 100BASE-T 접속 - V52 PSTN 접속· - nx64 TDM 전용선 접속
	용량	- 622Mb/s 32x32 ATM 셀 스위치 (20Gb/s 용량)
	가입자망 정합	- ATM-PON 정합 Master 기능 비대칭: 하향 622Mb/s, 상향 155Mb/s 대칭 : 하향 155Mb/s, 상향 155Mb/s
	보호 절체	- 1:1 보호 절체(스위치, 프로세서, 정합유니트)
	접선율	- 1:1 ~ 28:1 범위 운영 (28:1 경우 622Mb/s PON 28 포트 설치 가능)
	ATM채널운영	- VP, VP/VC 스위치(총 65K 연결 지원) - CBR, VBR, ABR, UBR 지원 - UPC 기능(PCR, SCR, MBS)
분배망		- 최대 1:32분기 - full duplex protection지원 - 최대 전송 거리20Km
옥외ONU(FTTC/xDSL)	가입자망 정합	- ATM-PON 정합 slave 기능 - 지원속도 OLT 와 동일한 대칭/비대칭 2 등급 priority에 따른 DBA 운영
	ATM 채널	- VP, VP/VC 운영 - UPC 기능(PCR, SCR, MBS)
	가입자정합	- 광대역: VDSL,(VDSL)etc - 협대역: PSTN, SHDSL - 설치위치: 전주, 벽면 등 20~30 가입자 규모
옥내 ONU (FTTH)	가입자망 정합	- ATM-PON 정합 slave 기능 지원속도: OLT 와 동일한 대칭/비대칭 2 등급 priority에 따른 DBA 운영
	댁내망 정합	- ATM 25Mbps 정합, 10/100BASE-T 정합

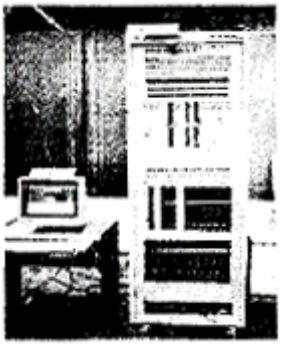
2) 시스템 구성

□ 전체 시스템



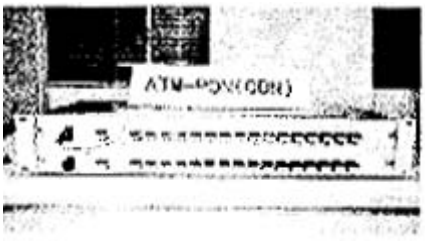
□ OLT

항목	설명
기능	- 가입자망정합, 서비스노드조합 - ATM 채널 다중 및 교차연결 - ATM 트래픽 관리
구성	- TPOU 등 총 9종 유니트 - 2.5Gb/s 용량/유니트 - 유니트간 1+1 보호 절체
후면판	- 1Gb/s 고속 데이터선 - 40Gb/s 용량
운영관리	- 장치 관리자 접속 RS232 - 운영관리시스템접속 TCP/IP



□ PON 분배장치

항목	설명
기능	- 광수동 분배 - 광선로 보호 절체
손실	- 8분기 - 16분기 - 32분기
설치위치	OLT, ONU 사이 옥외 광선로 구간

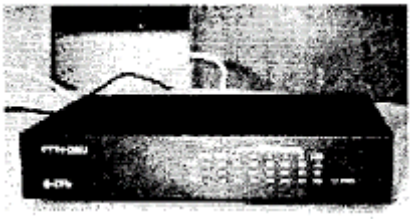


□ 전주 설치형 ONU(FTTC-ONU)

항목	설명
기능	- PON 가입자망 정합 - 가입자 정합 - ATM 채널 다중 - ATM 트래픽 관리
구성	- PSLU 등 총 3종
후면판	- 600Mb/s cellbus(ATM용) - 8Mb/s ST-Bus(TDM용)
운영관리	- 장치 관리자 접속 RS232 - ATM 채널을 통한 OLT 와 OAM 접속

□ 옥내형 ONU (FTTH-ONU)

항목	설명
기능	- PON 가입자망정합, 댁내망정합 - Bridge, IP routing - IPoA 혹은 Ethernet over ATM - DHCP server 혹은 NAT
구성	- 댁내망접속: ATM25, 10/100 Ethernet - PON 가입자망 접속



□ ATM-PON 운영관리 시스템

항목	설명
기능	- 가입자망정합, 서비스노드정합 - ATM 채널 다중 및 교차연결 - ATM 트래픽 관리
구성	- TPOU 등 총 9종 유니트 - 2.5Gb/s 용량/유니트 - 유니트간 1+1 보호 절체
접속	- 1Gb/s 고속 데이터선 - 40Gb/s 용량
운영관리	- 장치 관리자 접속 RS232 - 운영관리시스템접속 TCP/IP

나. ATM-PON 실용 모델 시스템 단가

본 연구에서는 전화선 모뎀 수준으로 광가입자 장치의 가격을 낮추는 것을 주요 목표로 하였고, 그 가격 수준은 사업 제안 시기인 1999년 현재 가격으로 가입자 채널당 300불 수준이었다. 본 항에서는 실용시스템을 양산하였을 경우 가입자 채널 당 재료비/제작비를 계산하였다. ONU가 가입자 채널당 가격에 많은 영향을 주고 있고, 특히 PON용 광 송수신기 모듈의 가격이 채널 단가에 크게 영향을 주는 것으로 분석되었다.

본 연구에서는 광송수신기 모듈의 개발이 연구 목표에서 제외 되었지만, 향후 국내 개발 가능성 타진과 양산 가격의 추정을 위해서 PON 모듈의 시험 제작을 추진하였다. 시험 제작은 국내 업체로부터 BIDI 모듈은 제공받고, Lucent 로부터 Burst-mode 전치증폭기, AGC 주증폭기, 클럭 추출 IC 등을 제공받아 모듈을 구성하였다. BIDI(Bidirectional) 모듈은 두 개의 서로 다른 파장을 사용하여 한 광섬유로 송신과 수신을 동시에 할 수 있도록 한 LD, PD, WDM 분기/결합기로 구성된 광 부품이다. PON용 광 송수신 모듈의 특성을 좌우하며, 가격의 대부분을 차지한다. 본 연구에서는 PON 광 송수신모듈의 시험 제작을 통해 국내 기술로 충분히 개발 할 수 있는 것으로 파악하였고, 향후 양산 시 가격을 예측할 수 있었으며, 본 가격 분석은 이러한 연구 결과에 기초한 것이다.

155Mb/s 상 하향 전송하는 PON 광 송수신기는 현재 OLT 용은 2500불, ONU 용은 850불 수준이다. 이러한 가격으로는 xDSL 등 다른 초고속망 대안과 가격 경쟁력을 갖지 못하며, PON 광가입자망을 본격적으로 적용하지 못한 가장 큰 이유가 되고 있다. 여기에는 BID1 모듈의 고성능화 및 저가화가 중요한 기술적, 경제적 문제로 분석되고 있다. ATM-PON 시스템 기능 및 구조를 규정하는ITU-T G.983.1 에서는 BIDI 모듈의 배제를 위해 두 가닥의 광섬유를 사용하여 송신과 수신을 별도의 광섬유를 통하여 하는 것도 허용하고 있다. 따라서. BIDI 모듈을 구비한 PON 광 송수신 모듈은 양산 적용할 경우에는 일반 광송수신기 모듈과 비교되는 가격을 형성해야 될 것이며, 현재 국내외 다수의 업체에서 저가, 고성능BIDI 모듈을 개발하고 있으므로, 곧 일반 광송수신기와 유사한 가격을 형성할 것으로 판단된다.

한편 2001년을 기점으로 155Mb/s 용 광송수신기 가격이 급격히 하락하여 9만 원대를 형성하고 있으며, 2002년에는 5~6만 원대로 하락할 것으로 관련 업계에서 전망하고 있다. 본 시스템 가격 분석에서는 이러한 점들을 고려하여 OLT용 155Mb/s PON 광 송수신모듈은 160만원, ONU용 광 송수신 모듈은 11만원으로 양산 가격을 추정하였다.

1) FTTC/VDSL 경우 VDSL, 가입자당 채널 단가

항목	설명	가격(원)	구성비
A	OLT 공통부: - rack & power(3 셀프 실장,1/3 가격만 계산) - 각 Shelf 내 공통 부는 프로세서 유니트, 클럭유니트, 스위치 유니트 각 2매씩으로 구성	15,760,000	2%
B	OLT 망정합부(1:1 접선 고려)	2,303,000	1%
C	OLT 가입자 정합 부(PON 2포트7, 광모듈 제외)	2,020,000	1%
D	OLT 가입자 정합 부 광모듈(PON 2 포트)	3,250,000	1%
E	1:32 수도 -광분배기(PON 2 포트 지원->2조)	3,000,000	1%
F	ONU 18 VDSL 가입자(광모 듈 제외)	3,510,000	91%
G	ONU 광모 듈	110,000	3%
가입자 채널당 가격. (A/4+B+C+D+E+64x(F+G))/(2x32x18)		214,000원	

(주) 1. 가입자 댁내에 설치하는 VDSL 모뎀은 가격 계산에서 제외되었음

2. PON 분기 율은 32분기

2) FTTH 경우 (32분기 PON에 대해서)

항목	설명	가격(원)	구성비
A	OLT 공통 부: - raCk & power(3 셀프 실장,1/3 가격만 계산) - 각 Shelf 내 공통부는 프로세서 유니트, 클럭 유니트, 스위치 유니트 각 2매씩으로 구성	15,760,000	10%
B	OLT 망정합부(1:1 접선 고려)	2,303,000	6%
C	OLT 가입자 정합부(PON 2포트, 광모듈 제외)	2,020,000	6%
D	OLT 가입자 정합부 광모듈(PON 2 포트)	3,250,000	8%
E	1:32 수도 광분배기(PON 2 포트 지원->2조)	3,000,000	8%
F	DesktopONU (광모듈 제외)	260,000	44%
G	DesktopONU 광모듈	110,000	18%
가입자 채널당 가격. (A/4+B+C+D+E+64x(F+G))/(2x32)		597,000원	

다. 핵심 칩 개발 결과물

칩명	주요 기능 및 제원
ATM-PON Master 칩	표준 ATM-PON Master 처리기능, PON-MAC/DBA 기능, 최대 64분기 지원
ATM-PON Slave 칩	표준 ATM-PON Slave 처리기능, TDMA 제어
10Gb/s 가변 길이 패킷 스위치 칩	622Mb/s 16x16 스위 칭, ATM 셀 및 IP 패킷 처리, 출력버퍼 공유메모리 스위치, 8등급 Qos
ATM 계층 처리칩	622Mb/s ATM 셀 양방향 처리, UPC, 실시간 OAM처리, Qos 버퍼 링
VDSL 모뎀 칩	국제 표준규격 만족, QAM 변복조 방식, 비대칭 하향 26Mb/s 및 상향 13Mb/s, 대칭 13Mb/s
ONU 통합 기능 칩	ATM-PON slave 및 ATM 계층처리 기능 통합
ATM Circuit Emulation	AAL1 SDT/DBCES 처리, 8 TDM 채널지원,2 56VCC 지원

라. 기타 연구 결과물

항목	연구 결과물
기술 문서	TDP(시스템 개발 문서) : 196편 TM(기술 메모): 158편
특허	국제특허 : 출원 13건 국내특허 : 등록 2건, 출원 7건
논문	국제발표 : 12편 국내발표 : 35편
프로그램	28건

마. 연구 협력 활동

항목	협력 기관	협력 내용
국제공동연구	Erlang System	10Gb/s 가변길이 패킷 스위치 칩 개발 -ETRI칩 기능 및 규격, ASIC 구현, 시험 및 시스템 적용 - Erlang 칩 구조 설계, ASIC 구현, 제작
국내공동연구	KT, 삼우통신, 두일전자, NDS	ATM-PON 시스템 개발 - ETRI : 기능규격, 설계, 제작, 시험 - KT : 기능 규격, 망 적용 계획 - 삼우통신, 두일 전자, NDS : 시스템 개발, 상용화
	서두인칩	VDSL 모뎀 개발 - ETRI : 기능 규격, 설계, 시험 및 적용 - 서두인칩 : 설계, 제작
위탁/용역	A-PACK	ONU 함체개발 - ETRI: 기능 규격 - A-PACK : 설계, 제작 및 시험
	ICU	ATM-PON 인터넷 적용 기술 - 적용시나리오 연구 - MPLS 기능 개발
	전북대	VDSL 모뎀 설계
	경북대	AAL2를 이용한 음성/데이터 동시 전송 방안
	항공대	Ethernet - PON 기술 조사

제 3 절 연구수행방법 및 보고서 체계

1. 연구수행방법 및 연구체계

저가형 광가입자 장비 기술 개발은 HAN/B-ISDN 사업, MAIN 사업 등 타 국책과제를 통하여 기 확보된 기술과 관련 산업체의 보유 기술을 최대한 활용하였으며, 연구개발 수행은 연구기관, 반도체 및 시스템업체, 통신사업자간 공동 분담 연구개발로 기술개발 역량 결집할 수 있도록 하였다. 핵심 기술의 자체 개발을 통한 시스템경쟁력 확보를 위하여 ATM_PON 주요 핵심 기술(ATM-PON MAC, ATM 스위치,VDSL 모뎀칩 등)의 자체 개발을 추진하였다. 또한 사업추진 관련 업무협의회를 최대한 가동하고 연구원은 연구시제품 개발 시 최대한 공동연구 산업체의 상용화 요구조건을 수용하여 연구시제품의 상용제품화를 손쉽게 추진하도록 하였다.

본 연구 개발이 진행되는 동안 국내 통신장비 제조업의 시장 상황이 극도로 악화되어서 공동연구 참여 업체의 원할한 연구 참여에는 많은 어려움이 있었다. 당초 4개 업체가 본 연구에 참여하였으나, 1개 업체가 시장 악화로 최종연도에 참여하지 못하였다. 그러나 최종연도에 KT가 본 사업에 공동연구업체로 참여하였고 나머지 3개 업체가 계속 공동연구를 추진하여 성공적으로 연구 목표를 달성할 수 있었다.

본 연구를 통하여 광 가입자망 기술의 세계적 추세의 지속적 파악을 통해 경쟁력 있는 핵심 기술을 개발하고, 가입자망 진화전략에 따른 소요 시스템 규격 및 기반기술을 개발하여 중. 장기적인 관점에서 경쟁력이 확보되도록 하였다. 개발제품의 국제 경쟁력 확보를 위하여 본 시스템의 핵심 기술인 10G 용량의 ATM/IP 패킷 스위치 칩, ATM-PON MAC master 및 slave 칩, VDSL 모뎀 칩, 소형 ONU 통합기능칩 등을 자체 개발하여 상용모델에 조기 적용될 수 있도록 하였다.
본 연구에서 ETRI는 주관연구기관으로서 전체 기술개발을 총괄하고 시스템기술과 핵심기술 개발을 주도하였으며, 참여 기업체는 시스템 개발 구현 및 상용화 추진을 담당하였으며, 통신사업자는 사용자 요구사항, 시스템 기술 규격 작성, 광 가입자망 시범 서비스 제안 등의 역할을 담당하였다. 그리고 연구수행을 효율적으로 추진하기 위하여 각 기관별 사업 책임자들로 구성된 총괄실무협의회를 운영하였으며, 각 과제 실무책임자 및 담당자들로 구성된 H/W 실무협의회 및 S/W 실무협의회를 두고 필요시 협의회를 개최하여 원활한 연구개발이 수행되도록 하였다.

2. 보고서 체계

본 보고서는 '1998.12.~ 2001.12.'기간에 수행된 "저가형 광가입자 장비 기술개발'" 사업의 최종 연구개발 내용과 결과를 기술한 것으로서 본 서론에 이어 제2장에서는 ATM-PON 시스템 및 핵심기술에 대해 기술하고, 제3장에서는 최종연도에 수행된 실용모델 제작 및 시험에 대해 기술하고, 제4장에서는 기업체 상용모델에 적용하게 될 핵심 칩셋 개발에 대해 기술한다. 마지막으로 제5장에서는 결론으로서 본 연구개발 결과에 대한 활용과 기대효과에 대해 기술한다.

제 2 장 ATM-PON 시스템 개발

제 2 장 ATM-PON 시스템 개발

제 1 절 시스템 설계

1.ATM-PON 고려사항

ATM-PON은 망 측에서 가입자 방향으로 「OLT-ODN-ONU」 로 구성된다. ODN은 국사에 위치한 OLT 와 가입자 댁내 혹은 가입자 인근에 위치한 ONU 사이에 구성된 광분배 망을 의미한다. 광분배 망은 수동광분기기를 이용하여 OLT의 한 가닥 광섬유를 복수의 ONU와 연결하는 PON을 사용한다. 다수의 ONU가 한 광섬유를 통하여 OLT와 통신채널을 구성하기 위한 다중접속 방식은 하향으로는 TDM(Time Division Multiplex), 상향으로는 TDMA(Time Division Multiple Access) 방식을 사용한다. TDMA 방식은 상향 채널을 다수의 시간영역으로 할당하고, ONU는 지정된 특정 시간영역을 통해 데이터를 보내는 방범을 사용한다. 이때, OLT에서 ONU까지의 광선로 길이는 ONU마다 다르기 때문에 광선로 길이를 측정하여 선로 전달지연 시간만큼 각 ONU가 시간을 보정할 수 있도록 하기 위한 ranging 기능이 필요하다.

PON 의 물리적인 구성은 송수신 신호를 같은 광섬유를 통하여 전달하는 단일광섬유 PON 방식과, 송수신 신호를 각각 별도의 광섬유를 통하여 전달하는 이중광섬유 PON 이 있다, 단일광섬유 PON에서는 서로 다른 파장을 사용하여 송수신을 하기 때문에 광 모듈 출력 단에 파장에 따라 신호를 분리 결합하는 WDM 분기결합기가 추가로 구성되어야 한다. ITU-T G.983.1 에서는 단일광섬유 PON 경우에 하향은 1550nm, 상향은 1310nm를 사용할 것을 권고한다. 최근, WDM을 이용하여 CATV 신호를 방송하는 것을 제안하고 있는 G.983.3에서는 하향 파장을 1550nm에서 1490nm로 이동할 것을 권고하고 있다. 전송 속도는 하향 622Mb/s, 상향155Mb/s 인 비대칭속도와 상하향이 모두 155Mb/s 인 대칭속도를 모두 규정하고 있다.

이러한 ATM-PON 시스템의 설계 방향과 이를 위해 ATM-PON 시스템 설계 시 고려한 내용들은 다음과 같다,

O 신뢰도가 높은 개방형 광 가입자망 플랫폼으로 개발

- 개방형 SNI(Service Node Interface) 및 ANI(Access Node Interface) 채택으로 멀티벤더 인터페이스(multi-vendor interface)를 제공
- Universal slot 구소의 OLT 설계를 통해 망 및 가입자 측 선로접속의 유연성을 확보함으로써 망 사업자 및 서비스 제공자의 요구에 경제적이면서 융통성 있게 대처

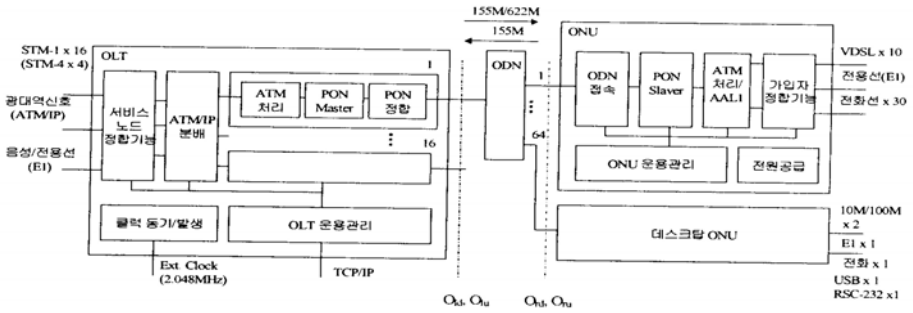
- 자체 망 복구가 가능한 광분배망 구조를 지원하여 분기율 확장시 루프망 가용도 (99.999%) 만족
O 망구축의 유연성과 가격 경쟁력 확보를 위한 초저가형 장치 실현
- 장치의 하드웨어 가격이 시스템 가격을 좌우하므로 소요 회로의 대규모 ASIC화 적극 추진, 망 및 장치구조를 단순화 하여 동선 대비 경제적 비교우위 실현
- ATM-PON 관련 장치 비용 가운데 가장 큰 가격점유비중을 갖는 ONU 에 대해서 ONU 자체의 저가화에 최우선을 둠은 물론 운용유지보수 비용이 저렴한 망 구조에 기반을 둔 ONU개발 추구
O 초기 수요를 유인할 수 있도록 도시 지역에 적합한 시스템 설계
- 국내의 가입자선로 광케이블화 우선 지역인 가입자 밀집지역에 설치, 운용 및 유지보수가 용이하고 저비용을 실현할 수 있도록 고려
- POTS, E1 전용회선, Nx64Kbps, USB, 25Mbps ATM, 10/100Mbps, VDSL등 가입자 요구에 따라 구성이 가능한 ONU 구조 반영
- 가입자 분포/구조에 따른 ONU적용상의 융통성을 실현하기 위해서 다양한 용량 및 역할을 갖도록 ONU 다양화 추진 (SOHO용, 전주설치형, 벽면설치 형, 빌딩설치용 등)
O 풀서비스(POTS, VOD, 고속 인터넷) 제공에 기반을 둔 시스템 설계
- POTS 서비스의 ATM 액세스 및 전송로 제공
- 고속/초고속 인터네트 제공자(ISP)와 사용자간의 병목 없는 가입자망 제공
O 다양한 적용 형태의 ONU 설계
- 신규 주거지역에 적합한 댁내 설치형 ONU
- 일반주거용의 전주 설치 형 ONU
- 중소사업자용의 사무실내/건물내 설치 ONU

2. 시스템 기능 및 구조

가. 시스템 기능

ATM-PON 시스템은 주거용 및 소규모 가입자에게 음성전화(이하 POTS : Plain Old Telephone Service), xDSL 서비스, 고속 인터넷(High-speed Internet), 전용선 서비스 (T1/El) 등, 다양한 서비스를 ATM 기반의 PON을 통하여 제공하기 위해 OLT, ODN, ONU 등으로 구성되는 광가입자 전송시스템으로 다음과 같은 기능으로 이루어진다.

- 서비스노드정합 기능 (광 대역/협대역)
- ATM 다중/분배 기능
- ATM 신호처리 기능
- PON Master/Slave 기능
- PON/ODN 정합기능
- ODN 기능
- 가입자 정합 기능 (VDSL/전용선/POTS)
- 클럭 동기 기능
- OLT/ONU 운용관리 기능
- 데스크탑 ONU 기능



(그림 2-1) ATM-PON 시스템의 기능구성도

나. 제공 서비스

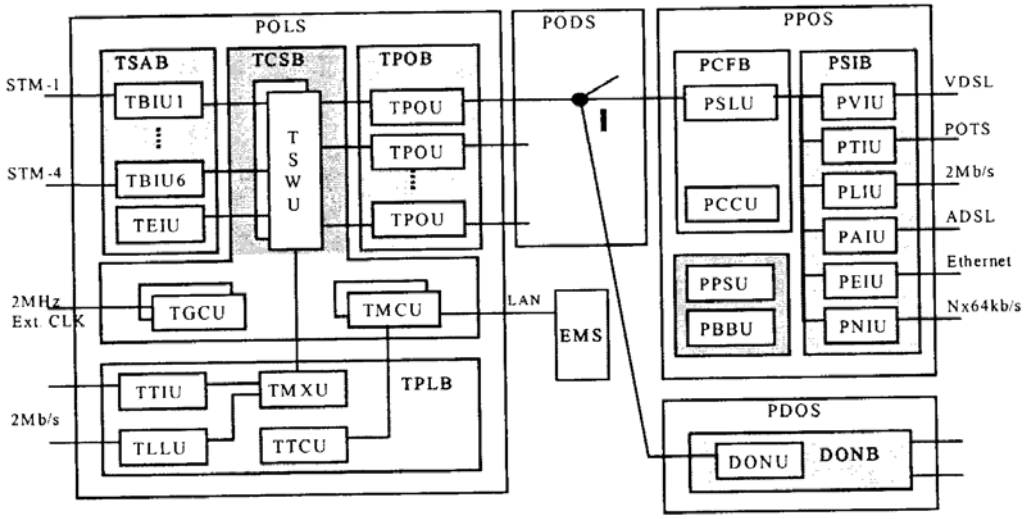
ATM-PON 시스템에서 제공되는 서비스와 이를 수용하기 위해서 각 ONU, ONT, 및 OLT 에서 필요한 접속 기능은 <표 2-1>과 같다.

<표 2-1> 제공 서비스

수용 서비스		ONU	ONT	OLT
음성		AAL1	AAL1	V52 (AALl) DS3/STM-1
전용선		T1/E1/n x 64k: SHDSL(AAL1)	T1/E1/n x 64k (AAL1)	T1/E1
데이터	인터넷 접속	ADSL, VDSL, SHDSL, 10/100B-T	10/100B-TM25	STM-1/STM-4
	인터넷 전용	SHDSL		STM-1/STM-4
영상		VDSL	ATM25	STM-1/STM-4

다. 시스템 구조

ATM-PON 시스템은 ATM-PON 기반의 가입자망 구조를 가지며 고속 인터넷접속, POTS, 및 고속 멀티서비스 접속 능력을 지원하는 ATM-PON OLT 서브시스템(ATM-PON OLT Subsystem : 이하 POLS이라 칭함), 가입자측 광선로 종단기능을 수행하는 ATM-PON Desktop ONU 서브시스템(ATM-PON Desktop ONU Subsystem:이하 PDOS이라 칭함), ATM-PON Pole ONU 서브시스템(ATM-PON Pole ONU Subsystem : 이하 PPOS이라 칭함), OLT와 ONU 사이의 분배망 역할을 수행하는 ATM-PON ODN서브시스템(ATM-PON ODN Subsystem: 이하 PODS이라 칭함) 등의 구성요소를 포함한다.



(그림 2-2) ATM-PON 시스템 구조

3. 시스템 제원

ATM-PON 시스템의 주요 제원을 보면 다음 <표 2-2>와 같다.

<표 2-2> ATM-PON 시스템의 주요 제원

항목	구분	제원
시스템 용량	최대 접속 용량	28 PON/OLT 32 ONU/PON -> 896 ONU/OLT
	스위칭 용량	20Gb/s (622Mb/s 16 x 16)
	ATM 접속 용량	PVC : 65,000 connection
OLT 인터페이스	PON 정합 (ITU-T G.983.1)	대칭 : 상향 및 하향 155Mbps 비대칭 : 하향 622Mbps/상향 155Mbps 0~20km 전송거리 32 ONUs/PON (64 까지 확장 가능) ITU-T G.983.4 DBA 규격 만족
	망/서비스 정합	Broadband : ATM/SDH(STM-1, STM-4), Ethernet Bridge (FE, GE*) Narrowband : V5.2, TDM 전용선(T1/El, STM-1)
ONU 인터페이스	FTTC (ONU)	VDSL, ADSL*,SHDSL*, 10/100Base-T, E1 CES, POTS
	FTTB/H (ONT)	ATM25M,10/100Base-T, El CES, POTS* USB*
트래픽 관리 (ITU-T I.371)	Qos	CBR, rt-VBR, nrt-VBR, UBR
	UPC	PCR, SCR, MBS
OAM 기능	감시제어 (1.610)	경보, 장애, 시험, 성능 관리
	운영관리	EMS를 통한 웹 기반 운영관리
보호 절체	유니트 이중화	ATM 스위치, 시스템클럭, OLT 메인 프로세서
	PON 선로 절체	full duplex 방식

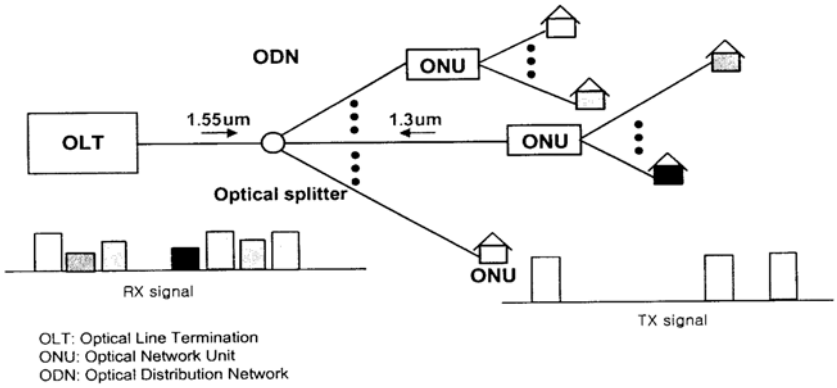
*상용제품에 적용

제2절 핵심기술 개발

1. 버스트모드. 광트랜시버

가. 개요

ATM-PON 가입자망은 (그림 2-3)과 같이, 망 측의 1개의 광섬유가 수동 광분기기를 통하여 최대 32 개의 광섬유로 분기되고, 분기된 각 광섬유 끝에는 각각 한 개의 ONU가 설치되는 구조를 갖는다. 따라서, 물리적으로 망 측의 가입자 정합부와 ONU는 1:N 의 연결 구조를 갖고, 다수의 ONU는 시분할다중접속(TDMA: Time Division Multiple Access)방식으로 망측의 가입자 정합부와 논리적인 1:1 연결 구조를 구성한다. 여기에서 망측에서 가입자측으로는 즉, 하향으로는 155Mb/s, 혹은622Mb/s 전송 속도를 갖는 연속적인 비트열 신호를 전송하고, 그 반대 방향인 상향으로는 각 ONU가 자신에게 할당된 시간 구역내에서 신호를 전송하고 그 외의시간에는 신호를 송신하지 않는 버스트 모드 신호를 155Mb/s 속도로 전송한다. 연속 비트열 신호는 대용량 광전송 장치의 개발에 따라 현재 10Gb/s까지는 상용화되어 있고, 40Gb/s 광 송수신 기술이 개발되고 있는 상황이다. 따라서, 광 가입자망에 적용되는 622Mb/s의 광송수신기는 일반화 되어 있다. 그러나, 상향 전송 채널에 적용되는 155Mb/s의 버스트 모드 광 송수신기는 ATM-PON 가입자망에 상용 적용될 수준으로 개발되어 있지 않다.



(그림 2-3) ATM-PON 시스템

본 과제에서는 OCP, NEL, HITACHI, 및 AGERE사에서 개발 단계에 있는 버스트 모드용 광 송수신기를 입수하여 테스트해 보았으며 이 결과들을 각 개발사에 전달하여 후속 개발에 반영하도록 유도하였다.

또한, ETRI에서도 독자적인 버스트모드용 광송수신기를 개발하여 테스트 중에 있다. 이러한 작업들은 궁극적으로 버스트 모드용 광송수신기가 적기에 낮은 가격으로 본 사업에 적용될 수 있도록 하고자 하는 노력이었다. 현재 개발된 시스템에는 HITACHI사의 ATM-PON 광 트랜시버를 적용하였다.

나. 버스트 모드 광 송수신기의 해결 과제

1) 버스트 모드 광송신기

* 출력광 파워 제어 : 버스트 모드는 전송할 신호가 없는 구간이 많으므로 최고치 검출에 의한 제어와 같은 방법으로 광 출력을 제어하여야 한다.

* Turn-on 지연 보상 : 레이저가 꺼진 상태에서 켜질 때에는 빛이 나오기까지 어느 정도의 시간 지연이 발생되며 이것은 신호 펄스폭의 왜곡을 초래하게 된다. 그러므로, first bit predistortion 방법이 필요하며, 셀 전송 영역에서는 turn-on 지연이 없도록 레이저의 바이어스 전류를 임계치 이상으로 조정하는 기능이 필요하다.

*레이저 OFF기능 : 레이저가 완전히 꺼지지 않은 상태에서는 신호가 없더라도 어느 정도의 빛이 나오게 된다. 이것은 다른 ONU 신호들에게 잡음신호로 작용하므로 신호가 없을 때에는 레이저를 완전히 꺼야한다.

2) 버스트 모드 광수신기

.* 각기 다른 파워의 신호 검출 :광가입자망의 구조상 서로 다른 거리의 ONU들로부터 수신된 신호들은 각기 다른 파워를 가지게 된다. 그러므로, 같은 파워 레벨로 신호들을 증폭하여 맞추거나 신호의 decision level을 각기 다르게 조정하거나 해야 한다

* 신호위상 검출 : 서로 다른 전송 거리를 갖는 신호들은 도착시 위상이 서로 다르다. 따라서, 각 신호를 기준 시스템 클럭에 동기 시키는 과정이 필요하다,

* 거리 계산 : 서로 다른 거리의 ONU들로부터 전송된 신호들 간에 충돌을 방지하기 위해서 미리 거리를 계산하여 수신 시에 충돌이 없도록 각 ONU는 주어진 지연 시간 후에 신호를 보내도록 미리 약속하는 과정이 필요하다.

다. 결과 요약

ITU-T G.983의 주요 요구사항을 기준으로 시험결과를 정리하면 다음과 같다.

<표 2-3> 버스트 송수신 시험 결과 요약

			OCP	NEL	HITACHI	AGERE
송신	전송 속도		155Mb/s			
	파장		~ 1310 nm			
	출력 파워 (dBm)			+1	+0.5	-
	소광비 (dB)			>10	>10	-
	레이저 OFF 기능			o	o	-
수신	BER		>10			
	Sensitivity (dBm)	연속 신호	-31	-33	-34	-29
		버스트 신호		-21	-34	-28
		송수신 동시		-13	-34	-28
	Overload (dBm)		-6		-6	-7
	허용되는 연속적인 동일 비트 수		>72	CDR없음	CDR없음	>72
	Reset 신호		불필요	필요	필요	

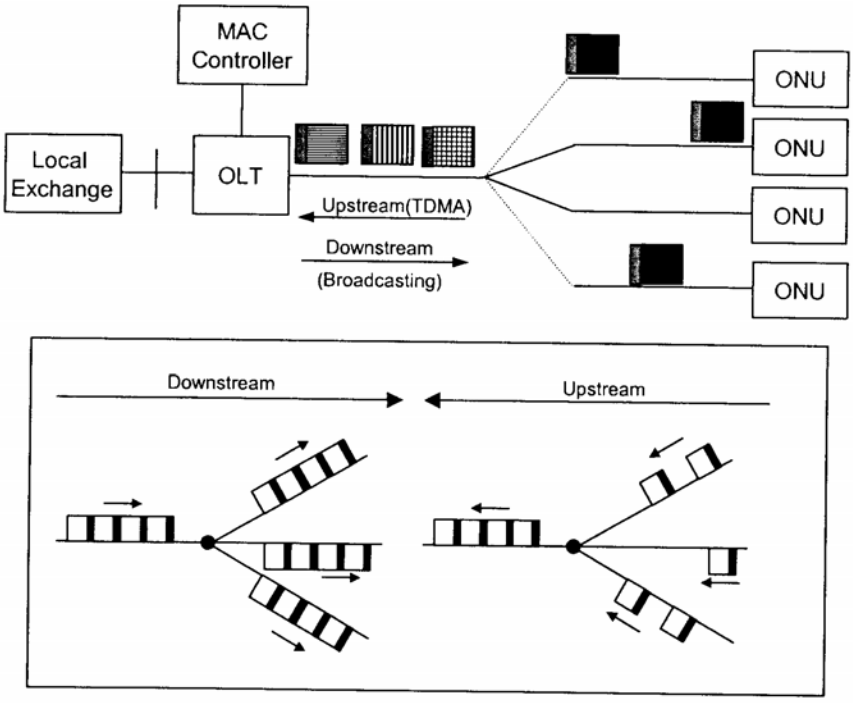
* OCP : 버스트 모드 광수신기와 CDR 칩을 입수하여 테스트 결과, 연속 신호에서만 dynamic range가 측정되었고, 버스트 모드에서는 동작 안됨. CDR 칩은 클럭 복구는 잘 되었으나 신호가 없는 부분에 큰 펄스가 나옴. Scramble 신호의 경우에는 큰 문제가 없음.
* NEL : ONU, OLT ATM-PON 트랜시버를 입수하여 테스트 결과, 버스트 신호 송신기는 적합하나, 버스트 신호 수신에 대해서는 적용 불가능.
* HITACHI : ONU, OLT ATM-PON 트랜시버를 입수하여 테스트 결과, 광 송신기의 파워가 조금 약하나 대체적으로 버스트 모드 광송수신기로 적합.
* AGERE :버스트 모드 광수신 모듈을 입수하여 테스트 결과, 성능이 좀 떨어지므로 추후 개발이 필요. 아직 트랜시버로 개발되지 않고 수신부로만 개발되어있으므로 Single-fiber ATM-PON 시스템에는 적용이 힘듬.

2. PON MAC/DBA

가. MAC/DBA 의 필요성

ATM-PON에서 하향은 TDM, 상향은 TDMA 방식으로 OLT와 다수의 ONU 간의 통신 채널이 구성된다. 하향으로는 OLT 의 신호가 모든 ONU 에 방송되기 때문에 ONU는 단순히 모든 데이터를 수신하고 자기에 해당하는 셀일 경우 받아들인다. 반면 가입자로부터 망측으로 데이터를 보내는 상향 채널은 다수의 ONU 가 데이터를 보내기 때문에 OLT 측에서 데이터의 충돌이 발생하지 않도록 ONU의 셀 전송을 중재한다. 하향의 경우는 ATM 셀을 그대로 전송하지만 상향의 경우에는 PON 오버헤드 정보를 ATM 셀 앞에 덧붙여서 보낸다. 오버헤드는 패킷 단위로 위상 재정렬이 이루어질 수 있도록 guard bits, preamble bits, cell start delimiter 등의 신호로 구성된다.

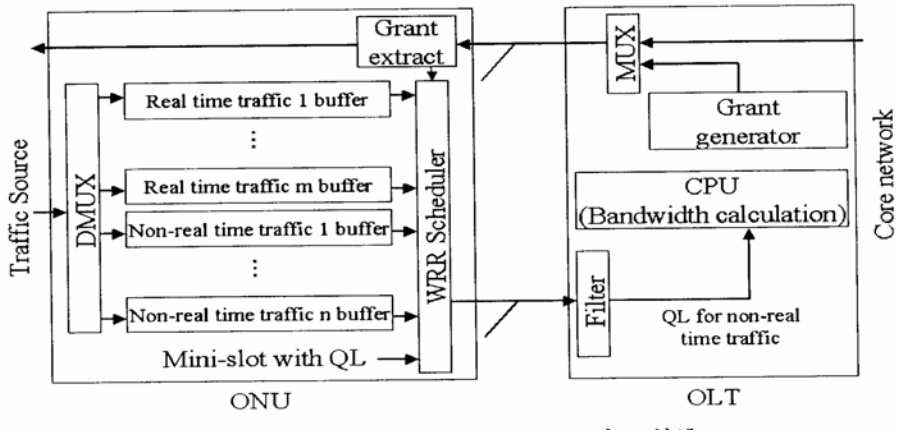
하향 채널은 OLT가 보내는 모든 데이터를 ONU 가 수신할 수 있기 때문에 보안의 문제가 발생할 수 있다. 따라서, 각 ATM cell을 목적지 ONU 만이 해석할 수 있도록 암호화 해서 보낸다. 암호 키는 ONU에 의해서 초 단위로 변경된다.



(그림 2-4) TDMA 기반의 상/하향 데이터 전송

상향 채널에 사용되는 TDMA는 ONU의 요구에 의해서 OLT가 time slot을 할당하고, ONU는 할당된 time slot을 통해서 ATM cell을 전송하는 방법이다. time slot을 할당하는 방법은 고정적으로 할당하는 방법과 동적으로 할당하는 방법이 있다. 고정 time slot 할당은 ONU 가 항상 일정한 속도의 데이터를 상향으로 보내는 경우 사용한다. 해당 ONU가 할당된 time slot에 유효데이터를 보내지 않는 경우에도 지정된 time slot 을 다른 ONU가 사용할 수 없기 때문에 PON 링크 전체적으로 볼 때 대역폭 사용 효율이 떨어지는 문제가 있다. 동적 대역폭 할당 방식(DBA : Dynamic Bandwidth Allocation)은 PON 링크 대역폭을 효율적으로 활용하기 위한 방안이다. 상기한 고정적으로 할당 되고 남은 time slot은 ONU의 요구에 따라 매 프레임 단위로 time slot 할당을 다르게 할 수 있다. ONU 의 할당 요구가 사용가능한 time slot 보다 많을 경우에는 ONU에서 보내려고 하는 데이터의 우선순위, ONU 버퍼의 상태를 고려하여 time slot을 할당 한다. 따라서, 동적 대역폭 할당 알고리즘은 제공하는 채널의 성능에 영향을 최소화하며, PON링크에서 제공하는 대역폭을 효율적으로 활용할 수 있도록 구현되어야 한다.

나. ATM-PON 시스템에서 OLT 와 ONU 의 DBA 기능 블록 구성



(그림 2-5) OLT 와 ONU 의 DBA 기능 블록

DBA 를 지원하는 OLT 와 ONU 의 기능 블록은 그림2와 같다. 각 ONU 는 여러 개의 QoS sub-queue 를 갖는다. ONU 는 비실시간 연결로부터 발생된 셀을 수용하는 버퍼의 대기열의 길이를 감시하여, 그 대기열의 길이의 합을 mini-slot 을 통하여 OLT 로 전달한다.

OLT 는 ONU 에 설정된 연결들의 ATC/QoS 와 mini-slot 을 통해 전달 받은 비실시간 셀의 수를 참조하여, 각 ONU 에 할당할 대역을 계산하고, 계산된 대역에 해당하는 만큼의 데이터 grant 를 해당 ONU 에 할당한다. 데이터 grant를 수신한 ONU 는 WRR (Weighted Round Robin) 스케줄러를 통하여 하나의 QoS sub-queue 를 선택하고 그 sub-queue 에 있는 하나의 셀을 해당 슬롯에 OLT로 전송한다.

3. 20Gb/s ATM/IP 고속 스위치

20Gb/s급 ATM 분배 스위칭 기능을 ATM/IP 패킷 스위치 칩을 이용하여 one board 로 구현하였다. ATM/1P 패킷 스위치 칩은 10Gb/s (622Mb/s x 16) 처리용량의 ATM/IP 패킷 스위치 ASIC 칩으로 싱글스위치 칩당 10Gbps 스위치 용량 (16x16622Mbps)을 가지며, 채널 그룹 펑(멀티채널 스위 칭)에 의해 622Mb/s 및 2.5Gb/s 라인속도 지원이 가능하며 8 등급의 QoS 버퍼 링 및 스케쥴링 기술과 512 ATM 셀 공유메모리를 갖고 있다. 상세한 구현 내용은 제3장의 TSWU-E 유니트와 제4장의ATM/IP 패킷 스위치 부분에서 기술한다.

4. 고속신호 백 플레인 전송

OLT의 백 플레인 (OLT Back Plane Unit, 이하 TBPU)에는 총 21장의 유닛이 실장 될 수 있는데, 이 중에서 광대역 서비스 및 PON 정합을 위해 스위치보드 2장과라인카드 8장이 실장 된다. 스위치보드는 622Mb/s 32 포트를 갖는 20Gb/s 용량이고, 보호 절체를 위해 Active, Stand-by로 구성된다.

본 시스템에서는 622Mb/s 32포트를 갖는 20Gb/s 용량의 스위치보드와 라인 카드들 간의 데이터 전송을 위해 1Gb/s 직렬 전송라인을 사용한다. 직렬 전송 라인은 라인카드와 스위치 유니트간에 점대점 연결을 구성하며 working, protection을 포함해서 모두 64개의 직렬 전송선이 백플레인 상에 구성되어 있다. LVDS 신호를 사용하여 안정적인 직렬 전송라인을 구성하였고, 구현된 직렬 전송선을 SCFL 신호를 발생하는 BERT로 측정한 결과 4Gb/s 까지 무 에러 전송이 가능하였다. 고신뢰 직렬전송선을 사용함으로써 백플레인 상에서 전송 신뢰성을 높일 수 있었고, 그 결과 저가격으로 대용량, 고신뢰, 소형의 시스템을 성공적으로 구현할 수 있었다.

5. QAM-VDSL 모뎀 기술

QAM-VDSL 모뎀 기술은 QAM(Quadrature Amplitude Modulation) 변복조 방식을 사용하는 VDSL(Very high-rate Digital Subscriber Line) 모뎀 칩, 모뎀 테스트 보드 및 구동 프로그램으로 구성된다. VDSL 모뎀은 ONU(Optical Network Unit)와 댁내 단말기에 각각 위치하여, 기존 포설된 저급 전화선을 전송 매체로 하여, FDD(Frequency Division Duplexing) 방식으로 최대 비대칭 하향 26Mbps/상향 13Mbps, 대칭 13Mbps의 고속 데이터를 전송한다. 본 과제에서 개발하는 QAM-VDSL 모뎀 칩은 특히 ITU-T, ANSI TlEl.4, ETSITM6등의 국제 표준 규격을 만족하도록 설계 되었으며, 상향 및 하향 전송에 각각 2개씩 전송 대역을 할당하는 4-band 방식을 최초로 적용하여 고속 대칭 데이터 서비스가 원활하게 이루어지도록 하였다. 주요 기능을 요약하면 다음과 같다.

- lTU-T, ANSl TlEl.4 및 ETSI TM6 표준 규격 만족
- ONU 및 댁내 단말기에 모두 적용 가능
- 최대 비대칭 하향 26Mbps/상향 13Mbps, 대칭 13Mbps의 고속 데이터 전송
- 전송 거리에 따른 데이터 속도 조절 기능
- On-chip 클럭 복원회로
- 상향 및 하향 데이터 전송에 각각 2개의 독립적인 전송 밴드 채용
- UTOPlA leve1-2 및 E1 데이터 인터페이스 지원
- ATM 셀 처리 기능(HEC 생성/검증, 셀 혼화/역 혼화, 셀 경계 식별)
- Dual Latency 제공(인터리버 선택적 사용 및 depth 조절 기능)
- 최대 500us의 버스트 노이즈를 처리 가능한 인터리버 내장
- Forward Error Correction (RS code, t=8) 내장
- OAM 채널을 통한 모뎀 칩 configuration 및 상태정보 교환 기능
- Link Activation/De-activation 제어회로 내장
- 외부 프로세서를 이용한 모뎀 제어 및 상태 모니터링 기능
- 각 전송 밴드별로 독립적인 초기 설정 및 제어 가능
- 67.5kbauds 단위로 심볼율 가변 기능
- 135kbps 단위로 데이터 전송 율 가변 기능
- 1Hz 단위로 중심주파수 가변 기능
- Scalable QAM 인코딩/디코딩(4,16,32,64,128,256-QAM)
- 블라인드 등화 방식의 결정 궤환 등화기(DFE) 채용
- 상향전송 출력의 PBO(Power Back-Off 기능
- 자동 이득 제어장치 내장
- JTAG 내장

제 3 장 실용모델 제작 및 시험

제 3 장 실용모델 제작 및 시험

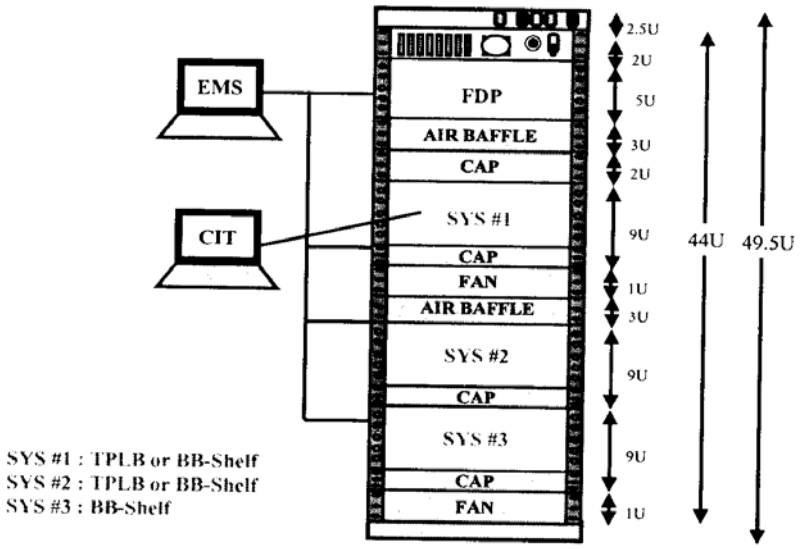
제 1 절 OLT

1. 개요

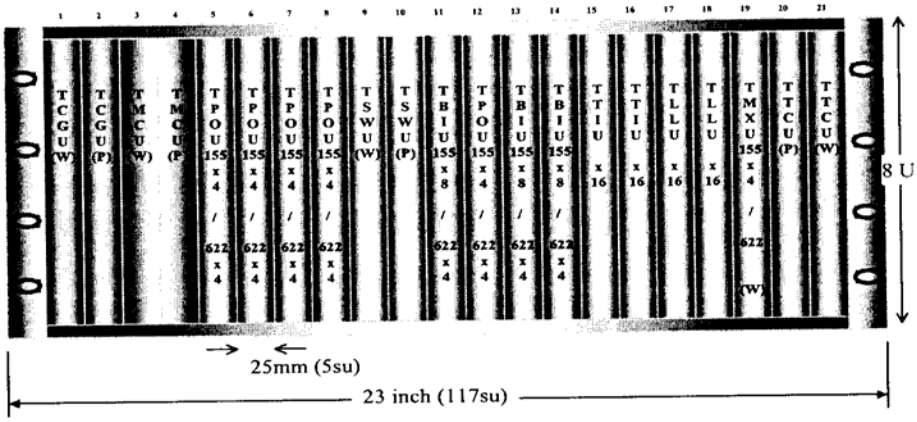
ATM-PON 하드웨어 중 OLT (POLS ; ATM-PON OLT Subsystem)는 광대역 서비스용/공통 셀프와 협 대역 서비스용 셀프로 구분하며, 광 대역 서비스용/공통 셀프에서는 ATM Switch 유니트가 실장되고 서비스 정합 유니트와 PON 정합 유니트가 최대 용량 범위 내에서 슬롯 구분없이 자유롭게 실장 가능하다. 하나의 POLS 랙은 3개의 셀프로 구성된다.

스위치 유니트와 서비스정합 및 PON정합 유니트는 1Gb/s 직렬신호로 백플레인을 통해 연결된다. 스위치 용량은 최대 20Gbps로 622Mbps단위로 스위칭 된다. 한편, 협대역 서비스 정합 블록(TPLB)은 동일한 광 대역 서비스/공통 셀프 또는 별도의 협대역 서비스용 셀프에 실장 될 수 있다

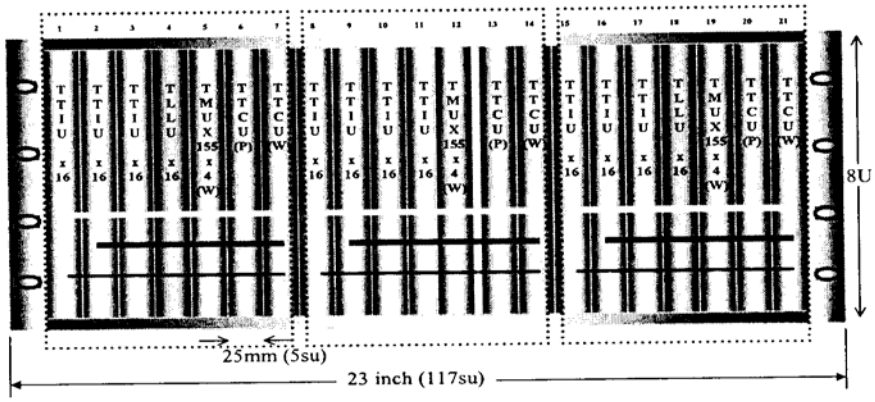
ATM-PON 하드웨어의 형상 및 구성을 보면 POLS 의 경우 (그림 3-1)과 같이 23인치 랙에 3개의 시스템 셀프를 실장하며, 광 대역 서비스/공통 셀프(BB-Shelf는(그림 3-2)와 같이 유니트를 구성하고, 협대역용 셀프(TPLB)는 (그림 3-3)과 같이 구성한다.



(그림 3-1) ATM-PON OLT (POLS) 랙 구성도



(그림 3-2) ATM-PON OLT (POLS) BB-Shelf의 유니트 실장도



(그림 3-3) ATM-PON OLT (POLS) TPLB의 유니트 실장도

2. 광대역 셀프

가.TBIU

TBIU는 ATM-PON 기반의 저가형 광 가입자 시스템의 서브시스템인 POLS의 서비스노드 정합 블럭 TSAB(OLT SNI Adaptation Block)에서 B-ISDN 서비스 정합 기능을 담당한 유니트이며, 망 측으로는 ATM 교환기와 접속하고, 가입자 측으로는ATM 스위치에 접속된다.

따라서, 하향으로 수신된 데이터는 ATM 스위치에서 수용 가능한 형태로 변환되고, 상향으로 수신된 데이터는 SDH 프레임구조에 맞게 변환되어 전송된다. TBIU는 SDH 계위 STM-1급 단일모드 광 선로 8포트를 지원하여 1.25Gbps의 처리용량을 가지는 TBIUI과 STM-4/4c급 단일모드 광 선로 4포트를 지원하여 2.5Gbps의 처리용량을 가지는 TBIU6의 두 가지 모델이 있으며, (그림 3-4)는B-ISDN정합 기능 구조를 나다낸 것이다.

1) 주요 기능

가) 622Mb/s STM-4/4c 4포트 광 송수신 기능(TBIU6)

나) 155Mb/s STM-1 8포트 광 송수신 기능(TBIUI)

다) SDH 계위 물리 계층 처리 기능: Fl, F2 및 F3 1eve1의 OAM 채널 처리 기능

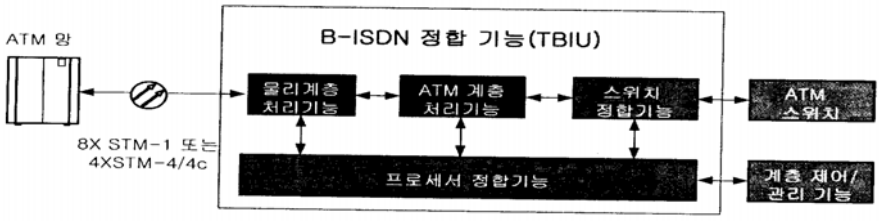
라) ATM 계층처리 기능: VP, VC 변환, F4/F5 OAM 채널 처리 기능

마) ATM Traffic Management : CBR, rt-VBR, nrt-VBR, ABR, UBR 등 class 별 트래픽 관리 및 UPC 기능

바) TSWU-ASX 또는 TSWU-SIAN 과의 스위치 인터페이스 기능

사) 850Mbps의 serial backplane 2포트(TBIU1) 및 4포트(TBIU6) 접속 기능

아) MPC 750 모듈을 채용한 TMCU 프로세서 보드와의 인터페이스 기능



(그림 3-4) TBIU 유니트 구성도

나. TPOU

TPOU는 ATM-PON 기반의 저가형 광 가입자 시스템의 하부 시스템인 POLS의서비스노드 정합 블럭 TPOB(OLT PON Master Block)에서 ATM-PON 링크 정합 기능을 담당한 유니트이며, 가입자 측으로는 G.983.1을 지원하는 ATM-PON 링그와 접속하고, 망 측으로는 ATM 스위치에 접속된다. 따라서, 상향으로 수신된 데이터는 ATM 스위치에서 수용 가능한 형대로 변환되고, 하향으로 수신된 데이터는 PON 링크 프레임 구조에 맞게 변환되어 전송된다. (그림 3-5)은 TPOU의 기능 구조를 나타낸 것이다.

1) 주요 기능

가) 622Mb/s continuous-mode 광 송신 및 155Mb/s burst-mode 광 수신 기능(선택)

나) 155Mb/s continuous-mode 광 송신 및 155Mb/s burst-mode 광 수신 기능(선택)

다) PON MAC Master 기능(G.983.1): APON-20G OLT PON MAC Slave 기능과 연동하여 Ranging, TDMA 상향 채널 접속, 동적 대역폭 할당, 하향 채널 암호키 상호 인증 및 해독 등의 기능을 한다.

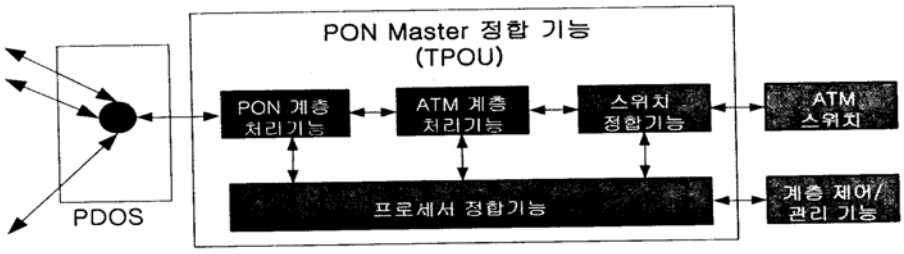
라) ATM 계층처리 기능: VP, VC 변환, F4/F5 OAM 채널 처리

마) ATM Traffic Management : CBR, rt-VBR, nrt-VBR, ABR, UBR 등 class 별 트래픽 관리 및 UPC 기능

바) TSWU-ASX 또는 TSWU-SlAN 과의 스위치 인터페이스 기능

사) 850Mbps Serial Backplane 2포트 접속 기능

아) MPC 750 모듈을 채용한 TMCU 프로세서 보드와의 인터페이스 기능

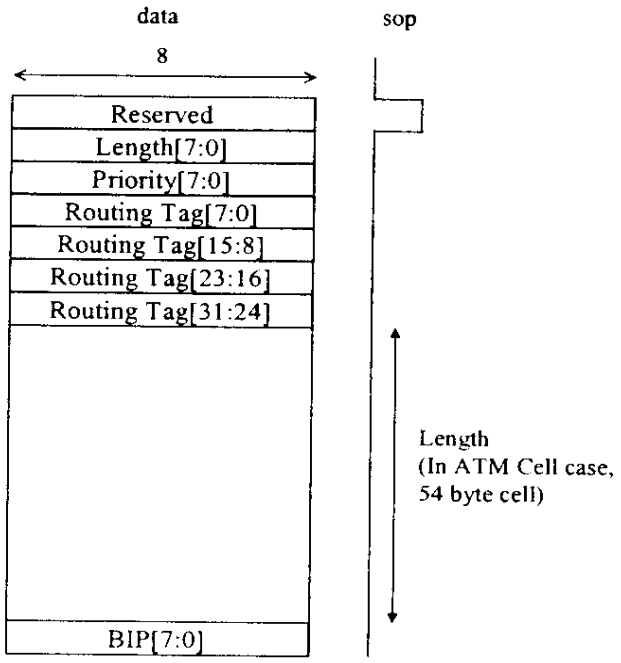


(그림 3-5) TPOU 유니트 구성도

다. TSWU

1) 개요

본 스위치보드는 600Mbps의 속도를 갖는 32개의 포트에 대해 스위칭을 처리해 주며 20Gbps의 처리 용량을 가지고, ATM 셀과 함께 IP 등 가변길이 패킷도 동일한 방식으로 처리한다. 스위치보드로 입출력되는 데이터는 850Mbps의 직렬 인터페이스를 사용하여 pseudo-SDH 신호에 전달되며, SPE 구간에서는 (그림 3-6)과 같은 백플레인 포맷을 따른다.

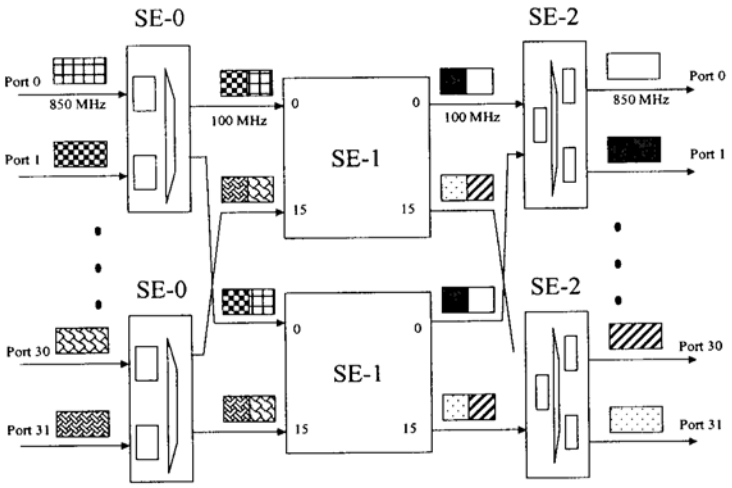


(그림 3-6) 백 플레인 셀 포맷

Length[7:0]은 Routing Tag와 BIP(Parity)사이에 위치하는 패킷의 길이를 나타내며 Routing Tag[31:0]은 0에서 31번 시스템 포트 중에서 해당 패킷이 전달되어야 할 포트를 비트맵으로 나타낸다. Routing Tag에 두 비트 이상 1이 있는 경우 해당 포트로 동시에 패킷이 전달되어야 함을 뜻한다. 또한 Priority는 해당 패킷의 우선순위를 나타내는데 스위치 칩 내부에서 스케쥴 링 우선순위로 사용된다.

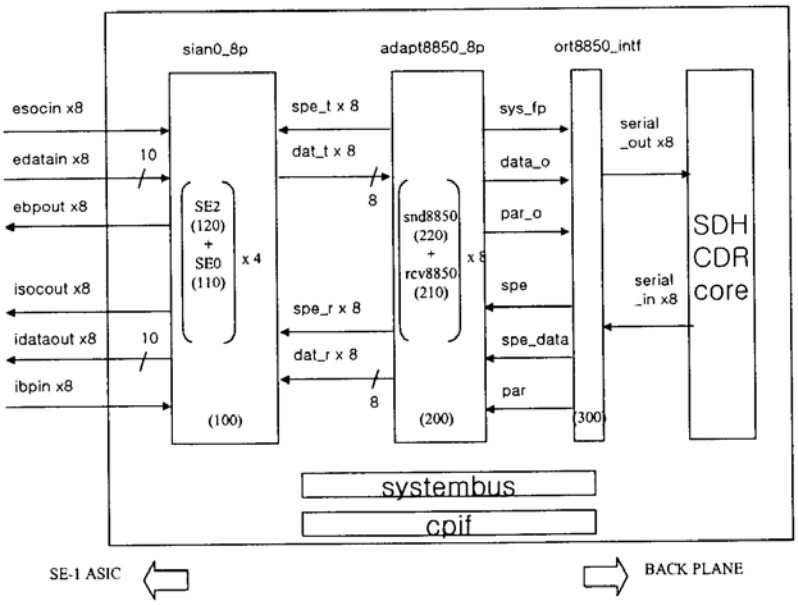
스위칭은 3단계로 처리되는데 첫 번째 단계인 SE-0에서는 각 포트별 입력 데이터의 16비트 변환과 버퍼링, 2개의 포드에 대해 버퍼링 된 데이터의 다중화, 그리고 병렬처리를 위한 상하 바이트로의 분리 및 SE-1 칩에서 사용하는 포맷으로의 변환을 담당한다. 두 번째 단계는 두 개의 SE-1 ASIC에 의해 병렬로 처리되는데, 입력된 유효한 유닛 데이터마다 공유메모리 번지를 할당하여 저장하고, 포인터 정보를 입력큐에 저장했다가 출력포트 및 우선순위에 따라 출력 linked list subqueue에 옮기고, 각 포트에 대해 우선순위에 따라 스케쥴링을 하여 공유메모리에서 패킷을 읽어 출력하는 기능을 담당한다. 세 번째 단계인 SE-2에서는 스위칭되어 두 개의 SE-1 칩으로부터 입력되는 데이터를 병렬로 묶어서 해당하는 라우팅 태그에 따라 해당 출력 FIFO에 16비트 형태로 저장하면서 두 번째 단계를 위해 삽입되었던 오버헤드를 제거하고, 이후에 패킷 데이터를 읽어 백플레인 형식에 맞추어 전송한다. 두 포트를 처리하는 SE-0와 두 포트를 처리하는 SE-2가 모여서 두 포트를 처리하는 회로가 되고, 이러한 회로가 네 개가 하나의 ORT8850 FPSC에 구현되었다. 따라서 하나의 FPGA(FPSC)는 8개의 포트를 담당한다. 각 FPGA 내부에는 또한 FPSC가 내장하고 있는 직렬 백플레인 인터페이스 코어와의 접속을 담당하는 adapt8850회로를 가지고 있다.

두개의 SE-1 칩을 병렬로 사용하여 622Mbps의 포트 32개에 대해서 스위칭을 하는 방법을 나타내면 (그림 3-7)과 같다.



(그림 3-7) 두 개의 SE-1 칩을 사용한 20Gbps 스위칭

FPGA는 (그림 3-8)과 같은 구조를 가지는데 TSWU-E 보드에는 네 개의 FPGA와 두개의 스위치 ASIC을 가지고 있다.



(그림 3-8) SE0/SE2 FPGA 구조

라. TCGU

TCGU(OLT Clock Generation Unit)는 망으로부터 공급되거나 추출할 수 있는 타이밍 정보를 이용하여 동기식스위칭 시스템에 필요한 클럭을 생성하여 각 해당 유닛에 공급하는 기능을 수행한다. 본 유닛은 POLS(ATM-PON OLT Subsystem)에서 필요로 하는 시스템 클럭의 생성뿐만 아니라, 유도된 DS-lE 클럭 신호를 외부에 공급할 수도 있어야 한다, 이를 위한 기준 클럭의 선택은 자동적으로 수행되거나, TMCU (OLT Master Control Unit)의 제어에 의해 매뉴얼로 선택할 수도 있다. 또한, TCGU의 신뢰성을 향상시키기 위해 이중화 기능이 구현되어야 한다.

1) 클럭 생성 기능

본 POLS 시스템은 ATM-교환기, POTS교환기 및 IP Router등에 접속을 지원해주는 Access node로써 POLS의 시스템 클럭을 망에 동기 된 클럭으로 사용해야 한다. POLS 시스템에 사용할 시스템 클럭의 생성을 위해 TCGU는 같은 세 가지 글럭 생성 모드를 지원한다.

가) 외부 동기 모드 : 외부 동기 모드는 2.048 MHz의 DOTS 신호를 수신하여 이를 클럭 동기 원으로 삼는 모드이다.

나) 수신 종속 동기 모드 : 수신 종속 동기는 교환기 또는 망의 동기 계층에 종속 동기 되어 운용되는 모드로 수신된 채널로부터 복원된 클럭에 POLS시스템을 동기 시기는 모드이다.

다) 국부 동기 모드 : 수신종속 또는 외부 동기원의 단절 시에도 POLS 시스템은 독립된 국부 동기 클럭 원에 의한 비 동기 운용이 가능해야 하며, 이를 국부 동기 모드라 한다.

2) 기준 클럭의 절제 기능

모든 기준 클럭은 자체 장애 상태를 검출할 수 있어야 하며 장애 상태 검출 시 절제되어 기준 클럭으로 선택되지 않아야 한다. 기준 클럭의 장애 검출은 TBIU에서 재생 분주된 8KHz 선로 클럭과 함께 L,OS 검출회로에 의한 신호로서 판단한다.

3) 유도 클럭 생성 기능

다중화 장치의 유도 클럭은 수신 STM-1 선로 신호에 동기 된 2개의 DS-IE신호 형태로 생성되어야 한다.

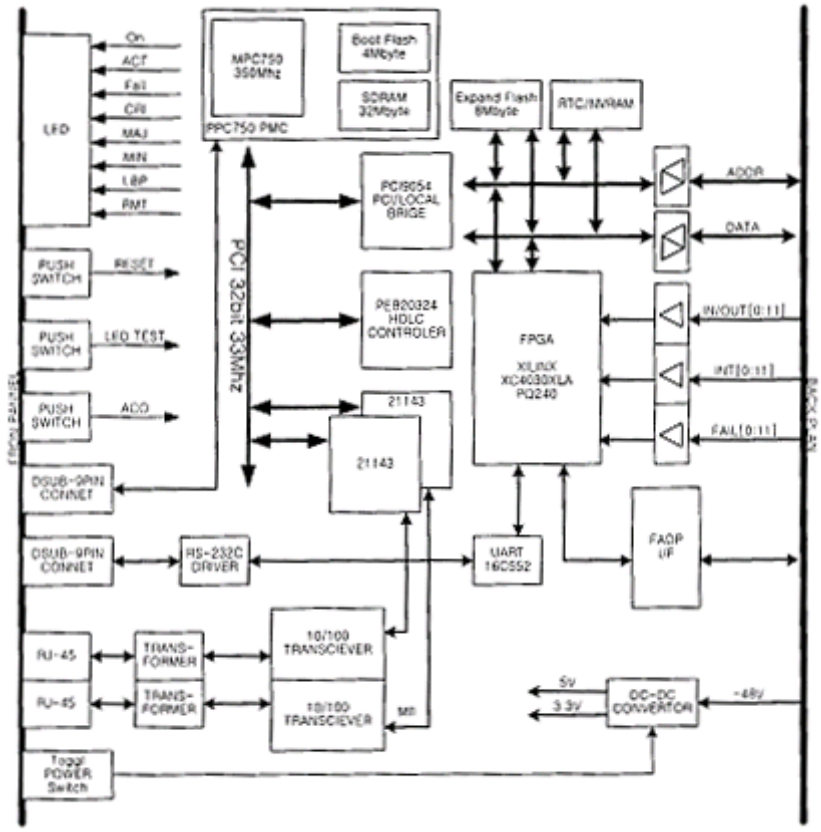
마. TMCU

TMCU (OLT Master Control Processor Unit) 유닛은 ATM-PON 시스템의 OLT 서브시스템(POLS)의 제어 프로세서 보드로서, POLS 시스템을 제어 및 관리 기능을 수행한다.

1) 기능구현

TMCU 유니트는 서비스 정보 보드, PON 정합 보드, 클럭보드 및 스위치 보드를 제어하며, 감시제어, 운용관리 및 VB5 제어를 담당하는 상위 프로그램들이 실행되는 유니트 이다. 이와 같은 상위 프로그램들이 실행되기 때문에 충분한 성능을 보장해야 하기 때문에 고성능의 PPC750 프로세서를 사용하여 구현되었다. 또한 시스템 백업을 위한 비휘발성 메모리를 포함하고 있다.

2) 구성 블록 및 기능



(그림 3-9) TMCU 프로세서 보드 전체의 블록도

TMCU 프로세서 보드는 Power PC 750 CPU를 탑재한 PPMC750 모듈을 사용하여 주변칩과 로직을 access한다. 프로세서 보드 전체의 블록도는 (그림 3-9)와 같다. PPMC750 프로세서 모듈은 다음과 같은 핵심 모듈을 포함한다.

* 16Mbyte,32bit 13bit Boot Flash Memory On Module

* 128Mbyte, 64bit SDRAM On Module

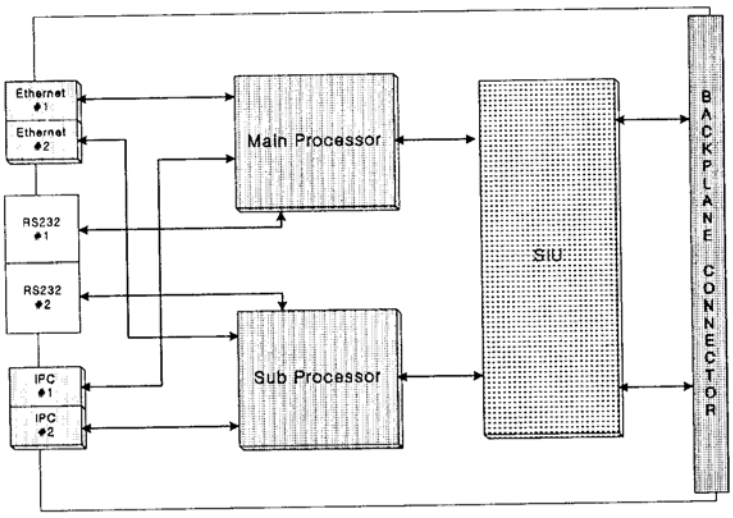
TMCU 프로세서 보드는 MPC750 프로세서 모듈, DS12887 RTC, XC4020XLFPGA, DEC21143 Ethernet Controller, NVRAM 들로 구성된다. 통신 및 MMI를 위한 Ethernet por와 Serial port는 2개씩 제공한다. MPC750 프로세서의 동작 주파수는 최대400MHz이고 대략 733MIPS 정도의 처리를 할 수 있다. 그리고 DEC21143 Ethernet Controller는 10/100Base-Tx모두를 지원하며, PCI 브릿지를 통하여access한다. 동작주파수는 66.7MHz가 최대 값이다. Boot ROM은 8Mbyte를 사용하며, 제어 및 운용관리프로그램이 포함되어 사용된다. DS12887 RTC는 Real Time C1ock을 제공하며, XilinxFPGA를 통해서 값을 읽고 쓴다. CPU는 XC4020XL FPGA는 통해서 RTC, Flash Memory, NVRAM을 access한다. Xilinx FPGA는 address와 chip select 신호를 내보낸다. Chip select 신호를 받은 칩은 Chip Select 신호를 이용해서 값을 읽고 쓴다, 그리고, CPU가 Linecard를 access할 매 필요한 제어 신호를 Xilinx FPGA가 처리한다.

TMCU 보드내의 FPGA는 PCI 버스상의 PCI 9054 LOCAL to PCI Brige 칩의 Local BUS를 통해 16bit 데이터 버스로 액세스 되며 내부에 16bit 레지스터 16개를 가지고 있다. FPGA는 백플랜을 통해 연결된 각각의 보드에 대한 실/탈장 정보, 장애 상태정보, 인터럽트 요구 정보와 프로세서 자체의 장애 정보를 모니터 하여 레지스터에 관리하고 각 정보의 상대에 변화가 발생시 프로세서에게 인터럽트를 발생 시키고 프로세서는 이를 정해진 인터럽트 서비스 루틴을 통해 처리해 주어야 한다. FPGA는address와 chip select 신호를 내보내며, Chip select 신호를 받은 칩은 Chip Select 신호를 이용해서 값을 읽고 쓴다, 그리고, 프로세서가 Linecard를 access할 때 필-요-한 제어신호를 Xilinx FPGA가 처리한다.

TMCU 보드는 INTEL DEC21143 Ethernet Controller를 이용해서 Remote Host와 통신을 한다. Flash Memo다는 E28F320 8Mbyte Flash Memory를 2개 사용하여 16Mbyte Flash Memo다를 제공한다. 이 메모리는 운용관리 프로그램과 VB5 제어 프로그램이 올라간다. NVRAM은 2Mbyte를 사용하며, TMCU 에서 시스템 형상이나 연결 정보등 중요한 정보를 저장하기 위해서 사용한다.

바.TEIU

TEIU는 POLS에서 Ethernet network와 접속을 담당하며, Fast Ethernet 2포트를 지원한다. Ethernet network으로부터 패킷을 수신하여 IPOA 프로토콜 기능을 수행 후 TSWU로 ATM 셀을 송신하며, TSWU 로부터 ATM 셀을 수신하여 IPOA 프로토콜 기능을 수행 후 Ethernet network로 패킷을 송신한다.(그림 3-10)은 TEIU 구성도이다.



(그림 3-10) TEIU 구성도

Main processor 블록은 이더넷 1번 포트로부터 데이터를 수신하여 IPOA 기능을 수행 후 내부 셀 포맷으로 변경하여 UTOPIA I 인터페이스를 통하여 SIU로 데이터를 송신하며,IPC 1번 포트를 통하여 상위 프로세서와 통신하고, 또한 RS232 1번 포트를 통하여 외부 콘솔과 통신한다.

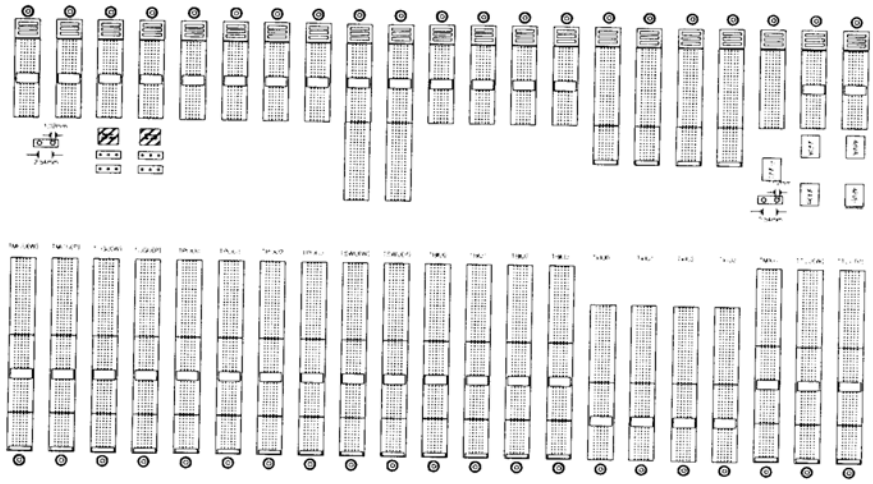
Sub processor 블록은 이더넷 2번 포트로부터 데이터를 수신하여 IPOA 기능을 수행 후 내부 셀 포맷으로 변경하여 UTOPIA I 인터페이스를 통하여 SIU로 데이터를 송신하며, IPC 2번 포트를 통하여 상위 프로세서와 통신하고, 또한 RS232 2번 포트를 통하여 외부 콘솔과 통신한다.

SIU 블록은 Main processor UTOPIA I 인터페이스와 Sub Processor UTOPIA I인터페이스를 통하여 셀의 송수신을 담당하는 FPGA 블록과 백플레인을 통하여 각각의 스위치 포트로 시리얼 데이터를 송수신하는 FPSC 블록으로 나누어진다.

사. TBPU

OLT의 백플레인 (OLT BackPlane Unit, 이하 TBPU)은 일반 및 스위치 블록(OlT Common & Switch Block, 이하 TCSB)의 구성 유닛과 협대역 서비스 정합 블록(OLT POTS & Leased Line Block, 이하 TPLB)의 구성 유닛이 실장된다. TBPU는 TCSB의 구성 유닛으로써 TMCU, TCGU, TBIU, TPOU, TSWU, TEIU 등의 TCSB 구성 유닛들과, TPLB의 구성 유닛인 TTCU, TVIU, TMXU, TTIU, TLIU 등이 함께 실장된다.

TBPU에는 총 21장의 유닛이 실장 될 수 있는데, 이 중에서 광 대역 서비스 및 PON 정합을 위해 스위치보드 2장과 라인카드 8장이 실장 되고, 스위치보드는622Mb/s 32 포트를 갖는 20Gb/s 용량이고, 보호 절체를 위해 Active, Stand-by로 구성된다.
TMCU와 다른 유닛간의 데이터 송수신은 모토롤라 68계열의 버스 전달 방식이며, 각 유닛은 백플레인을 통해 동일한 데이터 및 어드레스 버스를 공유한다. TSWU와 TBIU, TPOU, TEIU 간은 백플레인을 통해 850Mb/s LVDS 신호로 데이터를 송수신하며, TCGU는 백플레인을 통하여 TSWU, TBIU, TPOU로 19.44MHz의 PECL클럭을 시스템 클럭으로 제공한다. 각 유닛의 실장 유무 및 파워 상태, 인터럽트 등은 별도의 라인으로 TMCU로 전달된다. TPOU, TBIU, TEIU 는 8개의 슬롯으로 구성되며, 각 유닛은 8개의 슬롯 중 어느 곳이나 실장 될 수 있다. TMCU, TCGU, TSWU, TTCU는 active, stand-by 2장으로 구성된다.
TBPU는 실장 된 각 유닛에 -48V 전원을 공급하고, 프레임 접지 및 보드 실장시가이드 역할을 위한 가이드 핀이 있다.
(그림 3-11)는 이렇게 구성되어진 TBPU의 구조를 나타낸다.



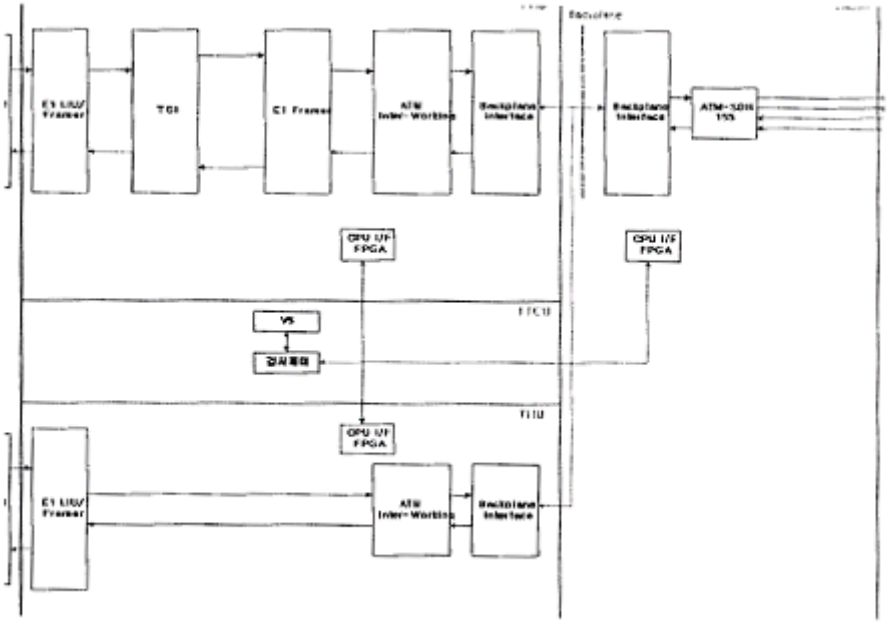
(그림 3-11) TBPU 구조

3. 협대역 셀프(TPLB)

TPLB(OLT PSTN Line-Interface Block)는 ATM-PON에서 POTS(Plain Old Telephone Service), E1 전용선 서비스, N×64 서비스 등을 제공하기 위한 PSTN(Public Switched Telephone Network) 정합 블록이다.

TPLB는 OLT 서브시스템에 속하는 것으로 Broad-band 서비스 시스템 블록에 같이 실장 구현할 수도 있고 단독으로 구성하여 Broad-band 서비스 시스템 블록에 접속할 수도 있다.

TPLB의 주요 기능으로는 V5.2 정합 기능, Time-Slot Interchange 기능, ATM Inter-working 기능, SONET or SDH ATM 정합 기능, 155.52Mbps 광 접속 기능 등이 있다. 이러한 기능을 구현하기 위해 TTIU, TLIU, TMXU, TTCU등의 Unit들을 정의하며 이들 사이에는 다음 (그림 3-12)와 같은 상호 관계를 가진다.



(그림 3-12) TPLB 블록도

가. TLIU(OLT Leased-Line Interface Unit)

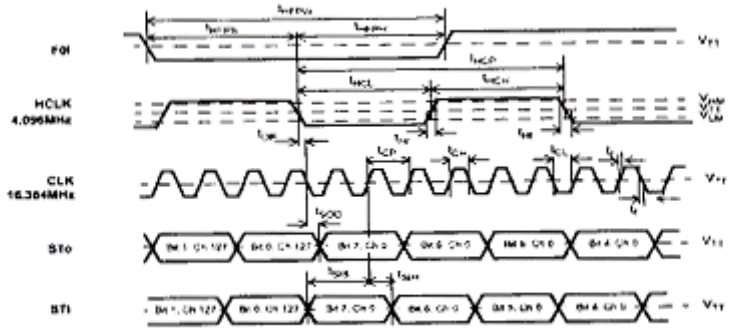
TLIU는 OLT와 PSTN 교환기사이 인터페이스를 담당하며, 전송 매체로는DSIE 신호를 사용한다. TLIU는 PSTN교환기와 최대 16E1 트렁크를 통해 데이터를 주고 받을 수 있다.

TLlU는 El(Full El) 전용선 서비스를 위한 것으로 교환기로부터 전달된 E1 단위 데이터 열을 ONU까지 변화 없이 전달하는 기능을 한다. TLIU는 E1신호가 ATM 신호를 통해 전달되도록 하기 위한 기능으로서 AALl CES(ATM Adaptation Layer l Circuit Emulation Service)를 제공한다.
PSTN 교환기와 기본적으로 8개의 DSlE Interface를 갖도록 하고 수요가 더 늘어나는 경우에 대해서 최대 I6개의 DSlE Interface로 확장할 수 있다. 따라서 TLIU를 Mother Board라고 했을 때 Mother Board 상에는 8개의 DSlE Interface를 갖도록 설계되어 있고 별도 8개의 DSlE Line Interface 및 Framing 기능을 갖는 Module을 만들어 추후 요구에 따라 장착할 수 있다. 그 외의 기능들은 16 DSIE Interface를 지원한다. TLIU는 Full-E1 전용선 서비스 및 N×64 서비스를 위한 것이므로 AALl CES는UDT(Unstructured Data Transfer) 뿐만 아니라 SDT(Structured Data Transfer) 도 가능하다. Backplane Interface는 CellBus Interface를- 갖는다. N×64 서비스 시스템인 경우 El Framer와 AAL1 CES에서 사용될 서비스 Clock은 TMXU가 공급한 망동기 Clock을 이용해 공급한다. 망 동기 Clock으로는 8KHz를 사용하며 이를 이용해 E1 시스템 Sync.Clock과 Frame Pulse를 생성한다.

나. TTlU(OLT PSTN Interface Unit for POTS)

TTIU는 OLT와 PSTN 교환기사이 인터페이스를 담당하며, 전송 매체로는 DSlE 신호를 사용한다. TLlU는 PSTN교환기와 최대 16E1 트렁크를 통해 데이터를 주고받을 수 있다. TTIU는 POTS를 위한 것으로 교환기와 V5.2 인터페이스를 통해서 가입자에게 채널을 할당하며 이렇게 가입자에게 할당된 채널들을 모아서 El Frame으로 재구성하고 이를 다시 ATM 신호로 재구성하여 ONU까지 전달하기 위한 것이다. TTIU는 V5.2 규격에 따라 최대 I6 DSlE 정합 기능을 제공한다. TTlU는 V5.2운용을 위한 정보 경로 및 가입자 채널 경로를 제공한다. TTIU는 E1신호가 ATM 신호를 통해 전달되도록 하기 위한 기능으로서 AALl CES와 DBCES(Dynamic Bandwidth CES)를 제공한다.
PSTN 교환기와 기본적으로 8개의 DSlE Interface를 갖도록 하고 수요가 더 늘어나는 경우에 대해서 최대 16개의 DSlE Interface로 확장할 수 있다. 따라서 TTIU를 Mother Board라고 했을 때 Mother Board 상에는 8개의 DSlE Interface를 갖도록 설계되어 있고 별도 8개의 DSlE Line Interface 및 Framing 기능을 갖는 Module을 만들어 추후 요구에 따라 장착할 수 있다. 그 외의 기능들은 I6 DSIE Interface를 지원한다. TTlU는 POTS를 위한 것이므로 AALl CES는 SDT가 가능하다. Backplane Interface는Cell Bus Interface를 갖는다. TSl(Time-Slot Interchange), El Framer, AALl CES에서 사용될 서비스 Clock은 TMXU가 공급한 망 동기 Clock을 이용해 공급된다. 망동기 Clock으로는 8KHz를 사용하며 이를 이용해 El System Sync. Clock과 Frame Pulse를 생성한다.

(그림 3-13)에서 보는 바와 같이 주요 디바이스 사이 Interface는 8.192Mbps직렬 데이터를 주고받는 구조로 되어 있다. 이러한 Interface로는 ST-BUS가 가장 일반적이며, PMC-Sierra 제품인 경우는 H-MVIP를 제공하고 있다. (그림 3-13)에서 보는바와 같이 8.192Mbps 직렬 데이터인 경우 16.384MHz Clock, 4.096MHz Clock, 8KHz Wide Frame Pulse가 사용된다.



(그림 3-13) Timing for High Speed Serial Interface (8.192Mbps)

다. TMXU(OLT TPLB ATM Multiplex/Demultiplex Unit)

TMXU는 TTIU 및 TLIU에서 발생하는 ATM Cell을 다중화 하고 이를 Broad-band 정합 블록에 접속하기 위해 155Mbps SDH 또는 SONET으로 변환하는 기능을 한다. Backplane으로 전달되는 ATM 신호를 다중 화하기 위해 별도의 Backplane정합 기능으로서 CellBus를 활용한다.

Backplane Interface는 CellBus Interface를 갖는다. Backplane 위에서 TMXU는 CellBus interface에 대해 Arbitration 기능을 수행하고 나머지 Unit들(TTIU/TLIU)은Slave로 동작한다. Broad-band 정합 블록인 TBIU와 155.52Mbps STM-1으로 접속한다. TBIU를 통해 전달된 SDH 신호로부터 망 동기 Clock을 추출하고 이 Clock을 이용해 TTIU 및 TLIU에서 AALl CES에 사용될 2.43MHz Clock과 El Service Clock을 만들어내는 El System Synchronizer에 사용될 8KHz Clock을 만들어 공급한다.

라. TTCU(OLT POTS & Leased-Line Control Processor Unit)

TTCU는 ATM-PON 시스템의 OLT 협 대역 셀프의 제어 프로세서 보드로서, V5및 ISDN 서비스, 그리고 제어 기능을 수행한다.

TTCU는 TTIU, TLIU, TMXU를 제어하며, V5 및 감시제어를 담당하는 상위 프로그램들이 실행되는 Unit이다. 이와 같은 상위 프로그램들이 실행되기 때문에 충분한 성능을 보장해야 한다. 따라서 고성능의 PPC750 프로세서를 사용한다.

또한 시스템 백업을 위한 비휘발성 메모리를 포함하고 있다.
TTCU 프로세서 보드는 Power PC 750 CPU를 탑재한 PPMC750 모듈을 사용하여 주변 Chip과 로직을 Access한다. PPMC750 프로세서 모듈은 다음과 같은 핵심 모듈을 포함한다.
*16Mbyte, 32bit Boot Flash Memory On Module
*128Mbyte, 64bit SDRAM On Module
TTCU 보드내의 PEB20324는 128-채널 HDLC 제어기로서 V5 서비스를 제공하기 위해서 사용된다. TTCU 보드는 INTEL DEC21143 Ethernet Controller를 이용해서 Remote Host와 통신을 한다. Flash Memory는 E28F320 8Mbyte Flash Memory를 2개 사용하여 16Mbyte Flash Memory를 제공한다. 이 메모리는 운용관리 프로그램과 VB5제어 프로그램이 올라간다. NVRAM은 2Mbyte를 사용하며, TTCU에서 시스템 형상이나 연결정보 등 중요한 정보를 저장하기 위해서 사용한다.

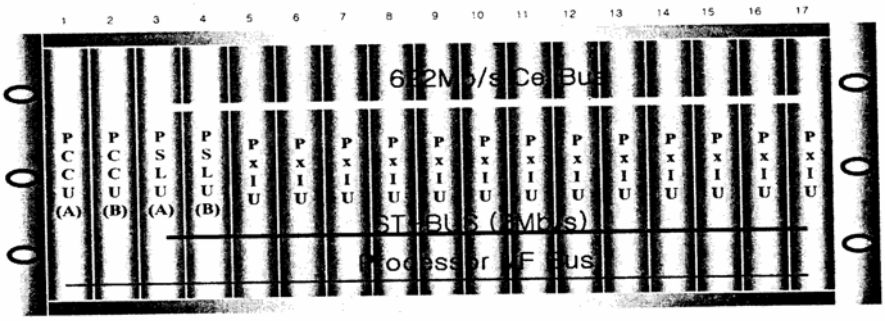
마. NBPU(Narrow-Band Backplane Unit)

NBPU는 TTIU와 TLIU가 Unit 형태 구분 없이 동일한 슬롯에 실장 가능하며, TMXU는 TTIU 4개 또는 TLIU 4개 아니면 TTIU와 TLIU 합하여 4개의 Unit에서 발생하는 ATM 신호를 다중 화한다. TTCU는 이중화되도록 설계되어 있다.
NBPU를 구성하고 있는 주요 인터페이스는 Motorola의 비 다중 화 모드 기반 MPC750 프로세서 인터페이스, Transwitch 셀버스 인터페이스, TSI, 그리고 HDLC 제어기 사이의 H-MVIP 등이다.

제 2 절 ONU

1.개요

ONU는 FTTC/FTTH 기반의 망 구조에서 가입자 측 광종단 기능을 갖는 장치로서 PON 정합, ATM 신호의 다중/역다중 및 라우팅, 가입자 서비스 정합 등을 수행한다. FTTC용 ONU (함체용/전주형 ONU) 와 FTTH용 ONU (데스크 탑 ONU)로 설치 운용된다. 기본적으로 고속 인터넷 접속 서비스와 일반/공중전화 서비스를 제공하고, 부가적으로 고속 멀티미디어 서비스(VOD, D-CATV 및 화상회의)를 제공한다.



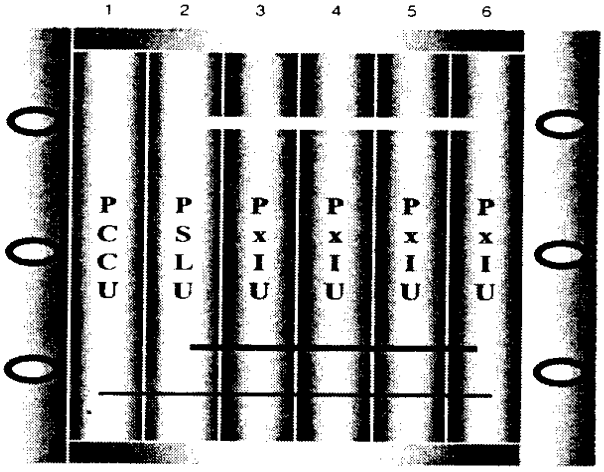
(그림 3-14) 19인치 함체용 ONU 형상

2. 전주형 ONU

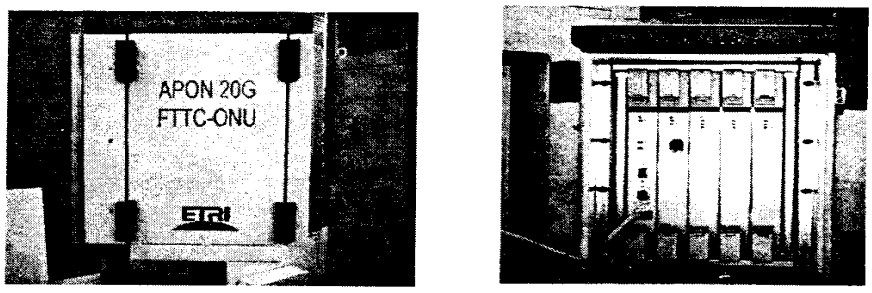
전주 형 ONU에서 제공하는 서비스와 서비스 카드 당 용량은 다음과 같다.

* 전화선 서비스 카드(PTIU): 15 ports/unit
* ADSL 서비스 카드(PAIU): 8 ports/unit
* VDSL 서비스 카드(PVIU): 6 ports/unit
* 전용선 서비스 카드(PLIU): 4 ports/unit
* 고속 이더넷 서비스 카드(PEIU): 4 ports/unit

FTTC용 ONU 형상은 2 종류로 설계되었으며, (그림 3-14)와 같이 전화국사 또 옥외의 19인치 랙에 설치되는 것과 (그림 3-15)와 같이 옥외 함체에 설치되는 것이다.



(a) 전주 형 ONU 셀프 구성



(b) 전주형 ONU 실물 사진

(그림 3-15) 옥외 함체용 전주형 ONU

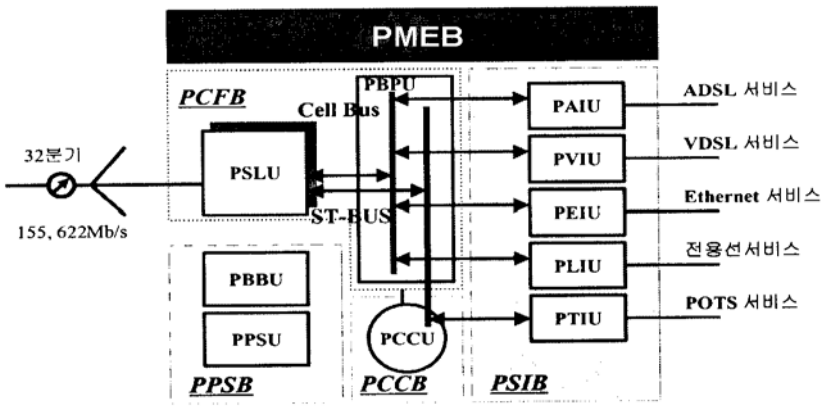
전주형 ONU의 전체 기능 구성 도는 (그림 3-16)과 같다. 간단히 정리하면,

* PMEB(PPOS Mechanical Equipment Block): 전주 형 ONU함체에 해당하는 기능부로 단자 반, 셀프 등을 실장하며 외부 환경으로부터 시스템을 안전하게 보호한다.

* PCFB(PPOS Core Function Block): 광 종단 및 PON 정합 기능, ATM 처리 기능 등을 수행하는 PSLU와 백플레인(PBPU)으로 구성된다. PCCU보드는 백플레인의 어느 슬롯에도 실장가능하며, 각 서비스 카드 슬롯들은 모든 종류의 서비스 카드들을 수용할 수 있게 설계 되었다.

* PSIB(PPOS Service Interface Block): 가입자 측의 각종 서비스 카드와 인터페이스 기능을 수행한다.

* PCCB(PPOS CPU Control Block): 전주 형 ONU의 장애 감시 및 제어를 담당한다.
* PPSB(PPOS Power Suppy Block): 상용전원을 받아서 -48V의 DC 전원으로 바꾸어 ONU에 공급하는 PPSU와 정전시나 PPSU 장애 시 사용할 백업 배터리를 실장 한 PBBU로 구성된다.



(그림 3-16) 전주형 ONU 전체 기능 블록

가. PSLU

1) 주요 기능

* 622Mb/s 또는 155Mb/s 연속 비트열 광수신 및 155Mb/s 버스트성 비트열 광송신 기능.
* PON MAC Slave 기능(G.983.1): APON-20G OLT PON MAC Master 기능과 연동하여 Ranging, TDMA 상향 채널 접속, 동적 대역폭 할당 요청, 하향 채널 암호기 상호 인증 및 해독.
* PON 상향 채널 접속에서 traffic class의 우선순위에 따른 queue의 차별적 관리, 최대 4개 queue를 구성.
* 상 하향 총 800Mb/s throughput 용량의 ATM 계층처리 기능: VP, VC 변환, F4/F5 OAM 채널 처리
* ATM traffic management : CBR, rt-VBR, nrt-VBR, ABR, UBR 등 class별 트래픽 관리 및 UPC 기능
* E1 4채널의 구조적/비구조적 AAL1 회선 에뮬레이션 기능, E1 채널별로 구조적/비구조적 회선 에뮬레이션 선택 가능. 구조적 회선 에뮬레이션의 경우 DBCES기능 지원.

* 셀 버스를 통한 33Mb/s 32bit 용량의 백플레인 신호 접속. 90% 버스효율을 고려하면 최대 950Mb/s 의 백플레인 접속 용량 지원.

나. PCCU

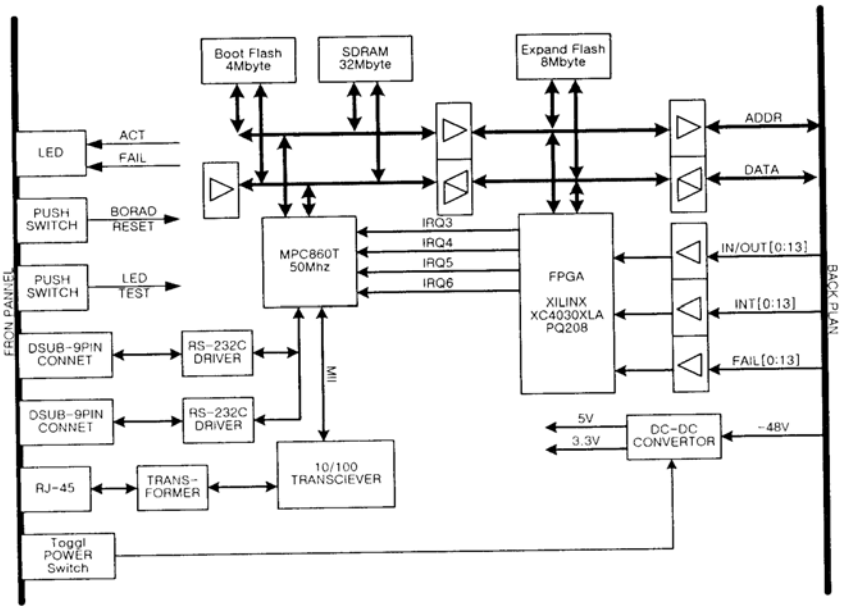
1) 기능구현

PCCU 유니트는 프로세서를 통하여 시스템을 구성하는 모든 기능 즉, PON slave 보드(PSLU), PDSL, 가입자 정합보드(PVIU), Nx64k 전용선 정합보드(PLIU), POTS 서비스 정합보드(PTIU) 카드를 제어하는 프로세서 유니트로서 각 카드의 초기화, 성능 감시 및 장애처리 기능을 수행한다. PCCU 유니트는 하드웨어 인터페이스기능과 OAM 기능 및 IPC 기능을 수행하기 위해 MPC860 프로세서를 사용하여 구현되었다.

2) 주요 기능 및 보드 구성

PCCU 보드는 MPC860 CPU를 사용한 프로세서 보드로서 LINE CARD 제어 및 성능 감시 기능, 경보 감시 기능, LINE CARD 실탈장, LINE CARD 인터럽트, LINECARD FAIL (Powe Fail & Clock Fail) 기능들로 구성된다.

PCCU 프로세서 보드는 MPC860 CPU,3 2MByte SDRAM, DS12887 RTC, XC4020XL FPGA, DEC21143 Ethernet Controller, NVRAM, RS232C 들로 구성 된다. 통신 및 MMI를 위한 이더넷 및 시리얼 포트가 제공한다. DEC21143 Ethernet Controller는 10/100Base-Tx 모두를 지원하며, PCI 브릿지를 통하여 액세스한다. 동작 주파수는 66.7MHz가 최대값이다. Boot ROM은 8Mbyte를 사용하며, 제어 및 운용관리 프로그램이 포함되어 사용된다. CPU는 XC4020XL FPGA는 통해서 RTC, Flash Memory, NVRAM을 액세스한다. Xilinx FPGA는 어드레스와 칩 선택(chip select) 신호를 내보낸다. 칩선택 신호를 받은 칩은 칩선택 신호를 이용해서 값을 읽고 쓴다, 그리고, CPU가 라인카드를 액세스할 때 필요한 제어 신호를 Xilinx FPGA가 처리한다.



(그림 3-17) PCCU 보드(MPC860 보드) 전체 블록도

PCCU 보드내의 FPGA는 PCI 버스상의 PCI 9054 LOCAL to PCI Brige 칩의 Local BUS를 통해 16bit 데이터 버스로 액세스 되며 내부에 16bit 레지스터 16개를 가지고 있다. FPGA는 백플레인을 통해 연결된 각각의 보드에 대한 실/탈장 정보, 장애상태 정보, 인터럽트 요구 정보와 프로세서 자체의 장애 정보를 모니터 하여 레지스터에 관리하고 각 정보의 상태에 변화가 발생시 프로세서에게 인터럽트를 발생시키고 프로세서는 이를 정해진 인터럽트 서비스 루틴을 통해 처리해 주어야 한다.

PCCU 보드는 INTEL DEC21143 Ethernet Controller를 이용해서 Remote Host와 통신을 한다. Flash Memory는 E28F320 8Mbyte Flash Memory를 2개 사용하여 16Mbyte Flash Memory를 제공한다. 이 메모리는 감시제어 및 운용관리 프로그램이 올라간다, NVRAM은 2Mbyte를 사용하며, TMCU 에서 시스템 형상이나 연결정보 등 중요한 정보를 저장하기 위해서 사용한다.

다. PVIU

PVIU는 1Gb/s 급의 Cellbus로 구성된 Backplane을 통하여 PSLU와 ATM cell을 송수신한다. 수신된 Cell은 Utopia layer 2 접속을 통해 6개의 VDSL 모뎀으로 전송된다. 이때, Utopia 송신부에는 VDSL 모뎀 채널별로 실시간과 비실시간 Cell을 대기시킬 수 있는 두 가지 종류의 Queue buffer 가 각각 구성되어 있어, 실시간 Cell을 우선적으로 VDSL 모뎀에 송신할 수 있다.

VDSL 모뎀은 Broadecm 사의 BCM6020을 사용하여 QAM 방식으로 구현한다. 추후,ITU-T에 제안되고 있는 4-band QAM 방식으로 구현된 PowerDSL(본 사업에서 자체 개발)을 사용하여 VDSL 모뎀은 Upgrade할 예정이다. VDSL 모뎀은 Rate adaptive 방식을 사용하여 전송 속도를 결정한다. 상하향 목표 전송 속도와 최소 SNR margin 을 설정하면, 전화선 상황에 따라 최대 SNR margin 을 확보할 수 있도록 모뎀 변 복조 변수를 자동으로 조정한다. 이러한 과정은 모뎀 시동 시에 가입자에 설치되어 있는 모뎀과 전송 성능을 데이터를 교환하면서 이루어진다. VDSL 모뎀은 대칭, 비대칭 서비스에 따라 사용하는 AFE(analog Front End)의 수동필터 구성을 달리한다. 따라서, 구성된 AFE에 의해 대칭, 비대칭 서비스가 결정된다. VDSL 모뎀에 사용하고 있는 BCM6020 칩은 I2C 접속을 동하여 제어된다. 따라서, PVIU 보드에서 사용하고 있는 8-bit para1lel CPU bus(non-multiplexed Motorola mode)를 l2C의 Serial bus로 변환하여 VDSL 모뎀을 제어한다.

VDSL 모뎀을 통해 가입자로부터 전송된 ATM cell은 UTOPIA layer 2 접속을 통하여 Cell Bus 접속부로 전달된다. CellBus 접속부에 전달되기 전에 LUT를 통해 적절한 Cell routing header, Tandem routing header 등이 얻어지고 필요한 경우에는 VP변환도 할 수 있다. VP 변환은 가입자와 접속에서 VPI 값의 제한 없이 접속할 수 있도록 하기 위한 것이다. VDSL 모뎀 채널 당 3개의 VP 채널을 할당하는 방법으로 운영한다. 이때 첫 번째 VP는 lP 기반 서비스, 두 번째 VP는 ATM 전용선용, 세 번째 VP는 TDM 전용선용으로 할당한다.

Cell routing header, Tandem routing header, VP 변환이 이루어진 ATM cell은 Cell Bus 형태의 58-byte cell로 구성되어 CellBus 접속부에 전달된다. PSLU로부터 전달된 Cell은 CellBus 접속부에서 Loopback될 수 있다. 이때, PSLU에서는 보내는 Cell을 Loopback cell로 설정하여야 한다. PVIU에서는 PSLU에서 설정된 Loopback cell의 정보에 따라 Cell을 Loopback할 수 있도록 기능 설정이 되어 있다.

그 외, PVIU 전원 상태를 표시하는 POWER LED, 6 개의 모뎀 링크 중에 동작하도록 설정한 모뎀이 모두 정상적인지 확인하는 LINK LED, CellBus 데이터 송수신상태를 확인하는 DATA LED 등이 전면판에 구성되어 있고, PVIU의 실 탈장 상태, Slot 위치를 확인하기 위한 신호선이 Backplane에 연결된다.

라. PTIU

PTIU는 POTS를 위한 것으로 일반전화 및 공중전화와 접속된다.

PTIU는 Backplane을 통해 PSLU와 2.048Mbps serial bus interface를 갖는다. PTIU는 각 가입자로부터 입력되는 음성 및 음성급의 아날로그 데이터를 2.048Mbps속도의 디지털 데이터열의 해당 타임슬롯에 삽입하여 PSLU로 전달하고, PSLU로부터 수신되는 2.048Mbps의 디지털 데이터 열에서 해당 가입자의 데이터를 추출하여 음성 및 음성 급의 아날로그 데이터로 변환한 후 각 가입자로 전달한다. 전주 형 ONU에는 TSI(Time Slot Interchange) 기능을 구현하지 않기 때문에 가입자별로 타임 슬롯을 고정 할당하도록 되어 있다.

PTIU는 타임 슬롯 생성 및 할당 기능, 송수신 레벨 조정 기능, 통화전류 공급 및 차단 기능, 멀티 링 송출 기능, DP 및 DTMF 수신 중계 기능, PCM 코딩/디 코딩 기능, 포트별 오류 검출 및 보고 기능, 과전압 및 과전류에 대한 회로보호 기능 등을 갖는다.

마. PLIU

PLIU는 Ful1-El 전용선 서비스, N×64 서비스 등의 서비스를 위한 가입자 단말과 접속되며 SHDSL(Single-Pair High-Speed Digital Subscriber Line) 모뎀으로 구현된다.

PLIU는 1Gb/s 급의 Cellbus로 구성된 Backplane을 통하여 PSLU와 ATM cell을 송 수신한다. 서비스가 Broad-Band 망을 통해 이루어지는 경우에는 송수신 Cell은 Utopia layer 2 접속을 통해 SHDSL 모뎀과 PSLU 사이에 송 수신되며 Narrow-Band 망을 통해 이루이지는 경우에는 Utopia layer 2 접속을 통해 AAL1 SAR 칩과 PSLU 사이에 송수신된다. AAL1 SAR Chip과 SHDSL 모뎀은 2.048Mbps serial bus interface를 갖는다.

3. 데스크탑 ONU

가. 주요 기능

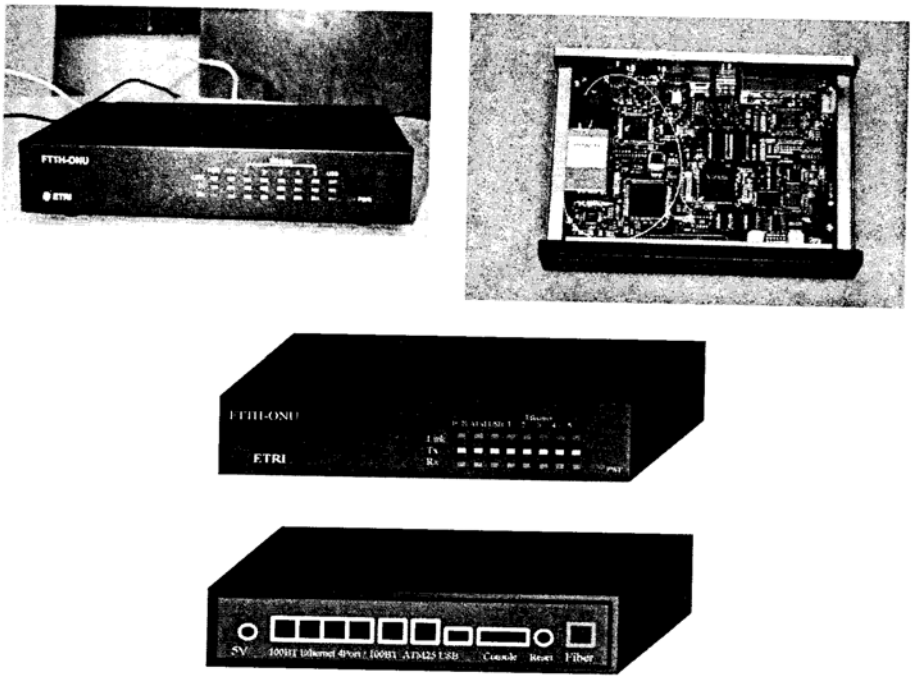
* 622Mb/s 또는 155Mb/s 연속 비트열 광수신 및 155Mb/s 버스트성 비트열 광송신 기능.

* PON MAC Slave 기능(G.983.1): APON-20G OLT PON MAC Master 기능과 연동하여 Ranging, TDMA 상향 채널 접속, 동적 대역폭 할당 요청, 하향 채널 암호기 상호 인증 및 해독.

* PON 상향 채널 접속에서 traffic class의 우선 순위에 따른 queue의 차별적 관리, 최대 4개 queue를 구성.
* 25 Mb/s ATM UNI (VP 채널)
* 10/100 BASE-T Ethernet 접속
* AAL5 기능: IPoA, PPPoA, PPPoE/ATM 지원

나. PDOS 실용 모델

ATM-PON 저가형 광가입자 시스템인 APON-20G 구성 요소 중 PDOS(ATM-PON Desktop ONU Subsystem)의 실용모델 형상은 아래 그림과 같다.
전면에는 각 인터페이스의 동작 상태를 나타내도록 LED 표시 장치가 있으며, 후면에는 ODN과 접속되는 광 송수신 입력 포트, 가입자 인터페이스로 ATM25 포트(RJ45), 이더넷 인터페이스 4 포트, USB 1 포트, Console 포트가 있다.
전원 공급은 DC 5V이며 소모 전류는 3 Ampere 이다



(그림 3-18) 데스크탑 ONU의 외관

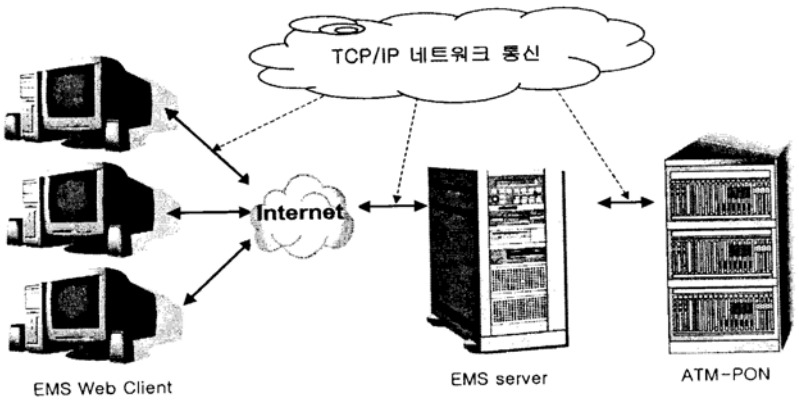
제 3 절 웹기반 시스템 운용관리

1. 개요

시스템 운용관리기능은 언제 어디서나 웹을 통해서 접속 가능하도록 설계될 경우 편리하다. ATM-PON 운용관리시스템(이하 EMS; Element Management System)은 기존망 관리 시스템과 유사한 클라이언트-서버 구조를 따르지만 자바로 개발되어 시스템 운용환경의 변화 없이 접속이 가능한 장점을 가지고 있다. EMS는 ATM-PON 자원을 효율적으로 관리하여 네트워크 장애로 인한 손실을 최소화할 수 있도록 부하, 장애, 성능 및 상태감시 등의 제어 기능을 수행한다.

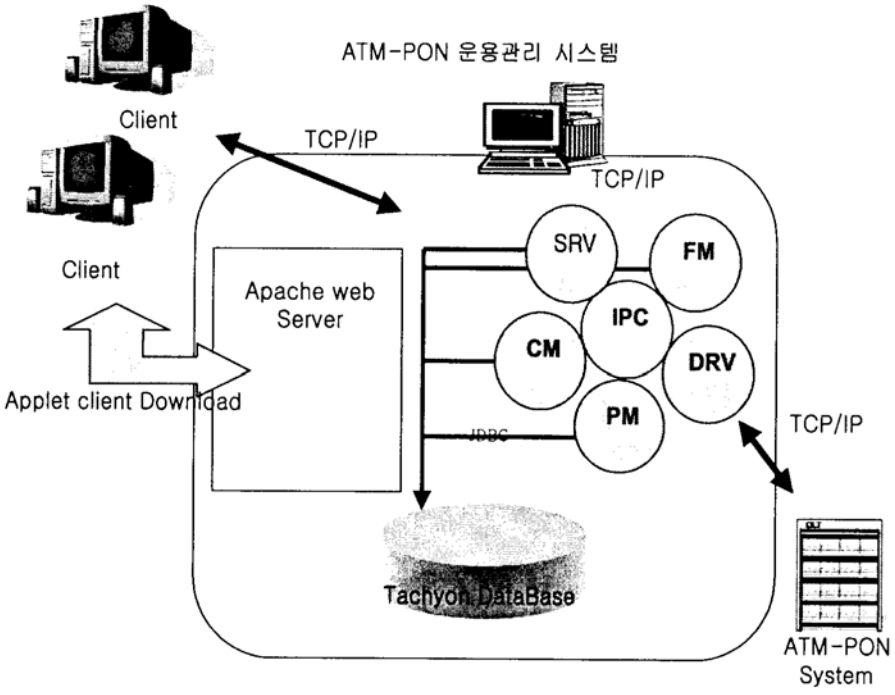
2. EMS 구조

EMS는 서버와 클라이언트 방식으로 구성된다(그림 3-19). EMS 서버는 ATM-P0N 시스템을 웹을 통해 운용관리 할 수 있도록 클라이언트의 정보요청을 처리하고, 관리대상 정보를 조회, 저장, 변경하는 기능을 담당하며, 클라이언트의 제어신호를 OLT에 내장된 운용관리 블록에 전달하여 웹 클라이언트의 연결 및 해제를 관리한다. EMS 클라이언트는 웹 브라우저를 통해 시스템을 운용관리 할 수 있도록 GIU로 구성되며, 운용자와의 인터페이스를 담당한다.



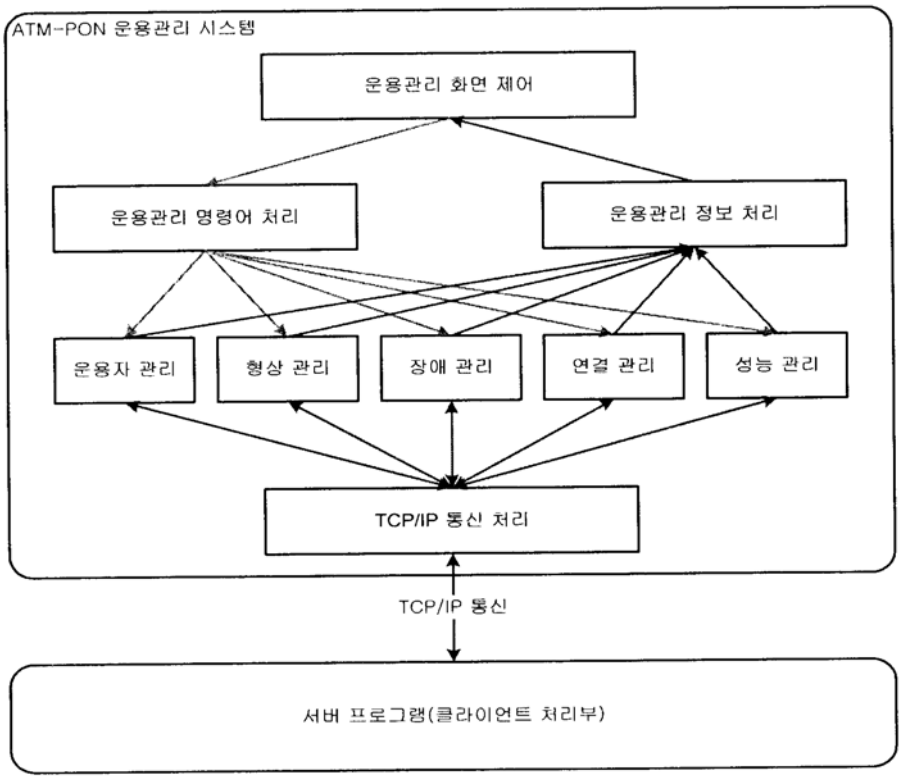
(그림 3-19) ATM-PON EMS 구성도

EMS 서배는 자바 어플리케이션으로 개발되었으며, 각 기능 모듈별로 독립적인 동작이 가능하도록 설계하여 개발의 용이성 및 오류에 대한 디버깅이 편리하도록 하였다. 각 기능 프로세스간 통신은 TCP/1P 프로토콜을 사용하며, IPC 모듈이 그 중심기능을 담당한다. CM (Configuration Management), FM(Fault Management) 및 PM(Performance Management) 기능모듈은 관리대상에 대한 구성정보, 장애정보, 성능정보를 저장, 변경, 조회하게 되므로 JDBC를 이용해 DBMS에 접근한다. EMS 서버에서 운용관리 정보를 저장하는 DBMS는 실시간 메모리 상주형 DBMS인 Tachyon DBMS를 사용하였다(그림3-20).
ATM-PON EMS 서버는 EMS 클라이언트 웹 서버, Tachyon DBMS와 함께 동일한 시스템에 존재하며, 6개의 자바 어플리케이션으로 구성되며, 각각의 기능 프로세스가 독립적으로 수행된다. 이들 기능 프로세스들은 필요에 따라서 JDBC 드라이버를 이용하여 실시간 데이터베이스에 접근하며, EMS 클라이언트 및 ATM-PON 시스템과는 네트워크를 통해 TCP/IP 통신을 한다.



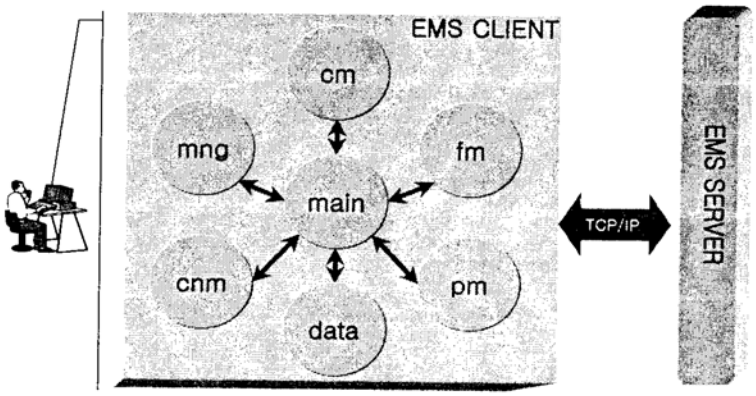
(그림 3-20) ATM-PON EMS 서버 구조

EMS 클라이언트는 관리대상 장비의 형상정보를 관리하고, 이를 GUI로 표현함으로써 운용자와의 인터페이스를 제공한다. EMS 서버로부터 수신한 운용관리 신호들을 정보 종류별로 분리하며 각 기능블록에서 처리하게 된다. 각 정보는 가공되어 그래프, 텍스트, 이미지등 다양한 형태의 GUI로 표현된다. 각 정보를 처리하는 기능블록의 구성은 (그림 3-21)과 같다.



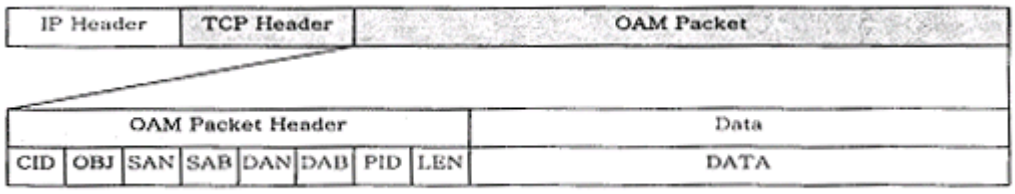
(그림 3-21) ATM-PON EMS 클라이언트 기능 블록

EMS 클라이언트는 기능 블록별 패키지로 구분하여, 각 블록별 개발이 원할 하도록 하였으며, 관리 또한 용이하도록 하였다. 각 패키지는 main, data, cm, cnm, fm, pm, mng, msg, util들 9개로 구성되며, main 패키지를 중심으로 객체 정보를 주고받는다.

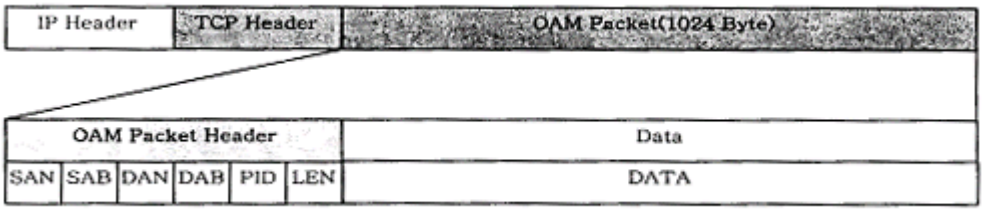


(그림 3-22) ATM-PON EMS 클라이언트 구조

서버-클라이언트 망식의 EMS는 자바로 개발되어 운용관리정보 전달시 유연성을 제공한다. 자바는 바이트 스트림, 오브젝트 스트림, 문자열 형태 등 다양한 형태의 데이터 전달이 가능하다. ATM-PON EMS에서는 오브젝트 형태의 정보전달방식을 사용하고 있으므로 운용관리 정보를 처리하는데 효율적이다 이러한 운용관리정보 전달에 사용되는 통신방식은 TCP/IP 소켓 통신을 기본으로 한다.
EMS는 TCP/IP 통신방식을 이용하여 서버와 클라이언트 사이에 정의된 프로토콜로 운용정보를 주고받는다. 이 때 사용되는 운용관리 정보의 패킷 구조는 (그림3-23)와 같으며. EMS 서버와 운용관리 블록 간에 사용되는 운용관리 정보의 패킷 구조는 (그림 3-24)과 같다.



(그림 3-23) EMS 서버-클라이언트 간 운용관리 정보 패킷 구조



(그림 3-24) EMS 서버-운용관리 블록 간 운용관리 정보 패킷 구조

3. 운용관리 방법

일반적으로 운용관리시스템은 네트워크 자원을 효율적으로 관리하여 네트워크의 장애로 인한 손실을 최소화 할 수 있도록 네트워크의 부하나 장애정보 수집, 시스템의 성능정보 수집 및 상태 감시등의 역할을 수행한다. 따라서 EMS는 장애정보를 수집하여 장애 발생 원인을 분석하고 향후 발생 가능한 시스템 장애에 대처할 수 있도록 운용자에게 정보를 제공하고 성능 정보를 분석하여 각종 통계자료를 산출하여 시스템 운용에 필요한 다양한 정보를 제공하는 등 시스템을 효율적으로 운용하는데 필요한 시스템이다. 따라서 기존의 전화 및 ISDN 서비스 외에도 다양한 광 대역 ISDN서비스와 SVB, VOD 서비스 및 인터넷 서비스 등을 지원하는 ATM-PON 시스템의 운용관리 시스템 설계에 있어 다음과 같은 요구사항을 고려하였다.

1) 다양한 서비스 포트 관리

광가입자망은 서비스 가입자에게 기존 전화, ISDN, DSlE, VDSL 및 ADSL 등의 다양한 서비스 포트를 제공하므로, 이들 각각에 대한 다양한 관리 및 유지보수 기능필요

2) 다수 서비스 및 망 사업자 환경

ATM-PON 시스템은 액세스 망 또는 공중망 사업자의 영역에 포함되어 운용되므로 다양한 서비스를 제공한다. 따라서 각 서비스 사업자별 요구에 따라 다양한 기능과 사업자간의 연동지원 필요

3) 다양한 서비스 노드 정합기능

기존 망 사업자의 서비스를 지원하기 위해 ITU-T G.964 및 G.965 권고안을 기준으로 하는 V5 인터페이스를 통해 PSTN 및 lSDN 서비스 정합 기능제공. 또한 B-ISDN 백본 망과의 정합을 위해서는 ITU-T의 G.967.1 및 G.967.2를 근간으로 하는 VB5 인터페이스 및 VB5를 지원하지 않는 ATM 교환기와의 접속을 위해서 ATM-PON 가입자망에서 다양한 호 접속 신호방식 지원필요

4) 분산 환경
각기 분산된 위치에 존재하는 다수 ONU의 효율적 관리
5) 경제성 및 효율적인 관리
시스템 경쟁력을 위해서 구조설계시 최대한의 경제성 및 효율성 고려

가. 구성관리

구성관리 기능은 크게 형상관리기능과 연결관리기능으로 분류된다. 형상관리기능은 OLT와 ONU의 물리적인 구성요소들의 상태정보를 관리하며, 연결 관리는 ATM-PON 내에 설정된 VP와 VC연결에 대한 설정, 해제 및 연결 정보를 관리한다. 구성관리의 세부기능은 다음과 같다.

1) 물리적 구성요소 관리기능
ATM-PON 시스템을 구성하는 물리적 구성요소는 OLT, ONU가 중심이다.
가) 노드 추가/삭제 관리기능
시스템 초기화시에 OLT 및 ONU들의 하드웨어 구성상태에 따라 운용관리기능에서 노드 객체에 대한 내용을 세트시킨다. 그리고 새롭게 ONU가 추가되거나 삭제되는 경우 이에 대한 정보를 반영하고, ONU의 추가 및 삭제 내용을 보고한다.
나) 보드관리 기능
시스템 초기화시에 시스템 정보를 전달받아 보드 객체들을 생성하고, 보드의 착탈 상태 및 동작상태를 파악하여 정보를 변경시킨다. 그리고 보드 착탈이 발생한 순간에 해당 정보를 입력받아 보드 객체의 상태 정보를 변경시키고, 이에 대한 내용을 보고하는 기능을 수행한다. 이 때 해당 보드가 포트를 포함하는 경우에는 연관된 모든 포트의 상대도 변경한다.
다) 포트관리 기능
시스템 초기화시에 존재하는 포트들에 대한 내용을 하드웨어 제어 기능으로부터 전달받아 포트 객체들을 생성하고, 포트의 동작상태 및 관리상태 등을 파악하여 해당 정보를 저장한다.

2) 구성 요소 운용 상태 관리 기능

ATM-PON 시스템을 구성하는 모든 구성 요소들은 administrativeState라는 운용상태 정보를 유지한다. 운용 상태는 locked, unlocked 및 shuttingDown의 3가지 상대값을 가질 수 있으며, 운용자의 명령에 의해서 변경된다. 이 중 unlocked 상태는 서비스가 가능한 상태이며, locked는 서비스를 수행하지 않는 상태를 의미한다. ShuttingDown 상태에서는 기존에 서비스 중이던 내용에 대해서는 계속 서비스를 수행하지만, 새로운 서비스요청은 거절하는 상태이다. ShuttingDown 상태로 있던 구성요소에서 제공하고 있던 모든 서비스가 종료되면, 운용 상태는 자동적으로 locked 상태로 변경된다.

가) 포트 운용상태 관리기능

운용자의 의도에 의해서 가입자 포트 또는 교환기측 포트의 운용 상태를 변경하는 역할을 수행한다. 만약 한 포트의 운용 상태를 locked 또는 shuttingDown으로 변경시킨 경우에는 자동적으로 해당 포트를 지나는 모든 PVC에 대한 운용 상태 정보도 locked 또는 shutting Down으로 변경되도록 한다.

나) PVC 운용상태 관리기능

운용자의 의도에 의해 ATM-PON 시스템 내에 설정된 PVC의 운용 상태를 변경하는 기능을 수행한다.

3) 가입자 관리기능

운용 명령어를 통해 새로운 가임자의 생성을 요구하거나 기존의 가입자 삭제를 요구하면, 가입자 생성 및 삭제를 위한 조건을 검토하여 새로운 가입자 객체를 생성하여 가입자 관리 테이블에 저장하기나, 기존의 가입자 객체를 삭제하는 기능을 수행한다. 그리고 기존의 가입자에 대한 관리 상태 변경 명령이 입력되면, 해당 가입자가 시스템 내에 존재하는지 검사 후 존재하는 경우에는 가입자의 관리 상태를 변경하는 기능을 수행한다.

4) 연결 관리기능

연결 관리 기능은 ATM 신호 처리를 통해서 요구되거나 또는 운용자의 명령에 요구되는 ATM 연결을 설정, 해제 및 검색 기능 등을 수행한다.

가) PVC 정보 검색 기능

운용 명령어를 통해서 특정 연결에 대한 검색 또는 모든 연결 정보들에 대한 리스트 검색 명령 등을 입력받아서 현재 시스템에 연결된 연결 정보들을 Display한다.

이 때 특정 연결에 대한 연결정보의 검색명령이 입력된 경우에는 좀더 자세한 정보를 Display할 수 있도록 한다.
나) 연결 설정 및 해제 기능
운용 명령어 또는 신호 처리블록을 통해 연결 설정을 요구받으면, 해당 포트에 새로운 연결 설정이 가능한지를 검토한 후, 대역폭 할당이 이루어진다. 그리고 OLT와 ONU 사이에 사용 가능한 VPI/VCI 값을 할당받아 연결 정보 객체를 구성하여 연결 관리 테이블에 저장한다. 반대로 연결 해제 기능을 수행할 경우에는 해당 연결이 존재하는지 검사 후, 할당되었던 대역폭과 OLT 및 ONU사이에 할당되었던 VPI/VCI값을 해제하여 연결 관리 테이블에서 삭제하는 역할을 수행한다.

나. 장애관리
시스템 제어기능으로부터 시스템의 장애가 발생하였다는 정보가 입력되면, 운용관리 기능에서는 형상관리 기능을 통해 자원상태를 변경한 후, 장애가 발생하였음을 운용자 단말을 통해 장애 발생을 보고한다. 또한 EMS에게도 이를 보고하여 망 운용센터로 다음과 같은 장애 상태가 보고 될 수 있도록 한다.
가) 포트 장애 보고 기능
시스템 내의 특정 포트에 장애가 발생하면, 운용관리에서는 해당 객체에 대한 상태변수를 수정한 후, 포트 장애 상황을 장애 원인과 장애 상태 등의 정보를 운용자 단말을 통해 운용자에게 알리고, EMS에도 보고한다.
나) 연결장애 보고 기능
시스템 내의 장애 발생으로 인해 VP 또는 VC 연결에 장애가 발생한 경우에 해당 객체에 대한 내용을 수정한 후, 운용자 단말을 통해 보고한다.
다) 보드 탈착 보고 기능
시스템 내의 보드가 탈장되기나, 새로이 장착되면 이에 관련된 정보를 보고받아 해당 객체의 상대를 변경한 후, 운용자 단말을 통해 보드의 착탈 상태를 보고한다.
라) 경보 기록 기능
경보 보고가 하드웨어 제어부에서 입력되면, 경보 발생 객체 및 경보의 종류, 발생 시간 등에 대한 정보를 객체로 만들어서 경보 기록 관리 테이블에 저장한다.

마) 경보 기록의 검색 기능
특정 객체에 발생한 경보 기록 또는 특정 시간대에 발생한 경보 기록에 대해서 검색하는 기능으로 경보 기록 관리 테이블에서 검색하여, 해당 정보를 출력한다.
바) 경보 기록의 삭제 기능
운용자의 명령에 따라서 경보 기록을 삭제하는 기능을 수행한다.
사) 현재 경보 관리 기능
경보 기록 관리 기능은 시스템에서 발생하였던 모든 경보들에 대한 기록을 관리하는 기능을 수행하며, 현재 경보 관리 기능은 현재 시스템에서 경보 상태를 지속하고 있는 항목들에 대해서만 관리한다. 따라서 시스템 내에서 발생해서 현재 시점까지 경보가 해제되지 않고 남아있는 경보들에 대해서 별도의 테이블로 관리한다.
상기 기능은 시스템에서 발생할 수 있는 다양한 경보등급을 운용관리기능에서 관리하며, 특정 경보에 대한 경보 등급을 검색하거나 변경할 수 있는 기능을 제공한다.
장애 복구 뒤 기능이 정상적으로 수행이 되는지 시험하기 위한 기능으로서 시험하고자 하는 곳으로 시험 데이터를 전송하여 일정 시간 내에 정상적인 데이터가 수신되는지 확인하고 전송하기 전의 데이터와 복귀된 데이터를 비교한다.
가) OAM cell 루프 백 시험
정해진 지점에서 OAM cel1이 루프 백 되는지 시험한다.
나) 연속성 검사
OAM cell이 연속적으로 전달되는지를 검사한다.

다. 성능관리
1) 성능 데이터 수집 및 보고 기능
제어 기능으로부터 기본적으로 15분 주기로 물리 계층 및 ATM 계층의 성능정보를 보고받아서 이를 관리하는 기능을 수행한다. ATM-PON 시스템은 하드 디스크와 같은 대용량 저장 매체가 없이 RAM내에 모든 관리 정보를 유지하므로, 15분주기로 보고 되는 성능 정보를 각 항목별로 최대 8개까지의 성능 이력 데이터를 관리할 수 있도록 한다.

또한 운용 관리 기능에서는 제어 기능을 통해 입력되는 성능정보를 EMS로 전달하여 망 관리 센터로 전달될 수 있도록 한다.

가) 포트 성능 정보 수집 기능

각 포트별로 물리계층에 대한 성능 정보를 수집하고 과거의 물리계층 성능정보를 유지하는 기능을 수행한다. 여기서 포트는 ATM-PON 시스템내의 모든 물리계층 포트를 의미한다.

나) 인터페이스별 성능정보 수집 기능

각 인터페이스별로 성능정보를 수집하고 과거의 성능정보를 유지하는 기능을 수행한다,

다) 가상 경로별 성능 정보 수집 기능

각 가상 경로별로 성능정보를 수집하고 과거의 성능 정보를 유지하는 기능을 수행한다.

2) 성능 데이터 검색 기능

가) 현재 성능 데이터 검색 기능

운용 명령어를 통해 특정 포트 또는 특정 가상 연결에 대한 현재 성능 데이터의 검색 명령이 입력되면, 운용 관리 기능은 제어 기능으로 메시지를 전달하여 현재 15분주기 내에서 수집되고 있는 성능 데이터를 직접 읽어 운용자 단말을 통해 출력한다.

나) 성능 이력 데이터 검색 기능

운용 관리 기능에서는 최대 8개까지의 성능 이력 데이터를 관리하므로 이에 대한 정보를 운용 명령어를 통해 검색해 볼 수 있다.

3) 임계 치 관리 기능

가) 임계 치 설정 및 조회 기능

운용 명령어를 통해 현재 설정되어 있는 성능 임계치를 조회하거나, 성능 임계 치를 새로 설정하는 기능을 수행한다.

나) 임계치 초과 보고 기능

운용 관리 기능에서는 제어 기능을 통해 성능 데이터에 대한 보고가 수신되면, 해당 성능 정보가 임계치를 초과하였는지를 검사하여, 임계치를 초과한 경우에는 성능 저하에 대한 보고를 EMS로 전달한다.

라. 연결 관리

ATM-PON 시스템에서의 연결제어는 호 처리 종단기능을 구현하여 서비스 노드와의 ATM 연결을 제공한다. 따라서 연결제어는 시스템 요구사항을 만족하기위해서 다음과 같은 세부 기능으로 구성된다.

1) 주소 번역 기능

E.164 주소를 입력으로 가입자 정보 테이블을 참조하여 해당 가입자가 연결되어 있는 포트의 물리적 주소, 운용 VP/VC 비트를 확인하고, 미리 할당된 VPI/VCI 할당 원칙에 따라 최종 VPCI/VCI 값을 할당한다. 가입자의 새로운 등록이나 등록 해제, 가입자의 정보 변경 시에 가입자 정보 테이블을 변경한다.

시스템 내부적으로, 또는 운용자로부터 서비스노드와의 연결 통로를 제공하는 물리적 사용자 포트, 논리적 사용자 포트, ONU, ODN 인터페이스, 서비스노드 포드에 대해 장애 정보, 또는 운용 정보가 들어오면, 영향을 받는 포트에 연결되어 있는 가입자 테이블 엔트리의 태그 정보 등을 변경한다.

2) 루팅 설정 기능

루팅 설정 기능은 크게 VPI/VCI 및 연결 태그 관리 기능과 루팅 정보 처리 기능의 두 가지 기능으로 나뉘어 처리된다. VPI/VCI 및 연결태그 관리 기능은 연결 설정 시에 가입자가 연결되어 있는 포트의 물리적 주소, 서비스 노드가 연결되어 있는 포트의 물리적 주소를 기반으로 가입자와 ONU간의 UNI에서의 VPI/VCI, ONU와OLT간의 ODN VPI/VCI, OLT와 서비스 노드간의 SNI VPI/VCI를 할당 및 해제하는 기능을 담당하고, OLT및 ONU에서 각 방향의 연결 식별자인 연결태그의 할당 및 해제를 수행한다.

운용자로부터 PVC 설정을 요구하는 명령어를 수신한 경우, UNI VPI/VCI, ODN VPI/VCI, SNI VPI/VCI, AN 관련 연결 태그, ONU 관련 연결태그 정보를 이용하여 실제 PVC 설정을 수행한다.

루팅 정보 처리 기능은 연결 설정 시, 연결 관련 정보가 OLT내의 TMCU에 있으므로 OLT에서의 Source Port ID, Destination Port ID, SNI VPI/VCI, ODN VPI/VCI, 전 방향 대역폭, 전 방향 연결태그, 전 방향 Qos, 전 방향 스위치 태그, 후 방향 대역폭, 후 방향 연결태그, 후 방향 QOS, 후 방향 스위치 태그, Policing Parameter등을 해당되는 계층 관리 처리 블록으로 전달한다. 또한 ONU에서의 이들 정보들을 계층 관리 처리 블록으로 전달한다.

3) 연결 수락 제어 기능

연결 설정 시, OLT에서 해당 ONU로 통하는 물리적 주소, 전 방향/후 방향 대역폭을 기준으로 ODN 대역폭 정보 테이블을 유지하면서 새로운 연결 설정에 대한 수락 또는 거부를 판단한다. 또한 ONU에서의 가입자가 연결된 UNI에서의 정보 테이블을 가입자 포트의 물리적 주소, 전 방향/후 방향 대역폭을 기준으로 유지하여 동일한 새로운 연결 설정에 대해서 수락 또는 거부를 판단한다. 위의 두 가지 과정에 대해서 모두 만족할 경우에 대해서만 새로운 연결에 대한 요구를 수락한다. 판단기준이 되는 대역폭은 최대 대역폭으로 한다.

시스템 내부적으로 장애, 장애 복구 등의 요인에 의해서 구성정보의 변경이 발생했을 경우나 운용자로부터의 요구에 의해서 임의의 ODN 인터페이스에 대한 정보의 변경을 수행한다.

4) 연결 제어 기능

연결 관리의 실질적인 주 제어 객체로서 망 관리나 운용 관리로부터의 새로운 연결 설정 및 해제 등의 연결의 상태 변경에 따른 PVC연결의 객체를 관리하면서 생성, 소멸 등의 일련의 동작을 수행한다. 또한, VB5.1의 Shutting down Message 수신에 따른 점진적인 잠금 상태에 대해서 해당 자원에 대한 새로운 PVC설정 시도 등에 대한 금지를 수행하고, 망 관리로부터의 잠금 이벤트에 대해서 연결을 나타내는 객체의 상태에 반영한다.

ATM-PON 시스템은 크게 OLT와 ONU로 구분되므로 이에 대해서 각각의 연결 객체를 구성할 수 있으나 ONU에서의 인견 관련 객체 정보를 OLT에서 통합하여 관리하도록 한다.

장애 발생에 따른 구성 정보의 변화에 의해서 해당 라인 카드의 상태 변경에 따라서 해당 라인 카드를 통과하는 모든 연결을 나타내는 객체에 대해서 연결 상태를 비활성화 한다.

특정 ONU의 장애 발생시에도 해당 ONU에 연결된 가입자와 연결된 모든 연결을 나타내는 객체에 대해서 연결 상태를 비활성화 한다.

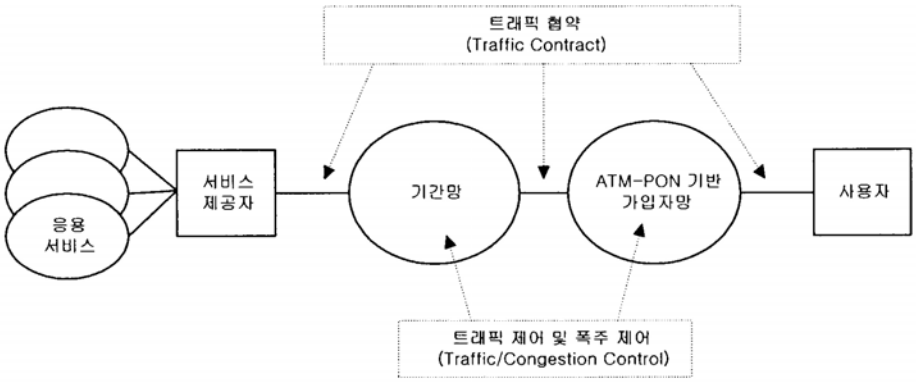
또한 장애 복구에 따른 구성 정보의 변화에 의해서 해당 라인 카드의 상태 변경에 따라서 해당 라인 카드를 통과하는 모든 연결을 나타내는 객체에 대해서 연결 상태를 비활성화 한다. 특정 ONU의 장애 발생시에도 해당 ONU에 연결된 가입자와 연결된 모든 연결을 나타내는 객체에 대해서 연결 상태를 비활성화 한다.

마. 트래픽 관리

ATM-PON 시스템은 다양한 특성을 갖는 멀티미디어 트래픽을 효율적, 경제적으로 전달할 수 있어야 할 뿐 아니라, 안정적으로 동작할 수 있어야 하는데 이를 위해 트래픽 제어 및 폭주 제어 기능이 요구된다. 트래픽 제어 및 폭주 제어 기능의 목적은 첫째, ATM-PON 시스템의 목표 성능을 유지하여 시스템과 사용자를 보호하면서 각 서비스에 협약된 서비스 품질을 보장하고, 둘째, ATM-PON 시스템 및 종단 시스템간의 복잡 도를 최소화하면서 시스템 자원의 사용 효율을 최적화하는데 있다.

트래픽 제어 및 폭주 제어 기능이 이루어지기 위하여 사용자 트래픽의 특성을 엄밀하게 정의하고, 사용자와 ATM-PON 시스템 간 또는 ATM-PON 시스템과 망간에 제공되는 서비스 품질 및 각 트래픽 특성과 요구된 서비스 품질에 적합한 ATM 트래픽 전달능력 등을 협약할 수 있어야 한다. 또한 트래픽 제어 및 폭주 제어 기능은 멀티미디어 트래픽 특성의 불확실성 및 협약위반 사용자나 시스템의 오작동 등으로 야기될 수 있는 폭주상태를 해소할 수 있어야 한다.

트래픽 제어 및 폭주 제어기능은 크게 트래픽 협약, 트래픽 제어, 폭주제어 기능그룹으로 구성된다. 그리고, ATM-PON 시스템 내 트래픽 제어와 폭주 제어 기능은 시스템이 폭주상태를 피하기 위하거나, 시스템이 폭주 상태가 되었을 때 폭주의 정도, 범위, 지속시간을 완화하기위한 역할을 한다. 자세한 기능 구성 및 기능들은 다음과 같다



(그림 3-25) ATM-PON 시스템 트래픽 제어 및 폭주제어 기능 구조

1) 트래픽 협약 기능

트래픽 협약기능은 사용자와 ATM-PON 시스템 사이 및 ATM-PON 시스템과 망 사이에서 전달하고자 하는 트래픽의 특성을 제시하고 협상하기 위한 기능이다. 이를 위해 연결 예약 또는 연결 설정 시 트래픽 기술자(Traffic Descriptor)에 따라 트래픽 특성을 엄밀하게 규격화(트래픽 특성화)한다.

아울러 각 연결별 Conformance Definition(연결 내 셀들에 적용), Compliance Definition (연결에 적용), 사용자와 ATM-PON 시스템 사이 및 ATM-PON 시스템과 망 사이에 제공되는 서비스 품질도 협약 대상에 포함된다. 트래픽 협약 내용은 ATM-PON 시스템의 트래픽/폭주 제어를 위한 기본 정보로 사용되어 CAC, UPC/NPC 등에 이용된다.

2) 트래픽 제어 기능

가) 망 자원 관리 기능

ATM-PON 시스템 자원의 효율적 관리를 통하여 트래픽을 보다 단순하게 제어할 수 있도록 하는 기능이다. 예를 들어 VP(Virtual Path) 계층을 이용하여 여러VC(Virtual Connection)들을 묶어 관리하므로서 CAC(Connection Admission Control), UPC/NPC(Used Network Parameter Control), VPC/VPC 라우 팅 및 재 라우 팅 등을 단순화할 수 있다.

나) 연결 수락 제어 기능

호/연결의 설정 및 재협상 시에 요구된 VPC나 VCC를 ATM-PON 시스템에서 수용할 것인지를 판단하는 기능으로, 요구된 서비스 품질을 만족하면서 이미 연결되어있는 다른 연결 서비스들의 서비스 품질이나 시스템 성능에 영향을 주지 않는 경우에만 새로 요구된 호/연결을 수락함으로써 망에서 폭주 발생을 사전에 방지하는 역할을 한다.

다) 사용자/망 파라미터 제어 기능

사용자와 ATM-PON 시스템 사이 및 ATM-PON 시스템과 망 사이의 연결에 대하여 사전에 신고한 트래픽 협약을 준수하는지 여부를 감시하고, 협약 위반 셀들에 대하여 조치를 취함으로써 다른 연결 서비스들의 서비스 품질을 보장하고, 망 자원을 보호하는 역할을 담당하는 기능이다. 협약 위반 셀에 대하여 해당 셀을 폐기(Discarding)하거나 경고처리(Tagging)하는 방법이 있으며, 기능의 적용은 시스템 관리자(Operator)의 제어 정책에 따라 차이가 있을 수 있다.

라) 우선순위 제어 기능

버퍼 오버플로(overflow)가 발생하거나, ATM-PON 시스템 내 폭주상태가 예상될 경우, 셀이 가지고 있는 두 등급의 셀 손실 우선순위에 따라 셀의 폐기를 제어함으로써 상대적으로 중요한 정보를 망에서 보호하는 역할을 담당하는 기능으로써, 현재 선택적 셀 폐기 방법(Selective Cell Discarding)이 있다.

마) 트래픽 쉐이 핑

ATM-PON 시스템에서 보다 효과적으로 트래픽을 처리할 수 있도록 소스(source) 트래픽의 특성을 변화하여 셀을 송출하는 기능으로, 셀 순서를 보장하면서 PCR(Peak Cell Rate)을 줄이거나 버스트 길이를 제한하는 등을 수행한다.

바) Fast resource management

RM(Resource Management) 셀들을 이용하여 해당 연결 서비스에 대한 시스템자원을 시간에 따라 동적으로 할당함으로써 시스템 자원을 효율적으로 사용하도록 하는 역할을 수행하는 기능이다. ABR(Available Bit Rate) 서비스, ABT(ATM Block Transfer) 서비스 등에 적용된다.

사) 프레임 폐기 기능

버퍼 오버플로나 망 폭주상태가 예견될 경우, 한 프레임 내 모든 셀(프레임delineation을 위한 셀 제외)을 폐기함으로서 보다 효율적인 트래픽 제어를 하기위한기능으로, EPD(Early Packet Discarding) 과 PPD(Partial Packet Discarding) 방법이 있다.

아) 셀 스케쥴 링

여러 유형의 서비스 트래픽들 간에 셀 버퍼 링 및 서비스 우선 순위를 제어하는 기능이다.

자) 선택적 셀 폐기 기능

ATM-PON 시스템이 폭주상태가 되었을 때, 각 셀 헤더 내에 있는 셀 폐기 우선순위에 따라 우선순위가 낮은 셀을 선택적으로 폐기함으로써 상대적으로 중요한 셀을 보호하고, 시스템의 폭주상태를 완화하기 위한 기능이다.

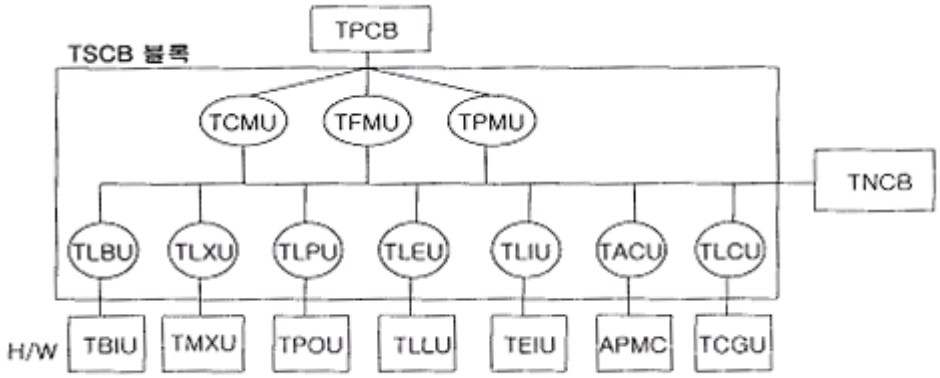
차) 명시적 순방향 폭주 통보

망 내 시스템이 폭주상태에 이르렀을 때 셀 헤더 내에 있는 PTI(Payload Type Identifier) 값을 EFCI(Explicit Forward Congestion Indication)로 바꾸어 폭주발생을 알림으로써 폭주 상태를 해소하는 기능이다

4. 감시제어 및 서비스 정합

가. 감시제어

감시제어 기능은 저가형 광 가입자 장비 시스템의 하드웨어를 감시 제어하는 소프트웨어 블록이다. 감시제어 블록은 TPCB를 통하여 운용관리(TOMB)에서 전달된 메시지를 각각의 감시 제어 기능 처리부(TCMU, TPMU, TFMU)에서 수신하여 해석한 후, 하드웨어 칩 드라이버 인터페이스를 통하여 각각의 하드웨어를 제어하는 유니트(TLBU, TLVU, TLPU, TLEU. TLIU, TOAU)를 통해 필요한 정보를 수집하여 수행 결과를 다시 TPCB를 통해 운용관리로 전달한다.



(그림 3-26) 감시제어 구성도

시스템 감시제어 블록의 주요한 기능은 다음과 같다.

■ 시동/재시동 처리 기능
■ 하드웨어 인터럽트 처리 기능
■ 하드웨어 API 처리 기능
■ 타이머 제어 기능
■ 장애/경보 감시 제어 기능
■ 성능 감시 제이 기능
■ 형상/연결 감시 제어 기능

1) 시동/재시동 처리기능

감시제어 블록에서 시동/재시동 처리 기능은 감시 제어 소프트웨어에서 가장 먼저 수행되는 기능이다. 시동/재시동 처리 기능은 다음과 같은 기능을 수행한다.

전역 변수 초기화, 시스템 관리 자료 구조 초기화, 실시간 OS 관련 자료 초기화, 시스템의 노드 ID 부여, 하드웨어 유니트의 실/탈장 유무 확인, 하드웨어 유니트 초기화, 실장 된 유니트의 형태 구분, 노드 간 통신 기능을 처리하기 위한 PVC 연결 설정, 유니트 혹은 포트별 운용 활성화/비활성화 지정, 선로 이중 화 형태 설정 (단 방향 혹은 양방향 절체), 초기 시스템 클럭 원 설정, 클럭 원 절체 모드 설정 (복귀성 혹은 비복귀성), 클럭 원 복구 대기 시간 설정, 클럭원 절체의 자동 락아웃 기능의 활성화/비활성화 설정, 초기 유도 클럭 원의 설정 (유도 클럭 생성 기능이 필요할 시), 감시 제어 태스크 생성이다.

2) 하드웨어 인터럽트 처리 기능

감시제어 블록은 하드웨어에서 발생하는 모든 인터럽트는 RTOS인 Vx Works에서 탐지하여 적절한 ISR 함수를 수행하여 하드웨어에서 발생한 모든 인터럽트를 처리하도록 한다. 각각의 ISR 함수에서는 발생한 인터럽트를 해석하고, 해당 하드웨어를 하드웨어 API를 통하여 액세스 하여 인터럽트의 원인이 되는 정보를 찾아내고, 어떤 기능 유니트로 전달해야 할지 결정한 후, 해당 기능 유니트로 정보를 전달한다.

3) 하드웨어 API 처리 기능

감시제어 블록의 하드웨어 API는 감시제어의 다른 모든 기능에서 하드웨어에 대한 기능을 수행할 때, 서로 다른 기능에서 하나의 하드웨어를 공유할 수 있는 방법을 제공한다. 모든 하드웨어에 대한 동작은 이 하드웨어 API 함수를 통해 이루어진다. 하드웨어 API 함수는 TSCB의 모든 기능에서 하드웨어를 액세스 할 때 사용된다. 하드웨어 API 함수에는 TSCB 블록의 모든 기능에서 실제 하드웨어를 액세스 하는 부분만을 따로 떼어 놓은 부분이 된다. 실제 액세스하는 보드에 따라 ATM-PHYAPI 함수, PON API 함수, IP API 함수, El API 함수, ATM API 함수로 5가지로 구분된다.

4) 타이머 제어 기능

감시제어 블록에서 소프트웨어 타이머가 필요한 경우에는 RTOS인 Vx Works에서 제공하는 타이머를 사용한다.

5) 장애/경보 감시 제어 기능

감시제어 블록에서 장애/경보 감시 제어 기능은 장애와 경보 관련된 모든 기능을 수행한다. 장애/경보 감시 제어 기능에는 장애/경보 보고(F1-F5), 장애 로그 조회, 장애 등급 조회/설정, 장애 테스트 및 가시 가청 경보 관리가 있다.

SDH 기반의 ATM기능의 F1/F2/F3 레벨의 검출장애 항목은 LOS, LOF, MS-AIS, MS-RDI, SD, Path-AIS, Path-RDI, Path-SLM, LCD가 있다. ATM-PON 마스터에서 검출할 수 있는 장애는 다음과 같이 13가지로 구분된다. TF, SUFi, PEEi, LCDi, OAMLi, CPEi, LOSi, LOAi, DFi, SDi, MEMi, R-INHi, MISi 이다.
ATM 신호의 F4/F5 레벨에서 검출될 수 있는 장애는 VP-AIS, VP-RDI, VC-AIS, VC-RDI로 4가지가 있다.
경보의 활성화는 장애가 발생하고 2 내지 3초가 경보가 지속되는 경우에 이를 시스템 운용자나 망 운용자에 보고하는 행위이다. 경보의 비활성화는 활성화된 경보가 해제되고 해당되는 장애 해제가 10초 정도 계속 지속되는 경우에 이를 시스템운용자나 망 운용자에 보고하는 행위이다.
장애 테스트 기능에는 다음과 같은 기능을 포함한다. OAM 루프 백, CC 활성화/비활성화, 활성화 리스트 조회, PM 활성화/비활성화, 활성화 리스트 조회, IPC 검사, LED 검사가 있다.
6) 성능 감시 제어 기능
성능 감시 제어 기능은 물리 계층과 ATM 계층의 성능을 관리하는 기능이다. 성능 감시 제어 기능에는 다음과 같은 기능이 포함된다. 물리 계층 현재 성능 조회, 물리 계층 성능 자료 초기화, 물리 계층 주기적 성능 보고, ATM 계층 현재 성능조회, ATM 계층 성능 자료 초기화, ATM 계층 주기적 성능 보고, 성능 누적Threshold 설정 및 조회기능이 있다.
ATM-PON 마스터에서 감시해야 하는 성능 요소는 다음과 같다.
■ ERRi (Block error detection of ONUi): ERRi는 상향 신호의 수신 BIP-8과 계산된 BIP-8 의 값을 비교하여 매 PLOAM 마다 계산한다. 그리고 다음번 PLOAM cell이 수신될 때까지 이를 유지한다. 이는 매 PLOAM cell에 대해 다시 계산되어 진다.
■ REIi (Remote error indication of ONUi) : REIi는 OLT가 하나의 REI메시지를 수신한 경우에 발생하며 성능 정보로 누적된다. 매 RE1 메시지마다 새롭게 누적되게 된다.
7). 형상/연결 관리 감시 제어 기능
감시제어 블록에서 형상 및 연결 감시 제어 기능은 다음과 같은 기능을 포함한다.
■ 초기화 처리 기능

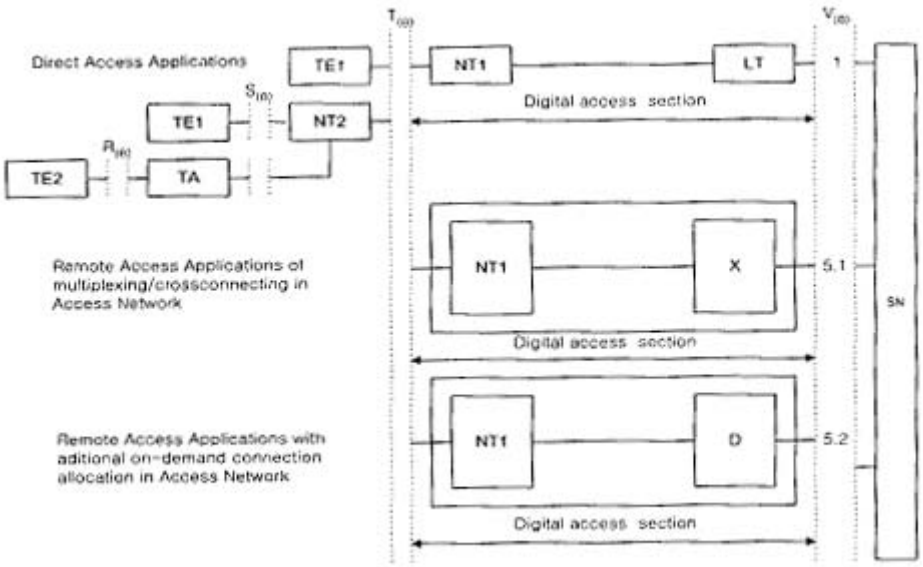
■ 형상 관리 감시 제어 기능
■ 연결 관리 감시 제어 기능

초기화 처리 기능은 감시 제어 하는 하위 보드에 대한 초기화 명령을 수행한다. 초기화 처리 기능에는 다음과 같은 기능이 포함된다. 모듈/보드/포트 초기화, 초기 장애 정보 보고, CC 활성화 리스트 보고, PM 활성화 리스트 보고, 초기 연결 설정, 초기 파티 설정, 초기 동기 클럭원 설정, 초기 SD Threshold 설정, 초기 Threshold설정, 동기 클럭 원 조회/설정/변경보고, 현재 시간 조회/설정 기능이다.
형상 관리 감시 제어 기능은 다음과 같은 기능을 포함한다. 현재 형상 조회, 관리 상태 변경(Block Unclock), 보드 실장/탈장 보고, 절체 보고, 절체 상태 조회
연결 관련 감시 제어 기능은 다음과 같은 기능을 포함한다. 연결 정보 조회, 연결 추가/해제, 파티 추가/해제, 연결 블록/블록 해제 등이다. 단, 파티 추가/해제는 PON-OLT의 SNI 측에서 이루어지며, 스위치에서 멀티 캐스팅되어 각각의 파티로 정보가 복사되어 전달된다.

나. 서비스 정합

1) 개요

ATM-PON에서의 서비스정합은 ATM-PON과 PSTN 관련 서비스노드 사이 그리고 ATM-PON과 B-ISDN 관련 서비스노드 사이에서 이루어지는 물리적, 절차적, 그리고 프로토콜 적 요구사항을 수용해야 한다. 상술하면, ATM-PON과 PSTN 서비스 노드 간 인터페이스는 CAS 유형과 CCS 유형이 있다. CAS 유형은 T1/E1 트렁크에서 하나의 56/64 kbps 타임 슬롯을 가입자에게 미리 지정하며, V5 관련 프로토콜적 규약을 수용하지 않는다. CCS 유형은 V5.1의 G.964 및 V52의 G.965 프로토콜 적 규약을 수용해야 한다. 본 절에서는 V5 기반의 PSTN 관련 서비스정합 기능만을 대상으로 한다. 그리고 ATM-PON과 B-ISDN 서비스 노드 간 인터페이스는 PVC 유형과 VB5 유형이 있다. PVC 유형은 B-ISDN 관련 전송 케이블 상에서 가입자에게 영구적으로 VP/VC를 할당하며, 관리 및 유지보수 절차는 내부적인 규정에 따른다. 그리고 VB5방식은 VB5.1의 G.967.1 및 VB5.2의 G.967.2 프로토콜 규약에 따라 인터페이스를 정합한다. 다음 그림은 V5 및 VB5 관련 참조점을 포함하는 서비스노드 인터페이스 유형을 나타낸다.



(그림 3-27) 서비스노드 인터페이스 유형

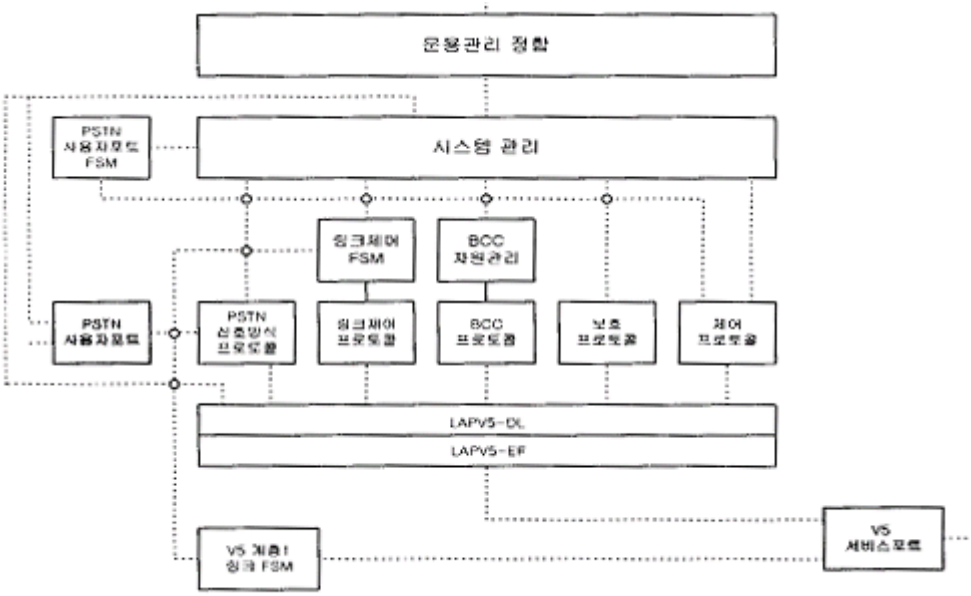
2) PSTN 서비스정합 기능

V5 기반 서비스정합 기능은 PSTN 가입자에게 가입자망을 경유하여 PSTN 교환기로의 접속 기능을 지원하기 위해 두 가지 유형, 즉 V5.1 유형과 V5.2 유형으로 지원할 수 있다. V5.1 유형은 가입자에게 해당 타임슬롯을 프로비젼 방식으로 미리할당하며, V5.2 유형은 가입자가 요구할 경우에 한하여 온디맨드 방식으로 할당한다. ATM-PON에서 V5 기능은 ONU에 위치하지 않고 OLT에 위치해야 한다. 다음 (그림3-28)은 V5 기반 서비스정합 기능 구조를 나타낸다.

V5,2 기반 PSTN 서비스정합 기능은 다음과 같은 세부 기능을 포함한다.

■ LAPV5-EF/FR 기능
■ LAPV5-DL 기능
■ PSTN 신호방식 프로토콜 기능
■ 제어 프로토콜 기능
■ BCC 프로토콜 기능
■ BCC 자원관리 기능
■ 보호 프로토콜 기능
■ 링크제어 프로토콜 기능

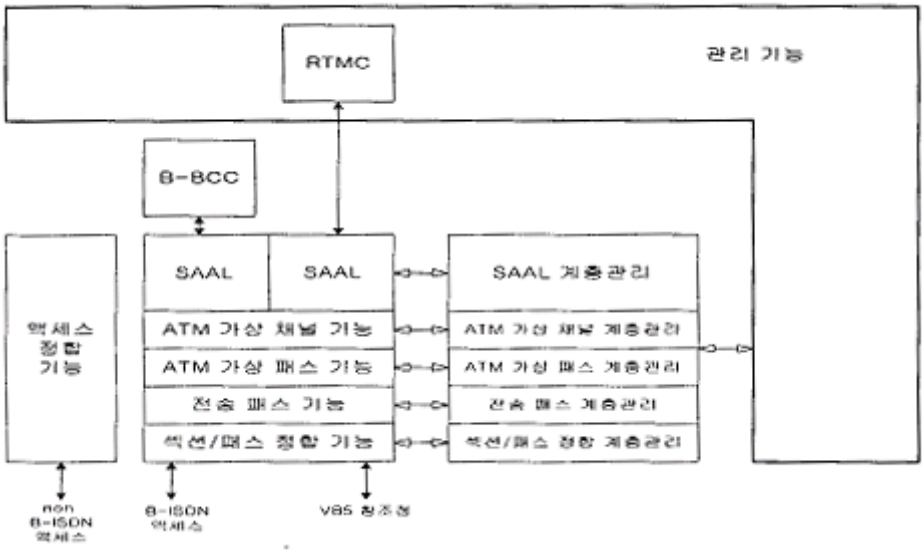
■ 링크제어 FSM 기능
■ 시스템 관리 기능
■ PSTN 사용자포트 FSM 기능
■ V5 계층 1 링크 FSM 기능
■ 운용관리 정합 기능



(그림 3-28) V5 기반 서비스정합 기능구조

3) B-ISDN 서비스정합 기능

VB5 기반 서비스정합 기능은 B-ISDN 가입자에게 가입자망을 경유하여 B-ISDN 교환기로의 접속 기능을 지원하기 위해 두 가지 유형, 즉 VB5.1 유형과 VB5.2 유형으로 지원할 수 있다. VB5.1 유형은 가입자에게 가상패스 및 가상채널을 프로비젼 방식으로 할당하며, VB5.2 유형은 온디맨드 방식으로 할당한다. 다음 (그림3-29)은 VB5 기반 서비스정합 기능구조를 나타낸다.



(그림 3-29) VB5 기반 서비스정합 기능구조

VB5 기반 B-ISDN 서비스정합 기능은 다음과 같은 세부 기능을 포함한다.

가) VB5.1 관련 세부 기능

■ 인터페이스 기동 기능
■ 자원 잠금/잠금 해제 기능
■ 자원 셧다운 기능
■ VPCI 일치성 검사 기능
■ LSP-ID 검증 기능
■ LSP 및 VPC 리셋 기능

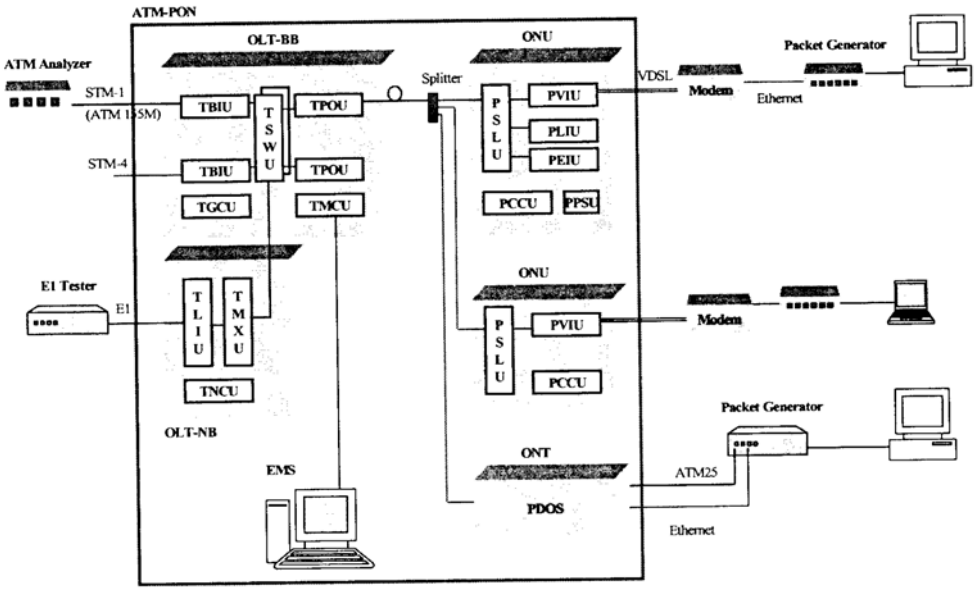
나) VB5.2 관련 세부 기능

■ 점대점의 전달채널 설정 및 해제 기능
■ 전달채널 변경 기능
■ 점대다중점의 브랜치 설정 및 해제 기능
■ B-BCC 리셋 기능
■ OLT 장애 처리 기능.
■ B-BCC 사전 동기 기능
■ SAAL 설정 기능
■ B-BCC 기동 기능
■ B-BCC 재 시작 기능

제 4 절 시스템통합 시험

1. 시험 시스템 구성

ATM-PON 시스템(APON 20G)은 다음과 같이 2개의 BB(Broadband) 셀프와 1개의 NB(Narrowband) 셀프를 실장 한 OLT 랙, 옥외설치형/전주형 ONU(PPOS), 데스크 탑 ONU(ONT, PDOS), 그리고 웹 환경에서 여러 OLT에 대한 운영관리가 가능한 EMS를 설치하여 구성한다.



(그림 3-30) ATM-PON 시험 시스템 구성도

(그림 3-30)과 같은 시험 시스템 구성을 위해 OLT 당 3개의 셀프를 실장하며,2 개 의 Broadband 셀프(OLT-BB)와 1개 의 Narrowband 셀프(OLT-NB)를 실장한다. OLT의 서비스노드 인터페이스는 ATM 망 및 인터넷 망 접속이 가능하도록 한다. 시험시스템 구성은 1개의 OLT 랙과 다수의 ONU 셀프와 ONT로 구성하며, 서비스노드측(STM-1/STM-622)과 가입자 노드 측(ONU/ONT)에 각각 측정 장비를 접속한 후 기능 및 성능 시험을 수행한다.

2. 시험 항목

본 시스템 시험을 통해 ATM-PON 시스템이 다음과 같은 제공 서비스와 접속기능을 만족함을 확인할 수 있어야 하며, 이를 위해 필요한 시험항목은 <표 3-1>과같이 중 항목 14, 소 항목 43항목으로 분류하였다.

- 고품질의 영상서비스를 위한 ATM leased line service (ATM25M) 접속
- El (nx64k) 전용전 서비스를 위한 Circuit Emulation service (El Lines) 접속
- 데이터 및 영상 등 광 대역 서비스를 위한 VDSL 접속
- FTTH 환경 하에서의 직접 인터넷 서비스를 위한 Ethernet(10/100Base-T) 접속
- Multimedia (Video) 서비스는 ATM25 이용하여 제공
- POTS 서비스는 E1 전용선 이용하여 접속

<표 3-1> 시스템 시험 항목

번호	중항목	소항목	중요	일반
1	PON 광 링크 기능			
1.1		155Mb/s 광 송신기 특성 시험	0	
1.2		155Mb/s 광 수신기 특성 시험	0	
1.3		PON 링크 전송특성 시험	0	
2	PON 전송 및 프레임 처리 기능			
2.1		BMS : APMC	0	
2.2		Churning : APMC, APSC	0	
2.3		Ranging : APMC, APSC	0	
2.4		PON Frame Master Control : APMC, ASAH-L4	0	
2.5		PON Frame Slave Control : APSC, ASAH-L4	0	
2.6		TPOU backplane interface	0	
3	ATM 신호전달 및 처리 기능			
3.1		STM-1/4 물리계층	0	
3,2		ATM 계층처리	0	
3.3		ATM 전달기능(CBR, rt-VBR, nrt-VBR, UBR, GFR)	0	
4	ATM 스위칭 기능			
4.1		ATM 신호 분배 기능:SE1	0	
4.2		PVC 기능	0	
4.3		MUX/DMUX 기능:SE0, SE2	00	

번호	중 항목	소 항목	중요	일반
5	광대역 서비스정합 기능			
5.1		광 대역 (ATM) 서비스 : 155.520Mb/s STM-1 신호 접속	0	
5.2		광 대역(ATM) 서비스 : 622.080 Mb/s STM-4 신호접속	0	
5.3		Ethernet Bridge (Fast Ethernet)		0
6	VDSL, 가입자정합 기능			
6.1		이더넷 접속 기능	0	
6.2		13 ~ 52Mb/s 대역폭 전송	0	
6.3		ANSI TIEl.4 데이터 레이트 요구사항	0	
7	데스크탑 ONU 기능			
7.1		10/100M Ethernet 정합 기능	0	
7.2		ATM25 접속 기능	0	
7.3		OLT 연동 기능	0	
8	클럭 동기 기능			
8.1		내부(국부동기) 클럭 기능	0	
8.2		수신종속 동기 기능	0	
8.3		외부 클럭 동기 기능	0	
8.4		유도클럭 생성 기능		0
8.5		클럭 절체	0	
9	ONU 감시제어 기능			
9.1		VDSL, 가입자접속 기능	0	
9.2		PVIU 탈실장 보고 기능	0	
10	OLT 감시제어 및 연결 관리 기능		0	
10.1		ONU 정합기능	0	
10.2		TBIU 탈실장 보고 기능	0	
10.3		TSWU 절체제어 기능		0
11	EMS 운용관리 기능		0	
11.1		시스템시동 기능	0	
11.2		OLT/ONU 형상관리 기능		
11.3		OLT/ONU 장애관리 기능		
11.4		OLT/ONU 성능관리 기능		
11.5		운용자 보안관리 기능		
11.6		망 구성정보관리 기능		
12	전송성능 및 신뢰성			
12.1		OLT-ONU(FTTC/B) 구성	0	
12.2		OLT-ONT(FTTH) 구성	0	

<표 3-1>에서 1 ~ 11번 시험항목까지는 "ATM-PON 시스템 기능시험 절차서"에서 정의한 기능시험항목에 따라 수행하며, 12번 항목은 ATM-PON에 가입자가 VDSL을 통해 접속한 경우(FTTC/B)와 직접 접속한 경우(FTTH)에 대해 시스템의 성능을 만족하는지 확인하기 위해 시험을 수행한다.

3. 시험 결과 및 분석

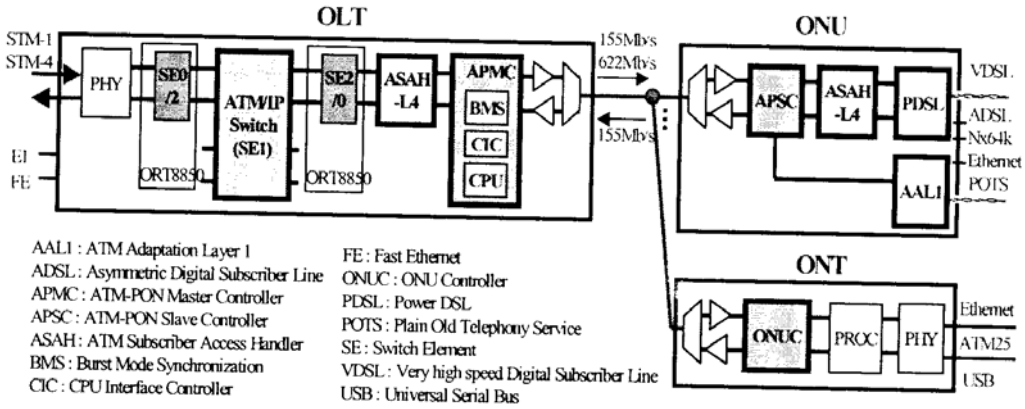
본 2001년도 ATM-PON 실용제품은 2000년도 시작품 시험에서 나타난 문제점을 충분히 보완하여 설계/제작하였으며, 최종 시스템통합 시험은 "ATM-PON 시스템시험절차서"에 따라 수행하였으며, 그 결과 상기 <표 3-1>의 시험항목에 대해 모두 만족한 결과를 얻었다. 본 시험 결과에 대한 보다 세부적인 사항은 “ATM-PON 시스템 시험결과서"를 참조하면 된다. 본 시험 결과는 향후 ATM-PON의 대용량화 또는Ethernet-PON 과 같은 새로운 광가입자 시스템 개발시에 활용될 수 있다.

제 4 장 ATM-PON 핵심칩셋 개발

제 4 장 ATM-PON 핵심칩셋 개발

제1절 개요

ATM-PON 시스템의 기본구조는 (그림 4-1)과 같이 OLT, ONU, ONT 등으로 구성되며, 내부 주요 기능은 핵심 칩 셋으로 구성된다.



(그림 4-1) ATM-PON 시스템의 핵심칩셋 구성도

(그림 4-1)의 ATM-PON 시스템에서 주요 핵심기능을 6종의 칩 셋으로 나누어 구현하였으며, 각 칩 셋에 대한 기능 설명 및 구현 내용은 다음과 같다.

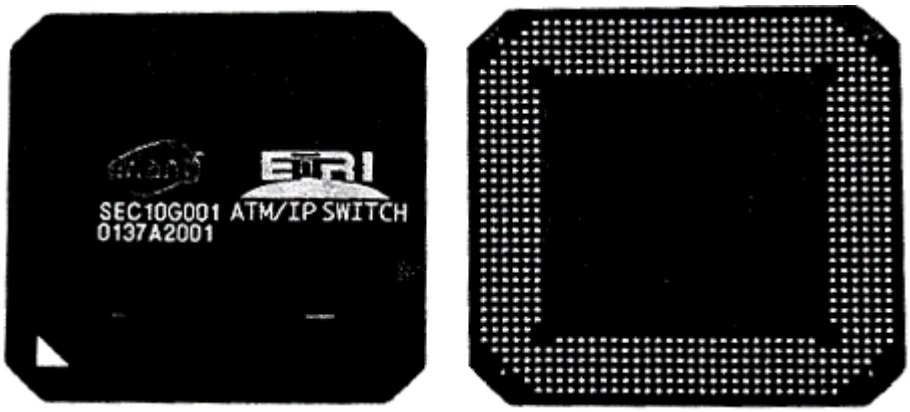
20Gb/s ATM 스위치 패브릭 구성을 위해 10Gb/s 스위치 코어 기능을 하는ATM/IP 스위치(SEI)와 MUX/DMUX 기능을 하는 SE2/0를 함께 사용한다. SE1은 ASIC으로 구현되었으며, SE2/0는 FPGA(ORT8850 기능 일부)로 구현하였다. ATM 계층 처리 칩(ASAH-L4)은 이전에 설계된 버전으로 상용 출시되었으나, 현재 QoS 버퍼링 포트 수 및 큐 레벨을 확장하는 등 성능을 개선하여 보완 설계하였으며 기존 ASIC 칩과 핀 호환가능한 칩으로 구현할 예정이다. APMC의 초기 버전은 일부기능 만 탑재하여 ASIC으로 구현하였으나, BMS와 CIC부분을 포함한 2차 버전은 FPGA로 구현하였으며, ARM9 core processor를 내장한 최종버전을 구현할 예정이다. APSC의 초기버전은 ASIC으로 구현하였으며, 기능 개선버전은 FPGA로 구현할 예정이다. AAL1처리 기능 칩은 SDT/DBCES기능을 대폭 보강하여 설계하였다. ATM-PON 시스템용 핵심 칩 셋에 대한 주요 제원은 <표 4-1> 과 같다. 그리고 본 칩 셋 외에 소형 ONU에 적용하기 위하여 APSC 기능과 ATM 계층처리 기능을 하나로 통합한 저가형 ONU제어 칩도 설계하였으며, 향후 댁내용 데스크 탑 ONU에 적용할 예정이다.

<표 4-1> ATM-PON 용 칩 셋의 주요 제원

제원＼종류	ATTV/IP 스위치	PDSL 모뎀칩	ATM 계층처리	APMC	APSC	AALl/DBCES 기능처리
적용기술	18u CMOS	0.25um	0.35um	0.35u ASIC	0.6u ASIC	0.25u ASIC*
				0.18u FPGA	0.18u FPGA*	
패키지	696TBGA	160PQFP	420 PBGA	304PQFP	208PQFP	256PGFP*
				652 PBGA		
Gate 규모	1,200k	1,500k	600k	150k	110k	700k
				450k		
메모리	700k		300k	11kbit	50k	50k
				40kbit		
동작속도	100MHz	26MHz (104MHz)	80MHz			60MHz
공급전원	1.8V/3.3V	2.5V(3.3V)	3.3V	3.3V	3.3V	3.3V
				1.8V		
처리용량	10Gb/s	13Mb/s 26Mb/s	622Mb/s 양방향	155M/622M	155M/622M	8 x E1 256VCC

(*C):설계완료.

APSC 칩의 보완버전은 일단 FPGA로 구현할 예정이며, AAL1/DBCES 기능처리 칩은 IP 형태로 구현할 예정이다.
제작된 ATM/IP 패킷 스위치 칩의 외관은 (그림 4-2)와 같다.



(그림 4-2) ATM/1P 패킷 스위치 칩 외관

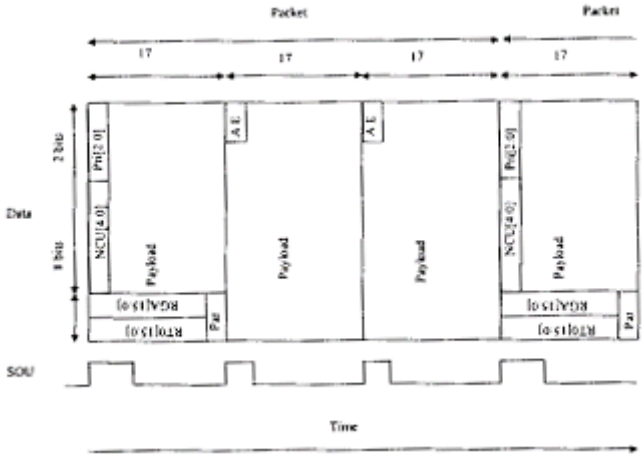
제 2 절 핵심칩셋 구현

1. ATM/IP 패킷 스위치

가. 스위치 구조

본 스위치는 출력버퍼 공유메모리 스위치이며 ATM 셀 뿐 만 아니라 IP 패킷 등 가변길이 패킷을 동일한 방식으로 처리하여 스위칭 할 수 있다. 16x16 스위칭을 하며 포트 속도는 약 800Mbps(오버헤드 포함, 622Mbps 지원)이다. 한 개의 용량은 10Gbps이나 두 개 또는 네 개를 병렬로 사용하여 20Gbps나 40Gbps 스위치를 구현할 수 있다. 또한 제한 없는 멀티캐스팅을 지원하고, 8등급의 우선순위 스케쥴링을 하며 라인카드와 다양한 큐 정보를 사용하여 백프레슈어를 주고받으며 흐름제어를 함으로써 낮은 손실율을 유지할 수 있다.

이 스위치는 다른 공유메모리 스위치와 같이 패킷 데이터를 기본단위로 잘라서 처리한다. 각 기본단위(유닛)이 공유버퍼의 각 번지에 저장되며 이 저장 번지가 공유 자원으로서 관리된다. 스위치 칩은 16개의 입/출력 포트를 가지며 기본 데이터 유닛은 길이가 17이고 폭이 10비트인 데이터이다. 스위치 칩에 입출력되는 데이터는(그림 4-3)과 같은 형식을 가지며 별도의 백프레슈어를 지원한다.



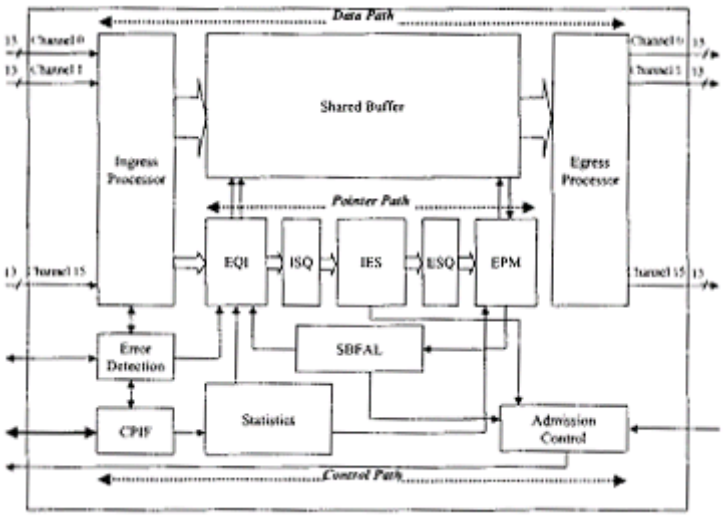
(그림 4-3) 스위치 입출력 데이터 포맷

스위치는 공유메모리의 유닛단위 번지를 관리하는데 저장할 번지가 필요하면 이 번지를 비사용리스트에서 하나씩 꺼내어 사용하여 저장하고, 저장된 곳에서 데이터가 읽히면 해당 번지가 다시 비사용 리스트에 돌아간다.

입력된 유닛들은 빈공간에 저장되고, 하나의 패킷에 대해서 이 번지들은 별도의 메모리에 있는 NEXT 값을 통해 서로 연결된다. 또한 패킷의 시작에 해당하는 유닛 데이터가 받아지면, 해당 유닛이 저장된 번지와 함께, 그 패킷이 출력되어야 할 출력포트와 그 우선순위 값이 입력 서브 큐인 FIFO에 저장된다. 입력 서브 큐에 저장된 포인터 정보는 하나씩 꺼내어져서 출력포트와 우선순위 값에 따라 해당하는 출력 서브 큐에 옮겨진다. 출력 서브 큐는 링크드 리스트 방식으로 구성되기 때문에 해당 서브큐의 꼬리에 출력 서브 큐의 별도의 NEXT 값을 통해 연결되는 것이다. 멀티캐스팅의 경우 하나의 패킷 포인터가 여러 개의 출력 서브 큐의 꼬리에 연결된다. 출력 서브 큐를 위하여 별도의 비사용 리스트가 관리된다.
패킷이 저장될 때는 각 유닛마다 멀티캐스팅을 고려하여 읽혀져야 하는 횟수가 기록되고, 각 유닛이 서비스를 받아 읽혀질 때마다 별도의 읽혀진 카운트 값이 증가하여 해당 유닛의 멀티캐스팅이 모두 끝났는지 알아낼 수 있도록 하였다.
포인터 처리부는 이와 같이 데이터 처리부에 패킷을 저장할 번지와 읽을 번지를 제공하는 기능을 담당한다. 멀티캐스팅이 많은 경우의 성능향상을 위하여 입력 서브 큐와 입력 서브 큐 처리회로는 출력포트 0~7, 8~15에 대해 병렬로 구성된다.

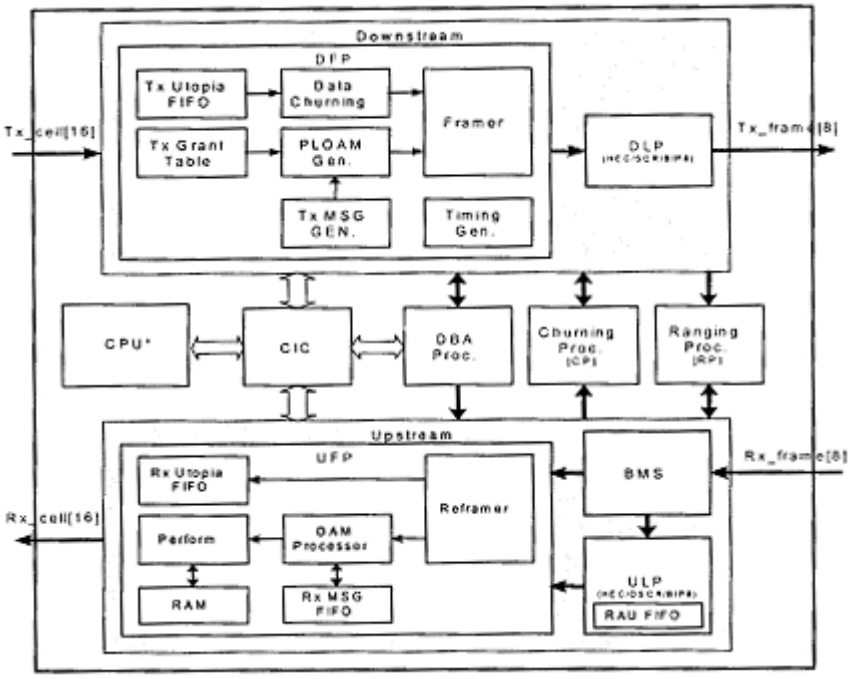
나. 스위치 칩의 구현

ATM/IP 스위치(SE-1) 칩은 (그림 4-4)와 같은 구조를 가진다.



(그림 4-4) 스위치 칩 블록도

2. ATM-PON Master Controller (APMC)



(그림 4-5) APMC 주요 블록도

APMC 칩은 최대 64분기를 지원하는 ITU-T 표준 PON-MAC 및 DBA (Dynamic Bandwidth Allocation) 기술을 구현하며, 하향 622Mb/s, 상향 155Mb/s급 PON-MAC master/slave 기술을 적용하였다. PON 매스터 기능을 하는 APMC는 ATM-PON에 있어서 OLT부분의 TC 계층 기능을 제공한다. 그러므로 APMC는 ITU-T I.432.1에 정의된 ATM-specific TC 기능인 ATM 셀 속도 정합 기능(cell rate decoupling), HEC 기능 및 셀 경계식별(cell delineation), 셀 혼화(scrambling) 기능과 더불어 PON-specific TC 기능 즉 , 프레임 생성 및 정렬, PLOAM 삽입 및 추출 기능, BIP(Bit Interleaved Parity) 계산 및 검사 기능과, 레인징 기능, Churning 기능, DBA를 수용하는 MAC기능, verification기능, 그리고 상향 데이터에 대한 버스트 모드 셀 처리 기능 (BMS : Burst Mode Synchronization) 을 수행한다.

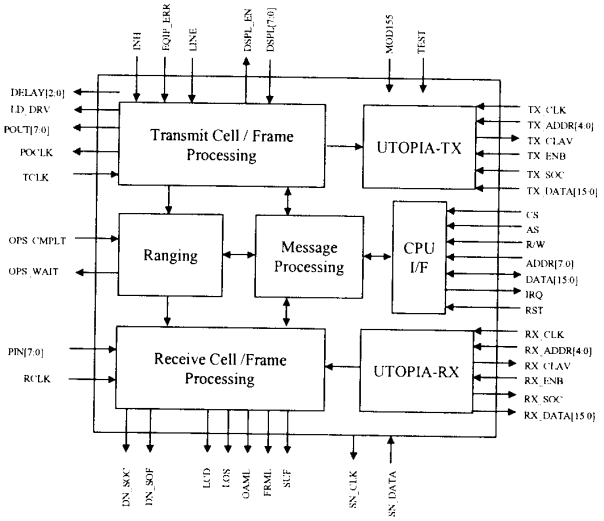
버스트 모드 데이터 처리부는 ATM-PON 상향 데이터에 대하여 셀 Delineation, 비트/바이트 동기 및 비트 편차 검출 등을 수행하는데 특히 버스트 광수신기에서 155Mb/s 버스트 상향 광신호를 수신하고 시스템 155MHz 클럭을 이용하여 위상/비트편차를 검출하면서 위상 동기를 시스템 클럭에 맞춘 데이터를 시스템 클럭으로 FPGA 내부에서 S/P변환한 8분주 19Mb/s 8비트 데이터 버스를 이용하여 상기 기능을 수행한다.

하향프레임 처리부는 ATM 계층과 물리 계층의 셀 속도 정합 기능을 수행하는 ATM Forum의 송신 유토피아(UTOPIA) 정합 기능, 각 ONU로부터 수신한 3 바이트 암호 키를 사용하여 하향 ATM 셀 데이터를 churning하는 기능, 동적 대역 할당을 위하여 ONU별 버퍼 상태 정보를 바탕으로 CPU가 생성한 grant를 저장하여 하향 프레임의 PLOAM 셀에 매핑하는 기능, grant 및 메시지 정보를 PLOAM 셀에 매핑하는 기능, 송신 셀 동기 신호를 Teqd만큼 지연시킨 상향 슬롯 기준 신호(REF_SOC)를 생성하는 기능, 암호화 처리된 ATM 셀과 PLOAM 셀을 받아서 ATM-PON 하향 프레임을 형성하는 기능을 수행한다.
하향선로 처리부는 하향 프레임 데이터에 대한 BIP-8 계산 및 삽입, 분산표본 스그램블링, HEC 계산 및 삽입 후 병렬 데이터를 155.520 Mbps 혹은 622.080 Mbps 속도로 직렬 변환하여 출력하는 기능을 수행한다.
슬롯경계 식별부는 버스트 모드 광 수신기에서 추출한 155.520 Mbps 데이터를 받아 오버헤드 필드를 검색하여 슬롯 경계를 식별하고 기준 슬롯 신호와의 위상 차이 정보를 생성하는 기능을 수행하다.
상향선로 처리부는 슬롯 정렬된 데이터를 받아 디스크램블링을 수행하고, ATM 셀 헤더 오류 검사를 한 다음 단일 비트 오류를 정정하고, BIP-8 계산을 수행하며, 분할 슬롯 데이터는 RAU(Request Access Unit) FIFO에 별도 저장하고, 정상 길이의 셀들을 상향프레임 처리부로 출력하는 기능을 수행하다.
상향프레임 처리부는 사용자 셀, IDLE 셀, PLOAM을 분리하여 IDLE 셀은 바로 폐기하고, 사용자 셀은 수신 유토피아 정합부로 전달하고, PLOAM 셀은 OAM 처리부로 전달한다. 그리고, PLOAM 셀로부터 메시지 정보를 추출 후 소프트웨어로 처리하는 메시지 정보들은 메시지 FIFO에 저장하고 기타 메시지 정보는 성능정보 처리부로 전달하는 기능, 메시지 정보 및 외부 신호를 분석하여 대부분의 OAM 관련 정보 및 설정한 임계치 초과 경보 신호를 검출/생성하는 기능, 상위 계층인 ATM 계층과 물리 계층의 셀 속도 정합 기능을 수행한다. Grant는 53개의 상향 슬롯 할당을 위하여 ONU별 버퍼 상태 정보를 바탕으로 하향 프레임의 처음 두 개의 PLOAM 셀에 매핑된다. 각 PLOAM 셀에 27 개의 grant를 채울 수 있으나 프레임당 53개의 grant만이 필요하므로 두 번째 PLOAM 셀의 27번째 및 나머지 PLOAM 셀의 grant는 공백(idle) grant로 채워진다. CPU에 의해 할당된 grant는 제어기내의 grant 테이블에 저장된 후 해당 프레임에서 읽혀져 ONU로 전송되면, 각 ONU들은 할당된 슬롯에 사용자 셀 혹은 OAM 셀을 실어 보낸다. 한편, 상향으로 올라오는 슬롯은 하향 프레임 전송 시간에서 Teqd 만큼 지연된 후에 OLT에 도착하므로, 역으로 Teqd 만큼 지연된 시간에 grant 테이블에 저장된 grant를 분석함으로써 상향 슬롯의 소유 및 형식을 알 수가 있다.

앞에서 설명한 각종 기능을 구현하기 위하여 ASIC보다는 FPGA로 구현하는 방안이 선택되었고, 이는 FPGA의 최근 대집적화 기술의 획기적인 발달과 더불어 DBA의 향후 예상되는 규격 변화에 대응할 수 있다는 점에 기인하였다.
개발되어 있는 칩은 ALTERA FPGA인 APEX20K인 EP20K400EBC652-1X를 사용하여 구현하였는데, 초기의 V1.0 제어기용 칩에서 사용되던 많은 부분의 레지스트 파일들을 ESB 메모리 유닛으로 대체하여 대략 40만 게이트 급으로 구성하였다.

3. ATM-PON Slave Controller (APSC)

APSC 칩은 G.983.1 규격에 기반하여 ATM-PON 슬레이브의 기능을 담당하며 매스터칩과 함께 연결되어 하향 및 상향에 대해서 프레임처리, 레인징, ATM 셀 송수신, 메시지 처리, MAC을 지원하는 TDMA 제어, 처닝, OAM 및 기타 ATM 계층 기능을 담당한다.(그림 4-6)은 APSC 칩의 블록도이다.



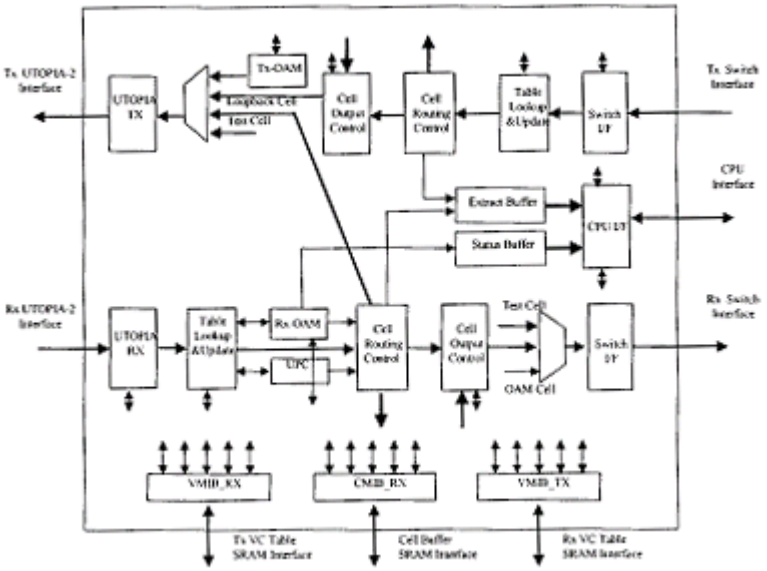
(그림 4-6) APSC 칩의 블록도

레인징은 거리측정 후에 받은 비트 딜레이 값만큼 상향 프레임 및 슬롯 카운트의 값을 상대적으로 하향 프레임 및 슬롯 카운트보다 위상이 늦도록 조정함으로써 이루어진다. 수신부에서는 앞단에서는 셀 및 바이트 경계식별을 한 후에 내부의 PRBS를 동기시켜 DSS 역혼화를 수행하며 프레임 동기부는 주기적인 PLOAM 셀 및 프레임을 인식한 후에 역다중화부에서 데이터 셀과 PLOAM 셀에 실려오는 그랜트 값 및 메시지를 분리해 낸다. 수신된 ATM 셀에 대해서 헤더 에러를 검출 및 수정하며, VPI 별 룩업을 하여 해당 ATM 셀을 수신할지, 또는 디처닝을 수행할 지 알아낸다. 메모리 중재부는 내부의 DPRAM에 대해서 룩업 처리부와 CPU 접속부, 수신 메시지 처리부 사이에서 쓰기 및 읽기에 대한 중재를 담당한다. 데이터는 디처닝 후에 유토피아 수신부의 FIFO에 저장되었다가 ATM 계층의 요구에 따라 외부로 출력한다. 송신부에서는 외부로부터 ATM 셀을 받아 유토피아 처리부 내부의 FIFO에 저장했다가 인에이블 되었을 때 셀을 출력하여 송신 다중화부로 전달한다. 송신 다중화부는 내부적으로 각종 데이터를 모아서 셀을 발생시키며 유토피아 송신부 및 송신 메시지처리부로 ATM 셀에 대한, 또는 송신 메시지에 대한 인에이블 신호를 보내고 데이터와 오버헤드, 각종 메시지를 다중화하여 실제 전송될 상향 셀을 만드는 작용을 한다. 송신 처리부는 또한 레인징 상태와 그랜트 값을 이용하여 메시지의 생성을 제어한다. 최종적으로 BIP 삽입 및 비트 단위의 지연도 이루어진다. 수신 메시지 처리부는 메시지를 받아 데이터를 해석하고 값을 셋팅하거나 메시지에 따라 다른 작은 블록들의 동작을 지시하는 기능을 하며 상향 메시지 처리부는 상항 다중화부에 의해 인에이블 될 때 메시지를 구성하여 전달하는데 레인징과 OAM, 처닝 등과 관련된 20여 종의 메시지를 대부분 하드웨어적으로 처리한다. APSC는 최소한의 CPU 개입으로 동작이 가능하도록 되어 있어 CPU의 처리 부담을 최소화하였다. 본 칩은 0.5um 게이트 어레이 공정을 사용하였고 10만 게이트이며 208핀 PQFP 패키지를 사용하였다.

4. ATM 계층처리 기능칩 (ASAH-L4)

ASAH-L4는 최대 600M급의 ATM 셀 데이터를 양방향으로 처리할 수 있으며 라인카드에서 다수의 물리계층 칩과 스위치 사이에 위치하여 ATM 연결과 관련된 모든 일을 담당한다. 수신부에서는 UTOPIA 인터페이스에서 ATM 셀을 받아 입력 포트와 헤더정보에 따른 헤더변환 및 라우팅 기능을 수행하며 각 연결별로 UPC, 실시간 OAM처리, 서비스 등급에 따른 QOS 버퍼링을 수행하며, 송신부에서는 스위치에서 셀을 받아 입력된 헤더 또는 연결식별자에 따라 연결별로 헤더변환과 라우팅, 실시간 OAM, QOS 버퍼링 기능을 수행한다. 또한 ABR 처리 기능도 가지고 있다. 연결 테이블 및 QOS 버퍼링을 위한 ATM 셀은 외부의 SRAM에 저장되며, 각 기능 블럭들이 외부 메모리 인터페이스를 통하여 독립적으로 메모리를 액세스하면서 동작한다.

OAM 기능에 있어서는 연결별 장애관리(AIS, RDI, CC, Loopback) 및 셀손실, 오삽입, BIP 오류를 검사하는 성능감시(순방향감시, 역방향보고) 기능을 대부분 하드웨어적으로 처리하여 CPU의 부담을 줄였다. UPC에 있어서는 Dual GCRA 방식으로 CBR, VBR, UBR 트래픽에 대해서 태깅, 폐기 등 기능을 수행한다. 라우팅에 있어서는 VP 연결과 VC 연결을 동시에 지원할 수 있으며 CPU와의 셀 추출 및 삽입, 룹백이 가능하며 각종 통계 기능을 제공한다. QoS 기능에 있어서 수신부에는 등급별로 8개의 큐를 관리하며 송신부에 있어서는 포트 및 등급별로 64개의 큐를 관리한다. 또한 성능향상 및 기능보완을 위하여 revision이 추진 중에 있다.



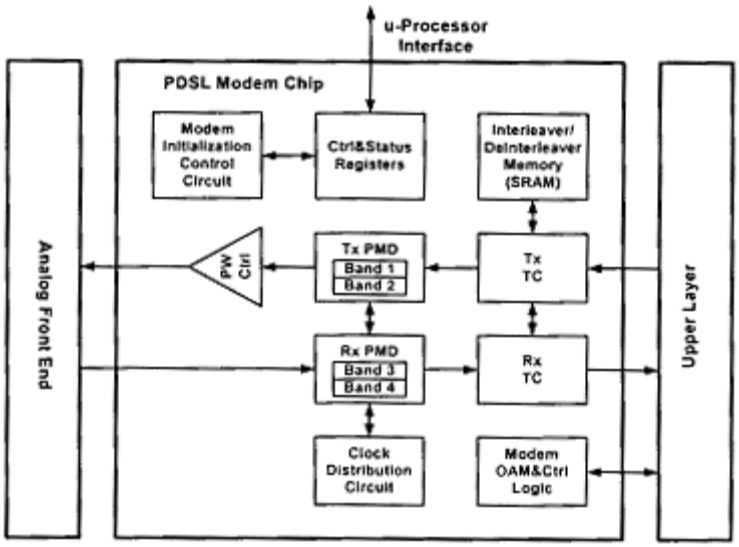
(그림 4-7) ASAH-L4 신 기능 구성도

외부 메모리를 위해 수신부와 송신부 연결테이블, 그리고 ATM 셀 저장용으로 세 개의 별도 인터페이스를 가지고 있으며 synch burst SDRAM을 사용하도록 되어있다. Hynix의 0.35um 공정을 사용하였으며 45만 게이트이고, 420 ball BGA 패키지를 사용한다.

5. QAM-VDSL 모뎀 칩

가. 기능설계

본 과제에서 개발한 QAM-VDSL 모뎀 칩은 (그림 4-8)에서 볼 수 있듯이 크게 TC(전송수렴부, Transmission Convergence), PMD(물리계층, Physical Media Dependent), 모뎀 초기화 회로, 모뎀 제어 및 상태 레지스터, 클럭 복원 및 분배 회로, OAM 회로로 구성된다. TC는 VDSL 모뎀과 외부 회로 사이의 ATM 또는 EI 전용선 데이터 정합, VDSL 데이터 프레임 처리, FEC 처리, 인터리빙 등의 기능을 담당하며, PMD는 프로그래머블하며, 독립적인 두개의 QAM 트랜시버로 구성된다. 모뎀 초기화 회로는 QAM-VDSL 모뎀의 초기화를 총괄하며, 이때 모뎀 내부의 제어 및 상태 레지스터를 이용하고, 외부 마이크로 프로세서로부터 제어를 받기도 한다. 클럭 복원 및 분배회로는 수신된 신호로부터 심볼 및 샘플링 클럭을 복원하고, 복원된 클럭을 모뎀에 분배하는 역할을 담당한다. OAM 회로는 모뎀 ONU와 가입자 댁내 단말기에 실장된 VDSL 모뎀 상호간의 정보 교환 및 이를 이용한 모뎀 제어를 담당한다.



(그림 4-8) QAM-VDSL 모뎀의 기능블록도

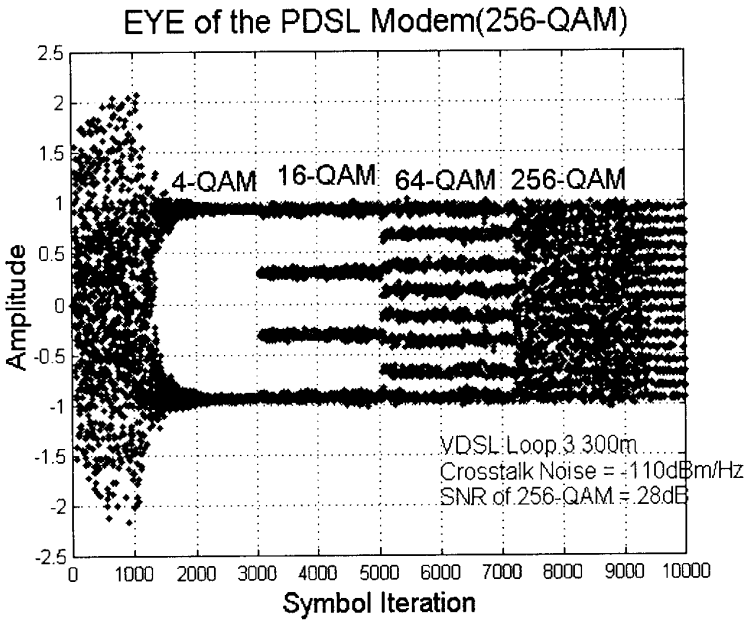
나. QAM-VDSL 모뎀 성능

본 과제에서 개발한 QAM-VDSL 모뎀의 성능은 <표 4-2>와 같다. <표 4-2>는 ANSI의 비대칭과 대칭 서비스를 지원하기 위한 표준 profile 중 두 개의 경우에 대해 개발된 QAM-VDSL 모뎀의 성능을 보이고 있으며, 비대칭의 경우 900M 전화선로를 이용하여 12.96Mbps 하향 데이터를, 대칭의 경우 300M 전화선로를 이용하여 8.64Mbps 상향 데이터를 전송하는 것을 보이고 있다. 이때 사용된 전송 선로는 백색잡음과 함께 ADSL l0개, VDSL 20개, HDSL 4개, ISDN 16개에 의한 잡음을 모두 고려하였고, FEC에 의한 에러정정은 고려하지 않았다.

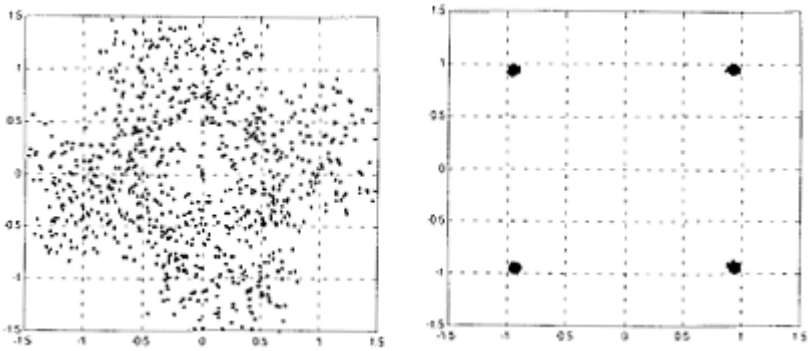
(그림 4-9)는 <표 4-2>의 대칭 profile에 대해 블라인드 등화 알고리즘을 이용하여 QAM-VDSL 모뎀 수신부 적응등화기의 탭계수가 수렴하는 과정에서 등화기를 거친 수신 신호의 EYE diagram을 보이고 있다. 그림에서 초기 구간은 수신부 자동 이득 제어 장치에 의한 이득 조정 기간이며, 이후에 각각 4-QAM, 16-QAM, 64-QAM, 256-QAM으로 신호 성상도를 높여가며 데이터가 전송될 때 블라인드 등화기가 정상적으로 동작함을 알 수 있다.(그림 4-10)은 이와 같은 과정을 거쳐 적응등화기가 수렴함에 따라 변하는 수신 신호의 신호성상도를 나타낸 것이다.

<표 4-2> QAM-VDSL 모뎀의 성능 실험 결과

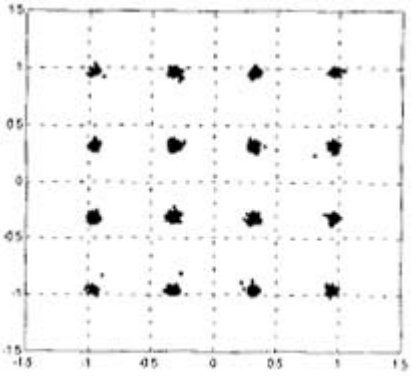
Profile Code	Carrier	Symbol Rate (Mbaud)	Constel l	Data Rate (Mb/s)	Center Freq. (MHz)	SNR (dB)	BER
Asymmetric Profile							
AM-210 A	ID	2.16(32x67.5)	64	12.96	2.2275	24.44	$\fallingdotseq 5x10^{-4}$
Symmetric Profile							
SS-030A	2U	2.16(32x67.5)	16	8.64	10.530	27.35	≒0



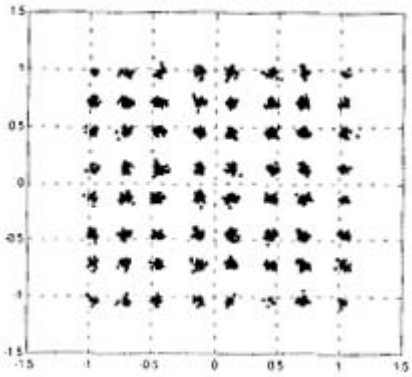
(그림 4-9) 블라인드 등화기를 이용하여 왜곡 보상된 수신 신호의 EYE



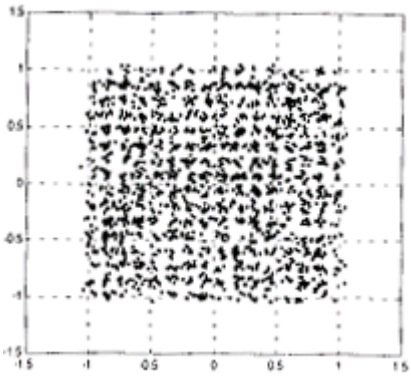
a) 자동 이득 제어 구간　　b) 4-QAM 수렴 후



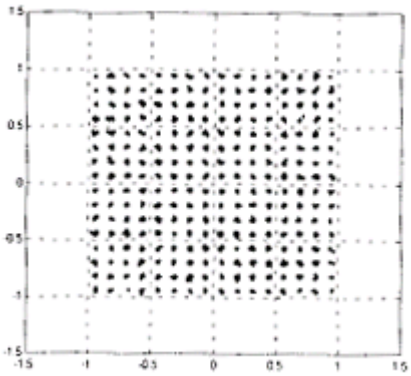
c) 16-QAM 수렴 후



d) 64-QAM 수렴 후



e) 856-QAM 수렴 후



f) 결정지향 모두 수렴 후

(그림 4-10) 블라인드 등화기를 이용하여 왜곡 보상된 수신 신호의 신호성상도

6. AAL1 SDT/DBCES 기능 칩

가. 기능 구현

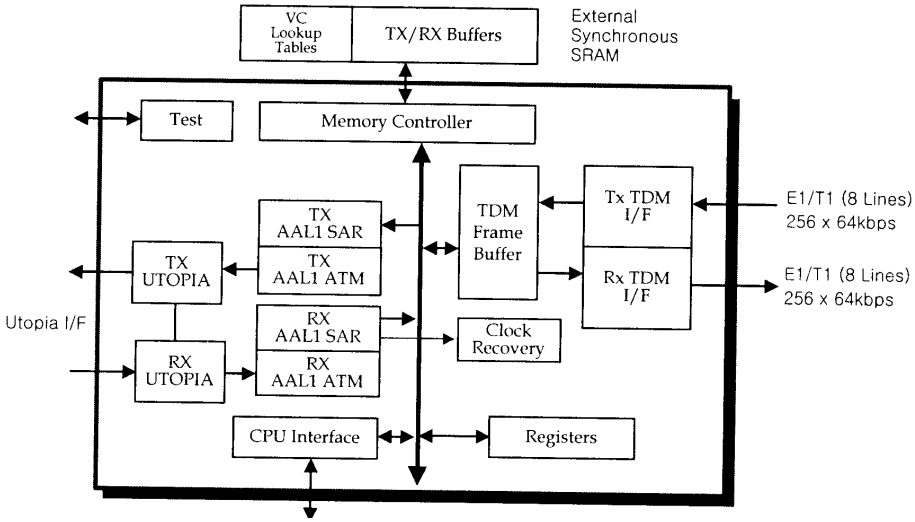
AAL1 SDT/DBCES는 액세스 네트워크에서 ATM 망을 통하여 기존의 음성 및 64Kbps 기반의 서비스를 제공하고, ATM trunk를 이용하여 두 개의 협대역 망의 연결기능을 제공하는 상호연동기능(IWF) 중의 핵심 기능을 수행하는 ASIC 구현을 하였다. AAL1 SDT/DBCES는 PON 망을 통하여 POTS 신호 및 Nx64 구조 데이터를 전송할 수 있도록 ATM Forum에서 승인 회선 에뮬레이션 상호운용규격인 af-vtoa-0078.000 문서에 정의된 기능을 구현한다. 또한 동적 대역폭 이용을 허용하는 회선에뮬레이션 상호운용규격인 at-vtoa-0085.000 문서의 정의된 기능을 구현한다.

1) AAL1 SDT/DBCES 십의 주요 기능

AAL1 칩은 다음과 같은 요구사항을 만족하도록 설계되었다.

- ITU-T, ATM Forum 표준 규격 만족
- Structured E1/DS1 Nx64 kbit/s Service with CAS
- Structured E1/DS1 Nx64 kbit/s Service without CAS(CCS 지원)
- Unstructured E1/DS1 Service
- AAL Type 1 분리재결합(SAR : Segmentation and Reassembly)
- 8개의 TDM 채널 지원
- 최대 256 개의 가상채널(VC : Virtual Channel)의 지원
- TDM Signaling Termination의 지원
- SRTS (Synchronous Residual Time Stamp) 및 Synchronous 클록모드 지원
- Sequence Number(SN) 와 SN Protection 생성
- Pointer 생성
- 셀 손실 및 오 삽입의 처리
- Partially-filled 셀의 지원
- Utopia level 2 인터페이스 지원
- Programmable CDV tolerance 세팅
- Time Slot Activity Detection 기능
- Dynamic Structure Sizing(DSS) 기능
- AAL1 Structure에서 Active Time Slot 및 Signaling 복원

나. 블록 구성 및 기능



(그림 4-11) AAL1 기능 칩 구성도

AAL1 기능 칩은 데이터 처리 방향에 따라 E1/Tl I/F에서 Utopia I/F 로의 데이터 흐름 방향을 Tx(송신), 그 반대방향을 Rx(수신)로 나뉘어 진다.

TX AAL1 SAR 블록에서는 Tx SAR 기능, Tx pointer 생성, Bitmask 생성 및 SN생성 등의 기능을 한다. TX ATM 블록에서는 OAM 처리 및 ATM Header 생성 등의 기능을 가진다. TDM Frame Buffers 블록은 Tx 방향 및 Rx 방향을 지원하며, TDM 채널 데이터의 임시 저장을 위하여 2개 프레임 버퍼가 핑퐁방식으로 동작하도록 구현하였다. 메모리 제어부는 TDM Frame Buffers에 임시 저장된 TDM 채널 데이터의 구조화 전송을 위한 구조 데이터 저장하기 위한 외부 SRAM 제어 부를 구현하였다.

Rx ATM 기능 블록에서는 ATM Header 비교 및 OAM 처리 및 ATM Header를 벗겨서 Rx SAR 기능블록으로 전달하는 기능을 수행한다. Rx SAR 기능 블록에서는 손실 및 오 삽입 처리, 구조경계 판별, Sequence Number 처리 및 클록 복원 기능을 수행한다.

AAL1 기능 칩은 최대 8개의 E1/T1 인터페이스를 지원하며 256개의 가상채널을 지원한다.

제 5 장 결 론

제 5 장 결론

본 연구에서는 가입자 댁내 혹은 가입자 인근까지 광케이블을 설치하기 위한 광가입자 망 장비를 개발하였다. 광가입자 장치는 광통신이 사용된 직후부터 가입자에게 무한대의 대역폭을 제공할 수 있는 방안으로 인식되어, 오랜 동안 관련 장치 개발과 적용 연구가 진행되어 왔다. 국내에서도 1988년부터 진행되었던 광 CATV 사업이 그 일례이다. 국외에서는 1990년대 초반부터 광가입자 장치의 실용화가 꾸준히 진행되었고, 그 첫 번째 결과로 1998년 ITU-T에서 ATM-PON 광가입자 시스템 기능 권고안이 확정되기에 이르렀다. 그러나, 가입자 분배망을 광으로 교체하는 비용, 고가의 광 송수신 모듈, 상대적으로 고가이면서 일반인이 다루기에는 불편한 광코넥터 등 광수동부품 등의 문제로 본격적인 적용이 진행되지 못한 상황이었다. 최근, xDSL 초고속 가입자망의 한계를 극복하기 위한 가입자망의 필요성, 광부품 기술의 확산으로 급격한 광송수신 모듈 가격의 하락 등으로 광가입자망 적용 전망이 밝아졌다. 2002년도에는 본격적인 서비스 적용, 2004-2005년 대량 적용이 전망되고 있다.

본 연구에서는 전화선 초고속모뎀 수준의 비용으로 광가입자 장치를 구축할 수 있도록 저가형 광가입자 장비를 개발하는 것을 주요 연구 목표로 하였다. 그 방안으로는 PON 구조의 광분배망 채용 및 관련 핵심 기술 개발, 광송수신 모듈의 개발, FTTH에 적용되는 Desktop ONU 저가화, FTTC 에 적용되는 ONU 의 저가화, OLT와 ONU의 주요 기능을 대규모 칩으로 구현, 저가형 OLT 구조 설계 등이 진행되었다.

우선 PON 구조는 ITU-T에서 규정하고 있는 32 분기 보다 많은 64 분기 수용할 수 있도록 MAC 칩을 개발하여 시스템 수용 용량을 확대하였다. 광송수신 모듈은 2차 연도부터 개발 범위에서 제외되었으나, 국내/외 관련 업체의 협조를 받아서 광모듈의 시험 제작을 계속 진행하여 국내 개발 가능성 확인 및 양산 가격 추정을 할 수 있었다. Desktop ONU는 상용 communication processor 와 자체 개발 MAC slave칩을 활용하여 성공적인 저가 실용 모델 개발을 완료할 수 있었다. 일반 가입자가 많이 사용할 가능성이 있는 FTTC ONU는 기존의 FTTC/ADSL 과는 달리 ONU가 가입자에게 더욱 가깝게 접근하며, 따라서 ONU가 수용하는 가입자 규모는 30가입자 미만이다. 이 경우, ONU에서 가입자까지의 고속 전송은 VDSL 방식으로 적용하고, ADSL 경우와 같이 핵심부품으로 많은 국부가 유출되는 문제점을 반복하지 않기 위해 VDSL 모뎀 칩을 자체 개발하였다. 개발한 VDSL 모뎀은 4-band QAM 방식으로 ITU-T 규격을 지원하는 최초의 모뎀 칩이며 FTTC/VDSL 설치비용을 저가화 하는데 큰 기여를 할 것이다. OLT 에서는 10Gb/s ATM/IP 겸용 스위치 칩을 개발하여 저비용으로 대용량화 할 수 있는 OLT를 설계할 수 있었다. 10Gb/s ATM/IP 겸용 스위치 개발도 세계적으로 선두 그룹에 속하며, 국외 업체와 공동연구를 통하여 개발 완료하였다. 그 외 1999년 선행 연구 사업을 통해 자체 개발, 활용하고 있던 622Mb/s ATM 계층처리 칩의 기능 개선 개발, ONU 통합 기능 칩의 개발 등이 수행되었다.

상기 연구 결과 FTTC/VDSL 경우 한 가입자당 장치 재료/제작비 단가는 214,000원으로 산정되었고, FTTH 경우는 597,000원으로 산정되었다. 현재, ADSL의 국내 단가는 165,000원으로 본 연구 결과 보다 낮은 가격이지만 ADSL이 대량으로 생산되고 있는 상황을 고려하면 본 연구 결과로 얻어진 광가입자 장치 비용은 충분히 경쟁력이 있다고 판단된다. 참고로, 1999년 ADSL 초기 시장에서 ADSL 단가는 $300수준이었다. 또한, 현재 AllOptic 사의 Ethernet-PON 은 FTTH 가입자당 단가가 $5600이며, ATM-PON도 FTTH 가입자당 $6,000 수준을 형성하고 있다.

이러한 연구 목표를 달성하기 위해서 1차년도인 1999년도에는 핵심 기술 개발, 시스템 기능 규격 연구, 2차년도는 시스템 시작품 제작 및 시험, 핵심 기술 개발, 최종년도인 2001년에는 실용모델 시스템의 개발 및 핵심 기술 개발 완료 등으로 연구 개발을 추진하였다. 연구 개발 추진 내용을 요약하면 <표 5-1>과 같다.

<표 5-1 > 연차별 연구 개발 내용

년도	연구개발내용
1999년	o ATM-PON OLT, ONU 시스템 기능 규격 연구 o ATM-PON MAC master, slave 칩 설계, 제작 o 155Mbps 버스트모드 광 송수신 링크 구성 시험 o VDSL 모뎀 기능 규격 및 알고리즘 연구 o 10Gb/s ATM/IP 겸용 스위치 칩 설계 o ONU 함체 설계 및 분석 연구
2000년	o ATM-PON OLT/ONU 시스템 시작품 형상 설계 o OLT, ONU 시스템 시작품 제작 및 시험 o ATM-PON MAC master, slave 칩 기능 시험 및 보완 설계 o TDMA기반 가입자 대역 할당 알고리즘 및 연결 관리 기능 개발, o TMN기반 광가입자 액세스 망 통합관리 Agent, o QAM-VDSL 모뎀 변 복조 알고리즘 설계, 칩 설계. o 10Gb/s ATM/IP 스위치 칩 제작 시험 및 2차 제작 추진
2001년	o 시스템 기능규격 보완 o 실용시스템 형상 설계, 시스템 상세설계 o OLT, 전주 형 ONU, desktop ONU 실용모델 시스템 개발 o ATM-PON MAC 2차 버전 시험 및 시스템 적용 o Web 시스템 통합 관리 시스템(EMS) 개발 o QAM-VDSL 모뎀 칩 제작 및 시험 o 10Gb/s ATM/IP 스위치 칩 2차 제작 완료 및 시스템 적용 o ONU 통합 기능 칩 설계, 제작

본 과제에서 수행한 핵심기술 개발 및 주요 연구결과는 다음과 같다.

155Mb/s 의 버스트 모드 광송수신기의 경우 OCP, NEL, HITACHI, 및 AGERE사에서 개발 단계에 있는 버스트 모드용 광 송수신기를 PON 모델에 적용하고 시험 결과들을 각 개발사에 전달하여 후속 개발에 반영하도록 유도하였다. 또한, ETRI에서도 독자적인 버스트 모드용 광송수신기를 개발하여 실험하였으며, 궁극적으로 버스트 모드용 광송수신기가 적기에 낮은 가격으로 본 사업에 적용될 수 있도록 하였다. 현재 개발된 시스템에는 HITACHI 사의 ATM-PON 광트랜시버를 적용하였다.

OLT에서 622Mb/s 32포트를 갖는 20Gb/s 용량의 스위치보드와 라인 카드들 간의 데이터 전송을 위해 1Gb/s 직렬 전송라인을 구성하는 기술을 확보하였다. backplane 직렬 전송선은 4Gb/s 까지 동작하여 충분한 동작 마진을 확보하였으며, 그 결과, 대용량 고신뢰 시스템을 소형, 저가로 구현할 수 있었다.

VDSL 모뎀은 1차년도에는 DMT 방식으로 개발할 수 있도록 알고리즘 연구를 진행하였으나, 구현 기술의 한계 때문에 경제성이 있는 QAM 방식으로 전환하여 개발을 추진하였다. 1997-1998년 동안 개발한 CAP-VDSL 모뎀 개발 과정에서 축적된 기술을 활용하였으며, ASIC 전문업체와 공동연구를 진행하여 성공적인 개발을 추진할 수 있었다. 본 연구에서 개발된 QAM-VDSL 모뎀은 FDD(Frequency Division Duplexing) 방식으로 최대 비대칭 하향 26Mbps 및 상향 13Mbps, 대칭 13Mbps의 고속 데이터 전송을 할 수 있다. 특히 본 모뎀 칩은 ITU-T, ANSIT1E1.4, ETSI TM6 등의 국제 표준 규격을 만족하도록 설계되었으며, 전송 대역을 상향 및 하향 전송에 각각 2개씩 할당하는 4-band 방식을 최초로 사용하여 대칭, 비대칭 데이터 서비스가 모두 원활하게 이루어지도록 하였다.

ATM/IP 패킷 스위치는 출력버퍼 공유메모리 스위치이며 ATM 셀뿐만 아니라 IP 패킷 등 가변길이 패킷을 동일한 방식으로 처리하여 622Mbps급 신호를 16x16 스위칭 할 수 있게 하였다· 본 스위칩 한 개의 용량은 10Gbps이나 두 개 또는 네 개를 병렬로 사용하여 20Gbps나 40Gbps 스위치를 구현할 수도 있다. 국제 공동 연구를 통하여 개발하였으며, 칩의 기능 규격, ASIC 설계, 시험 및 시스템 적용을 전자통신연구원에서 담당하였고, 공유메모리 스위치 칩 구조 설계, 칩 설계, 제작 등은 상대 공동 연구 기관이 담당하였다. 연구 결과물은 두 연구 기관이 공동으로 소유하며, 각각 독립적으로 연구 결과물을 활용할 수 있도록 하였다. 본 스위치 칩은 가입자 시스템에 적절한 용량이고, ATM IP에 모두 적용이 가능한 범용 칩이기 때문에 다양한 분야로의 활용이 예상된다.

ITU-T G,983.1 규격에 기반한 ATM-PON master 및 slave 기능을 각각 APMC 및 APSC 칩으로 구현하였다. APMC 칩은 최대 64분기를 지원하며, 하향 622Mb/s, 상향 155Mb/s급 ITU-T 표준 PON-MAC 및 2-1eve1 우선순위를 갖는 DBA 기술을 적용하였다. APMC는 1차 버전은 ASIC으로 구현하였으며, 2차 버전은 MAC ASIC 과 BMS, CIC, CPU 기능을 통합하여 FPGA로 구현하였다. APSC는 ASIC으로 구현하였으며, ONU 통합처리 칩에서는 ASAH-L4와 통합하여 단일 칩으로 구현하였다.

그 외 622Mb/s급 ATM 계층처리 칩은 성능을 향상한 기능 개선칩으로 재설계를 완료하였다. 그리고 액세스 네트워크에서 ATM 망을 통하여 기존의 음성 및 64Kbps 기반의 서비스를 제공하고, ATM 트렁크를 이용하여 두 개의 협대역 망의 연결기능을 제공하는 상호연동 기능 중의 핵심 기능을 수행하는 AAL1 SDT/DBCES 처리 기능을 IP(Intellectual Proprietary)로 구현할 예정이다.

ATM-PON 운용관리시스템(EMS)은 기존 망관리 시스템과 유사한 클라이언트-서버 구조를 따르지만 자바로 개발되어 시스템 운용 환경의 변화없이 접속이 가능한 장점을 가지고 있으며, ATM-PON 자원을 효율적으로 관리하여 네트워크 장애로 인한 손실을 최소화할 수 있도록 부하, 장애, 성능 및 상태감시 등의 제어기능을 수행하도록 하였다.

본 ATM-PON 시스템은 가입자 인근(FTTC), 가입자 댁내(FTTH)까지 광을 전달할 수 있는 궁극적인 초고속 가입자망이지만, 기존의 ADSL DSLAM, SDH 기반 FTTC 광 digital loop carrier 등의 초고속 가입자 장비와 경쟁하면서 시장을 확보해야하는 어려움이 있다. 그러나, 본 연구 결과, 가격 면에서는 기존의 다른 초고속 가입자망과 경쟁할 수 있는 수준으로 저가화 할 수 있었으며, 기능과 성능 면에서 향후 예상되는 가입자 서비스의 변화와 대역폭 확장에 유연하게 대처할 수 있으므로 충분히 경쟁력이 있다고 판단된다. 특히, 본 ATM-PON 시스템은 현재 ADSL 보급이 어려운 농어촌, 일반 주택지에 효과적으로 설치될 수 있으며, 신축지역, 중소 사업자 사무실 혹은 건물에 FTTH/B 형태로 경제적인 비용으로 설치하는 것이 가능하다. 따라서, 북미, 일본 등의 지역에서는 2002년을 기점으로 본격적인 적용이 진행되고 있다, 이러한 상황에서 본 장치의 상용화를 위해서는 국내 통신사업자의 도입 의지, 그에 따른 관련 장치 업체의 적극적인 투자가 요망되고 있다. 한편, 본 시스템 개발 결과물과 확보된 핵심기술은 향후 도입될 새로운 PON 방식으로 대두되고 있는 Ethernet-PON과 FTTC/VDSL 형의 광가입자 장치 등에 직접 활용될 수 있을 것이다.

영문 약어표

영문 약어표

ADSL	Asymmetric Digital Subscriber Line
API	Application Program Interface
APON	ATM-PON
APMC	ATM-PON Master Controller
ASAH-L4	ATM Subscriber Access Handler - Layer 4
ASIC	Application Specific Integrated Circuit
ATM	Asynchronous Transfer Mode
BER	Bit Error Ratio
B-BCC	Broadband Bearer Connection Control
BCC	Bearer Channel Connection
B-ISDN	Broadband Integrated Services Digital Network
BMS	Burst mode Synchronization
CAS	Channel Associated Signaling
CCS	Common Channel Signaling
CDV	Cell Delay Variation
CIT	Craft Interface Terminal
CM	Configuration Management
CPU	Central Processing Unit
CRC	Cyclic Redundancy Check
DBA	Dynamic Bandwidth Assignment
DBCES	Dynamic Bandwidth Circuit Emulation Service
DCCB	Desktop ONU Common Control Block
DL	Data Link
DMT	Discrete Multitone
DONB	Desktop ONU Block
DONU	Desktop ONU Main Board Unit
DWMT	Digital Wavelet Transform
DSL	Digital Subscriber Line
EF/FR	Envelope Function / Frame Relay
EMS	Element Management System
E/O	Electrical/Optical
FPGA	Field Programmable Gate Array
FSAN	Full Services Access Network
FSM	Finite State Machine
FTTC	Fiber To The Curb

FTTx	Fiber To The x (x=remote, building, cabinet, curb, home)
HDTV	High Density TV
ID	Identification
IP	Internet Protocol
IPC	Inter-Processor Communication
ISDN	Integrated Service Digital Network
ISR	Interrupt Service Routine
IWF	Inter-Working Function
LAPV	Link Access Procedures on the V5
LCD	Loss of Cell Delineation
LED	Light Emitted Diode
LOF	Loss Of Frame
LOS	Loss Of Signal
LSP	Logical Service Port
MAC	Media Access Control
MS-AIS	Multiplex Section layer - Alarm Indication Signal
MS-RDI	Multiplex Section layer - Remote Defect Indication
NT	Network Termination
OAM	Operation, Administration & Maintenance
ODN	Optical Distribution Network
O/E	Optical-to-Electrical
OLT	Optical Line Termination
ONT	Optical Network Termination
ONU	Optical Network Unit
ONUC	ONU Controller
OS	Operating System
PAIU	ATM-PON ONU ADSL Interface Unit
PBBU	Power Backup Board Unit
PBPU	ATM-PON ONU Backplane Unit
PCCB	Pole ONU Common Control Block
PCCU	ATM-PON ONU Common Control Processor Unit
PCFB	Pole ONU Core Function Block
PDOS	ATM-PON Desktop ONU Subsystem
PDSL	Power Digital Subscriber Line
PEIU	ATM-PON ONU Ethernet Interface Unit
PHY	Physical layer
PLIU	ATM-PON ONU Leased Line interface Unit

PLOAM	Physical Layer OAM
PM	Performance Management/Performance Monitoring
PMEU	Pole ONU Mechanical Equipment Unit
PNIU	ATM-PON ONU Nx64kb/s Interface Unit
PODS	ATM-PON ODN Subsystem
POLS	ATM-PON OLT Subsystem
POMS	ATM-PON OAM Subsystem
PON	Passive Optical Network
POTS	Plain Old Telephony Service
PPOS	ATM-PON Pole ONU Subsystem
PPSB	Pole ONU Power Supply Block
PPSU	Pole ONU Power Supply Unit
PSIB	Pole ONU Subscriber Interface Block
PSLU	ATM-PON Slave Unit
PSTN	Public Switched Telephone Network
PTIU	ATM-PON ONU POTS Interface Unit
PVC	Permanent Virtual Connection
PVIU	ATM-PON ONU VDSL Interface Unit
QAM	Quadrature Amplitude Modulation
QoS	Quality of Service
REI	Remote Error Indication
RTOS	Real Time Operation System
SAAL	B-ISDN Signalling ATM Adaptation Layer
SDH	Synchronous Digital Hierarchy
SDT	Structured Data Transfer
SEC	Switch Element - Core
SEo/2	Switch Element - 0/2 (Mux/Demux)
SE1	Switch Element - 1 (Core Switch)
SHDSL	Single-pair High-speed Digital Subscriber Line
SIAN	Switch fabric for IP & ATM Network
SMF	Single Mode Fiber
SNI	Service Node Interface
SNMP	Sub-Network Management Protocol
STB	Set-Top Box
STM	Synchronous Transport Module
TA	Terminal Adaptation
TBIUI	OLT Broadband Interface Unit for 155Mbps

TBIU6	OLT Broadband Interface Unit for 622Mbps
TCP/IP	Transmission Control Protocol/Internet Protocol
TCGU	OLT Clock Generation Unit
TCSB	OLT Common & Switch Block
TDMA	Time Division Multiplexing Access
TEIU	OLT Ethernet Interface Unit
Teqd	Equalized round trip delay
TLLU	OLT Leased-Line Interface Unit
TMCB	OLT Main Surveillance & Control Block
TMCU	OLT Main Control Processor Unit
TMXU	OLT Multiplexer Unit
TNCB	OLT Inter Node Communication Block
TOMB	OLT Operations & Management Block
TPCB	OLT Inter Processor Communication Block
TPLB	OLT POTS & Leased Line Block
TPOB	OLT PON Master Block
TPOU	OLT PON Master Unit
TSAB	OLT SNI Adaptation Block
TSCB	OLT Surveillance & Control Block
TSMB	OLT System Management Block
TSWU	OLT ATM/IP Switch Unit
TTCU	OLT POTS & Leased-Line Control Processor Unit
TTIU	OLT POTS Interface Unit
UADSL	Universal Asymmetric Digital Subscriber Line
UNI	User Network Interface
USB	Universal Serial Bus
UTOPIA	Universal Test & Operation Physical Interface for ATM
VCC	Virtual Circuit Channel
VCI	Virtual Channel Identifier
VDSL	Very-high-speed Digital Subscriber Line
VOD	Video On Demand
VP	Virtual Path
VPC	Virtual Path Connection
VPI	Virtual Path Identifier
WDM	Wavelength Division Multiplexing
XNI	Access Network Interface

부 록

부 록

1.논문

(1999)

[1] 김찬, 이상호, 김재근, ''Implementation of OAM functions in a 622Mbps ATM Layer ASIC'', BSS'99, pp.145～149, 1999.04.01

[2] 이석훈, 채종억, 김흥주, 김재근, "ATM-PON OLT 제어기 설계'',JCCI,'99,1999.04.22.

[3] 김찬, 전종암, 이상호, 김재근, ''Design and Simulation of Three ATM ASICs",AP-ASIC 99, pp.25～28, 1999.06.30

[4] 이훈, 유태환, ''TEQ를 사용하지 않는 DMT-VDSL 모뎀에 관한 연구'', 한국통신학회 추계종합학술대회 논문집(하), 1999.11,20.

[5] 김정학, 유태환, ''스펙트럼 할당방법에 따른 VDSL 전송능력 분석'', 한국통신학회 추계종합학술발표회 논문집(하), 1999.11.20.

(2000)

[1] 김봉규, 문필주, 박상조, 장윤선, '·버스트 모드 광트랜시버 기술동향'', 주간기술동향,2000.1.24.

[2] 문필주, 양충열, 장윤선, 홍현하, "저가형 ATM-PON 광 종단 시스템 (ONU)의 설계 및 구현" 전자통신 동향분석, 2000.2.29.

[3] 문필주, 양충열, 장윤선, 홍현하, ''저가형 ATM-PON 광 종단 시스템(ONU)의 설계 및 구현", 전자통신동향 분석 지, 2000.2.29.

[4] 이유태, 문필주, "Analysis of a dynamic priority queue for traffic control of bursty traffics in ATM networks'',ICCS,2000.03.15

[5] 문필주, 유태환, 이종현, ''PON 광가입자 발전 방향 및 ATM-PON시스템 설계", 광전자 및 광통신 학술회의 , 2000.5.17.

[6] 노지명, 임종태, ''다수의 혼잡 노드와 멀티캐스트 연결을 가지는 비동기 전송망의 ABR 서비스에 대한 혼잡'', 제어자동화시스템공학회지,2000,8.1.

[7] 심재찬, 문필주, ''통합 액세스 망 운용관리 시스템 개발'' ,한국통신학회 RNOM-Review, 2000.10.18.

[8] 송상섭, 유태환, 이훈, 정인택, 최성우, "MCM 방식 VDSL 모뎀을 위한 TCM 설계", 한국통신학회 주계학술대회, 2000.11.11.

[9] 이훈, 유태환, ''4-Band QAM-VDSL을 위한 대역통과필터에 관한 연구“ CEIC2000, pp.72～75, 2000. 11.21.

[10] 김승환, 김찬, 유태환, "ATM-PON OLT 제어기 설계 및 성능 측정'', CEIC2000, pp.I 57～160, 2000. 11.21.

[11] 장윤선, 유태환, "ATM-PON 광 가입자망에서의 광 송수신기",CEIC2000, 2000.11.21.
[12] 최수일, 문필주, "ATM-PON 시스템에서 분산된 감시 제어의 설계와 구현", CEIC2000, 2000.11.21
[13] 심재찬, 문필주, "TMN 기반의 통합 액세스 망 운용관리시스템개발,CEIC2000, 2000.11.21
[14] 최수일, 문필주, "고신뢰도의 ATM-PON 시스템을 위한 이중 화 제어 방안", 2000.12.04
[15] 김영화, 문필주, 류재철, "액세스망에서 VB5 인터페이스에 대한 분석 및 설계",NCS 2000, 2000.12.04.

(2001)
[1] 김찬, 김승환, 유태환, "Design and Implementation of an ATM PON Slave Chip", ICACT 2001, pp.729～733, 2001.02.09
[2] 이유태, "Preemptive resume 우선순위를 갖는 이산시간 Geo^ X,G,1 대기모형 ",Mathematical and Computer Modeling, 2001.02.28.
[3] 이유태, 최봉태, "Queueing system with multiple delay and loss priorities for ATM Networks", Information sciences, 2001.04.14
[4] 강호용, 김찬, 유태환, "Architectural Design of an ONU Controller for the ATM-PON", ICATM 2001, pp.209～211, 200l.4.23.
[5] 이유태, 김승환, 고제수, 김창규, 최두일, "ATM-PON의 DBA 기능 개발 현황 및 방향 ", 한국통신학회 하계종합 학술발표회, pp.1965～pp.1968, 2001.07,05
[6] 최수일, 허재두, "ATM-PON 시스템의 계층적 감시 제어 기능 설계", 한국통신학회 하계학술대회, 2001.07.06.
[7] 김영화, "OIF UNI 1.0 (ND/SD)", 제5회 B-ISDN 워크샵(광 인터넷 표준화 기술), 2001.07.2 I.
[8] 김영화, 허재두, 류재철, 김대웅, "ATM-PON에서 VB5 프로토콜 기능 구현",COMSW 2001,200 1.07.26
[9] 유윤식, 김영화, 허재두, "ATM-PON의 ONT 관리 제어 프로토콜", COMSW2001, 2001.07.26
[10] 최한규, 강안구, 유윤식, 조규섭, 문필주, "광가입자망의 설계와 경제성 분석에 관한 연구", 한국통신학회 논문지, 2001.07.31
[11] 최진호, 강호용, 전문석, "Safe Mode를 갖는 동기 클럭 발생회로의 ASIC 구현", 한국통신학회 논문 지 VOL / 26권 / 7B호, 2001.07.31
[12] 허재두, 김대웅, "PON 기술 동향", 주간 기술 동향, 2001.08.08
[13] 허재두, 차영욱, "광링크 관리 기술", TTA 저널, 2001.08.20
[14] 최수일, 허재두, "Developments of distributed surveillance and control for ATM-PON access systems", SPIE 2001, 2001.11.09.

[15] 고제수, 이훈, 김찬, 강호용, 김승환, 유태환, "ATM-PON시스템용 핵심 칩셋 구현", 한국통신학회 추계 학술대회, 2001.11.17.
[16] 양태욱, 최인규, 이훈, 김종은, 박종식, "QAM 방식의 VDSL 모뎀에 최적화된 Spectral Shaping 필터의 설계 및 구현", 대한전자공학 회 추계학술대회 논문집, 2001.11.24
[17] 김명진,이훈,최인규,양태욱,김종은,최성혁,박종식, "QAM 방식 VDSL에 최적화된 저전력 등화기의 설계 및 구현", 대한전자공학회 추계학술 대회 논문집, 2001.11.24
[18] 강호용, 김정학, 고제수, 유태환, 김대영, "SDT 및 DBCES 기능을 위한 AAL1 기능구조 설계", CEIC2001, pp.326～329, 2001.11,29.
[19] 김승환, 고제수, "FPGA를 이용한 ATM-PON OLT 제어기 설계", CEIC2001, pp.363～366,2001. 11.29.
[20] 이훈, 고제수, "4-밴드 QAM 방식VDSL 모뎀을 위한 밴드 분배기/정합기 설계" CEIC2001, pp.83～85,2001. 11.29.
[21] 임정묵, 심재찬, 허재두, "TMN 기반의 ATM-PON 망관리 시스템 설계", CEIC2001 , 2001.11.29.
[22] 김영화, 허재두, 류재철, "가입자망 장비의 시스템 S/W에 대한 계층적 구조 및 구현", NCS2001, 2001.12.06
[23] 심재찬, 허재두, "웹 기반 ATM-PON 운용관리 시스템", NCS2001 차세대 통신 소프트웨어 학술대회, 2001.12.06
[24] 임정묵, 심재찬, 허재두, "ATM-PON 시스템의 OA&M 설계 및 구현", NCS2001, 2001.12,06
[25] 김영화, 허재두, 류재철, "Hierarchical Structure and its Implementation for the System S/W of Access Network's Equipments", ICACT2002, 2002.02.07.(발표예정)
[26] 이훈, 유대환, 고제수, 송상섭, "QAM-VDSL Modem using Four Transmission Bands," ISSLS2002 2002.4.15.(발표예정)

2.특허

(특허등록)

[1] 강성수, 유태환, "트랜스하이브리드 손실성능이 향상된 전자식 하이브리드 회로", 국내등록 311219, 등록일, 2001.09.24
[2] 이훈, 유태환, "각 부채널별 등화를 반복 수행하는 등화장치", 국내등록 315430, 등록일 2001.11.09

(특허출원)

(1999)

[1] 이동춘,문필주. ''액세스 망에 적용되는 동기식 기반 물리계층의 성능 감시 제어기'', 국내출원 99-55547, 1999.12.07

[2] 김정학, 유태환, 이훈, 이정진, "CMFB를 이용한 ADSL 연동성 VDSL DMT 변복조 시스템", 국내출원 99-57675, 1999.12.14

[3] 이상호, 김찬, 김홍주, ''ATM-PON 시스템의 ONU 기능 처리 장치'', 국내출원 99-59974, 1999.12.21

[4] 정철형, 이석훈, 김홍주, ''수신 버스트 데이터의 위상 정렬 및 위치 측정 장치", 국내출원 99-60196, 1999.12.22

[5] 장윤선, 문필주, ''ATM-PON 시스템의 PON 마스터 정합 장치'', 국내출원 99-61944 1999.12.24

[6] 장윤선, 문필주, ''ATM-PON 시스템에서 PON 슬레이브 정합 장치'',국내출원9-61945, 1999.12.24

[7] 이석훈, 김홍주, ''ATM-PON 광 선로 종단장치(OLT) 제어 방법 및 장치", 국내출원 99-61931,1999.12.24

[8] 이상호, 김찬, 김홍주, ''ATM-PON 시스템의 ONU 기능 처리 장치'', 국내출원 99-62773, 1999.12.27

[9] 전경규, 유태환, "에러정정 개수 가변 가능한 리드-솔로몬 디코더의 에러위치회로 및 에러크기 계산회로", 국내출원 99-62469, 1999.12.27

[10] 이훈, 강성수, 유태환 "고성능 소프트웨어 모뎀 플랫폼 보드", 국내출원99-62407, 1999.12.27

[11] 이훈, 김정학, 유태환, 이정진, ''직렬 이중필터를 이용한 하드웨어 효율적인 VDSL급 TEQ 구현 방안", 국내출원 99-62432, 1999.12.27

(2000)

[1] 장윤선,문필주, ''ATM-PON 시스템의 optical distribution network 시브 시스템'', 국내출원 00-0115, 2000.01.14

[2] 김찬, 이석훈, 김홍주, 김재근, ''G.983.1 기반 PON 시스템에서 slave장치의 ranging 회로 구성 방법'', 국내출원 00-2340, 2000.01.19

[3] 이석훈, 김홍주, "ATM-PON 광 선로 종단장치(OLT) 제어 방법 및 장치", 국제출원 00-2340, 2000.02.03

[4] 이상호, 김홍주, ''UTOPIA에서의 오동작 방지 장치'',국제출원 09/498321, 2000.02.04

[5] 김정학, 유태환, 이훈, 이정진, ''CMFB를 이용한 ADSL 연동성 VDSL DMT 변복 조 시스템", 국제출원 09/498917, 2000.02.04

[6] 이훈, 김정학, 유태환, 이정진, "직렬 이중필터를 이용한 하드웨어 효율적인 VDSL급 TEQ 구현 방안'', 국제 출원 09/498318, 2000.02.04

[7] 이훈, 유태환, "하드웨어 효율적인 다기능 파형정형필터", 국내출원 00-70262, 2000.11.24
[8] 심재찬, 문필주,"ATM-PON 액세스 망 운용관리 및 유지보수 방법“, 국내출원 DP000335, 2000.12.9.
[9] 김 영화, 문필주, "액세스 망에서 의 방송채널 제어방식", 국내출원 00-77637,2000.12.18
[10] 김찬, 김승환, 유태환, 이종현, "ATM PON 슬레이브 제어기“ 국내출원 00-82250, 2000.12.26
[11] 김찬, 유태환, 이종현, "공유메모리 스위치에서의 멀티캐스팅 방법, 국내출원 00-83269,2000.12.27.
[12] 김승환, 유태환, "64분기용 ATM-PON 제어용 광 선로 종단장치 제어방법 및 장치", 국내출원, 관리번호 DP20000326 출원일 2000.12.27
[13] 이훈, 유태환, "가변 전송율을 가지는 4-band QAM 트랜시이버“, 국내출원 00-83307, 2000.12.27
[14] 장윤선, 유태환, "ATM-PON 망에서 전주형 ONU용 PON 정합 및 ATM 기반 가입자 서비스 다중 화장치", 국내출원 00-83276, 2000.12.27

(2001)
[1] 이훈, 유태환, "가변 전송 율을 가지는 4-band QAM 트랜시이버“, 국제출원 09/846205, 2001,05.02
[2] 김찬, 김승환, 유태환, 이종현, "ATM PON 슬레이브 제어기“, 국제출원 09/852304, 2001.05.10
[3] 김찬, 유태환, 고제수 “ATM 또는 패킷 스위치의 절체 방법 및 장치", 국내출원, 출원번호 01-50311 출원일 2001.8.21
[4] 김찬, 유태환, 이종현, “공유메모리 스위치에서의 멀티캐스팅 방법“, 국제출원 09/938630, 2001.08.27
[5] 이유태, 김승환, 문필주,“비동기 전송방식 수동 광 통신망에서의 매체 접속제어 프로토콜구현방법", 국제출원, 관리번호 IP20000207, 출원일 2001.10.31
[6} 이훈, 고제수, 유태환,“각 부 채널 동화를 반복 수행하는 동화 장치 ”, 국내출원, 등록번호 315430 등록일 2001.11.09
[7] 김영화, 심재찬, 허재두, “가입자망 및 교환 망에서 VB5.2 시스템 기동 방법”, 국내출원 DP20010384, 2001.11.09
[8] 김영화, 심재찬, 허재두, “가입자망 및 교환망 에서 VB5.1 시스템 기동 방법”, 국내출원 DP20010385, 2001.11.09
[9} 임정묵, 심재찬 허재두, “ATM-PON 시스템에서의 관리 에이전트를 이용한 효율적 자원 운용 방법" , 국내출원 DP20010411, 2001.11.09

[10] 허재두, 임정묵, 김대웅, “TCP/IP 프로토콜에 의한 웹 기반 ATM-PON 시스템 운용 관리 방법", 국내출원 DP20010413, 2001.11.13
[11] 김찬, 유태환, 김승환, 고제수, 이종현 “다중 우선순위 데이터에 대한 동적대역폭 할당(DBA, Dynamic Bandwidth Allocation)을 지원하는 ATM-PON 슬레이브 장치", 국내출원, 관리번호 DP20010534 2001.11.23
[12] 김찬, 유태환, 김승환, 고제수, 이종현 "ATM-PON Slave Device Supporting Dynamic Bandwidth Allocation with Multiple Priority Data" , 국제출원, 관리 번호 IP20010196 2001.11.23
[13] 김찬, 한경수, 고제수, 유태환, 이종현 “가변길이 패킷 스위칭을 위한 포트 확장 및 포맷 변환 회로", 국내출원, 관리번호 DP20010532 2001.11.23
[14] 김찬, 한경수, 고제수, 유태환, 이종현, "Apparatus for Port Expansion and Format Conversion for Variable Length Packet Switch" , 국제출원, 관리 번호 IP20010195 2001.11.23
[15] 김승환, 이유태, 고제수, ''비동기 전송 모드 수동 광통신망 상에서 매체 접속 제어 프로토콜에서의 다이나믹 한 대역 할당 방법", 국내출원, 관리번호 DP20010554, 2001.11.26
[16] 김승환, 이유태, 고제수, ''DBA Algorithm over an ATM Passive Optical Network", 국제출원, 관리번호 IP20010211, 2001.11.26
[17] 이훈, 고제수 "다중 밴드 모뎀을 위한 이득 제어장치", 국내출원, 관리번호 DP20010773 2001.12.03
[18] 이훈, 고제수 “하드웨어 효율적인 고속 scalable 적응등화기 장치", 국내출원, 관리번호 DP20010783 2001.12.03
[19] 이훈, 고제수, 유태환 '' DSL 모뎀을 이용한 전용선 데이터 전송 방법 및 장치" , 국내출원, 관리번호 DP20010774 2001.12.03
[20] 이훈, 고제수, 유태환 " An Apparatus and Methodology for Leased Line Data Transmission over DSL modem" , 국제출원, 관리 번호 IP20010276 2001.12.03
[21] 이훈, 고제수, 유태환, '' 다중 밴드 모뎀을 위한 클럭 장치" , 국내출원, 관리번호 DP20010772 2001.12.03
[22] 이훈, 고제수, 유태환, " Clock Circuit for Multi-band Modem", 국제출원, 관리번호 lP20010275 2001.12.03
[23] 김정학, 유태환, ''ATM-PON 구조를 갖는 저가형 광가입자 전송장치에서 POTS, T1/E1 전용선 서비스, 협대역 N×64 서비스 등을 위한 시스템 구조'', 국내출원 DP20010792, 2001.12.03
[24] 장윤선, 유태환, ''전주 및 벽면형 옥외 ONU 함체 구조", 국내출원 DP20010812, 2001.12.03
[25] 장윤선, 유태환, ''XDSL/POTS SPLITTER를 내장한 단자반", 국내출원 DP20010811, 2001.12.03

[26] 노지명, 유태환, "BGA 형태로 패키징된 칩의 인쇄회로기판 부착 불량 검사기법 및 검사장비", 국내출원 DP20010777, 2001.12.03
[27] 한경수, 노지명, 유태환, "스위치가 사용되는 시스템의 고속 백플레인", 국내출원 DP20010793, 2001.12.03
[28] 최현균, 유태환, "ATM-PON 디지털방송 서비스를 위한 광 종단장치구조", 국내출원 DP20010778, 2001.12.03
[29] 심재찬, 허재두, "비동기 전송모드-수동형광가입자망 운용관리 정보를 관리하는 장치 관리시스템", 국내출원 DP20010411, 2001.12.6.
[30] 최수일, 허재두, " ATM-PON 시스템에서 ONU 감시제어와 운용관리 통합 처리장치 및 방법" , 국내출원 DP20010863, 2001.12.10
[31] 유윤식, 허재두, "ATM-PON 시스템에시 ONT 관리 제어 기능 구현 방법" ,국내출원 DP20010866, 2001.12.10
[32] 강호용, 고제수, 유태환, "AAL1에서의 SDT 포인터 생성 회로", 국내출원, 관리번호 DP20010868, 2001,12.11
[33] 최현균, 유태환, 이종현, "FTTH을 위한 시스템구조 및 광종단장치", 국내출원 DP20010886, 2001.12.13
[34] 강호용, 고제수, 유태환, "Pointer generation circuit for structured data transfer in AALl", 국제출원, 관리번호 IP20010312, 2001.12.11
[35] 김정학, 유태환, "ATM-PON 구조를 갖는 저가형 광 가입자 전송장치에서 협 대역 서비스를 위한 시스템 구조 및 정합장치", 국내출원 00-81017, 2000.12.23

3.프로그램

(1999)
[1] 이상호, 이석훈, 김홍주, "ONUC ASIC의 UTOPIA 기능 설계 프로그램", 등록번호 99-0 1 -24-6499, 1999.12.31
[2] 이석훈, 이상호, 김홍주, "ATM-PON OLT용 전송수렴계층기능 처리기", 등록번호 99-01-12-6500, 1999,12.31
[3] 김찬, 김홍주, "APSC(ATM PON Slave Chip) ASIC 설계 프로그램", 등록번호99-0 1-26-6382, 1999.12.3 1

(2000)
[1] 이동춘, 문필주, "APMC 주문 형 반도체 칩 제어를 위한 시뮬레이션 프로그램", 등록번호 2000-01-21-851, 2000.02.10
[2] 최강일, 이동춘, 김경수, 김종오, 고병도, "멀티 서비스 액세스 노드 시스템의 제어 프로그램", 등록번호 2000-01-21-807, 2000.02.10

[3] 전경규, 유태환, "리드-솔로몬 인코더/디코더의 VHDL 소스 코더", 등록번호 2000-01-12-1359, 2000.02.26
[4] 최강일, 이동춘, 김경수, 김종오, 고병도, "멀티 서비스 액세스 노드 시스템의 ONU 제어 프로그램", 등록번호 2000-01-21-1720, 2000.03.04
[5] 심재찬, 문필주, "액세스 망 운용관리 정보 데이터베이스 접근 제어 프로그램", 등록번호 2000-01-25-8235, 2000.12.14
[6] 이유태, 문필주, "액세스 망 연결 제어 프로그램", 등록번호 2000-01-26-9372, 2000.12,30
[7] 최수일, 이유태, 문필주, "멀티 서비스 ATM-PON 시스템의 감시제어 프로그램", 등록번호 2000-01-21-9309, 2000.12.30
[8] 김찬, 유태환, "가변길이 패킷 스위치의 포인터 처리 verilog 소스 프로그램", 등록번호 2000-01-12-9307, 2000.12.30
[9] 이훈, 장윤선, 김정학, 유태환, "VDSL 모뎀 ASIC VHDL 코드 및 test bench", 등록번호 2000-01-12-9305, 2000.12.30
[10] 김찬, 유태환, "POLS TSWU FPGA 프로그램", 등록번호 2000-01-12-9306, 2000.12.30
[11] 김영화, 문필주, "ATM-PON 시스템에서의 V5 시스템 프로그램", 등록번호 2000-01-26-9308, 2000.12.30
[12] 김승환, 유태환, "APMC 2차 버젼 VHDL 코드 및 Test Bench", 등록번호 2000-01-12-9304, 2000.12.30

(2001)
[1] 심재찬, 임정묵, 허재두, "VxWorks RTOS에서 ETS 에이전트용 LAN Driver 프로그램", 문서번호 1600-2001-0008,2001.09.13
[2] 심재찬, 임정묵, 유윤식, 허재두,“ATM-PON EMS 시스템 프로그램", 등록번호 2001-0 1-24-7469, 2001.10.08
[3] 김영화, 유윤식, "ATM-PON용 V5 및 감시제어 프로그램", 등록번호 2001-01-26-8577, 2001.11.19
[4] 최수일, 허재두, “ATM-PON 전주형 ONU 서브시스템의 감시제어 프로그램", 문서번호 1600-2001-0086, 2001.11.22
[5] 김찬, 한경수, 고제수, "ATM/IP 스위치 FPGA 소스 코드", 문서번호 150020010045, 2001.12.06
[6] 이훈 노지명, 유태환, 장윤선, 고제수, 최현균 “VDSL 모뎀 시뮬레이터 회로", 문서번호 150020010046, 2001.12.06
[7] 김찬, 유태환, 노지명, 장윤선, 고제수, "ONUC ASIC vhdl 소스 코드", 문서번호 150020010048, 2001.12.06
[8] 이훈, 장윤선, 김정학, 고제수,"VDSL 모뎀 트랜시이버 실계 회로", 문서번호 150020010047, 2001.12.06

[9] 김승환, 최현균, 고제수, "ATM-PON Master Chip의 FPGA 구현을 위한 프로그램",문서번호 150020010049, 2001.12.07
[10] 강호용, 김정학, 고제수, "SDT 모드를 지원하는 AAL1 기능설계 회로“, 문서번호 150020010058, 2001.12.07
[11] 최현균, "PDOS ATMOS 칩 드라이브", 2001.12.13
[12] 최현균, "PDOS FPGA 프로그램", 문서번호 150020010067, 2001.12.13
[13] 한경수, "TSWU-ASX 백플레인 인터페이스 FPGA 프로그램“, 문서번호 150020010086, 2001.12.17

4. TDP

(1999)

[1] 이석훈, "ATM-PON Master controller(APMC) ASlC 설계 규격“,1999.01.30.
[2] 이석훈, "BMS ASIC 기능 규격서", 1999.05.07.
[3] 김찬, 이석훈, "PON Slave Chip 기능규격서“,1999.05.07.
[4] 김찬, 이석훈, "PON Slave Chip 블록설계서“,1999.05.07.
[5] 이석훈, "ATM-PON Master Controller 블록설계서“,1999.05.08.
[6] 양충열, "ONU 개발방향 검토",1999.05.15
[7] 양충열, "PON-ONU 사용자 요구사항서", 1999.05.15
[8] 양충열, "PON-ONU 시스템 요구사항서",1999.05.15
[9] 양충열, "PON-ONU 기능규격서",1999.05.18
[10] 양충열, "PON ONU 기능규격 검토",1999.05.18
[11] 이동춘, OLT 사용자 요구 사항",1999.05.19
[12] 이동춘 'OLT 시스템 요구사항“,1999.05.19
[13] 이상호, "ONUC 기능규격," 1999.05.20.
[14] 유태환, "저가형 광가입자 장비 사용자 요구사항서(버전 1.0)“,1999.05,21.
[15] 유태환, "저가형 광가입자 장비 시스템 요구사항서(버젼 1.0)“,1999.05.21.
[16] 양충열, “PON-ONU 가입자정합 설계서",1999·06·01
[17] 박상조, "ATM-PON용 OLT 기능규격서",l999.07.02
[18] 장윤선, "ODN 서브시스템 기능 규격서",1999.07.06
[19] 장윤선, "ODN 서브시스템 기능 규격서“,1999.07.06.
[20] 장윤선, "PON 매스터 블록 기능규격서“,1999.0706.
[21] 장윤선, "PON 슬래브 블록기능규격서“,1999.07.06.
[22] 장윤선, "PON 매스터 블록 기능 규격서“,1999.07.06
[23] 장윤선, “PON 슬래브 블록 기능 규격서",1999.07.06

[24] 문필주, 장윤선, 유태환, "저가형 광 가입 장비 시스템 설계서," 1999.07.10.
[25] 유태환, 이정진, "DSP 기반 보드 형 PowerDSL 모뎀 시작품 설계서," 1999.07.13.
[26] 이석훈, "BMS 칩셋 기능 규격서 V2.0," 1999.07.27
[27] 이훈, 유태환, 김정학, 이정진, "Power-DSL을 위한 DSP 개발보드 요구서," 1999.08.27.
[28] 이석훈, "PBMS 칩셋 블록 설계서," 1999.08.30
[29] 이석훈, "SBMS78 칩셋 블록 설계서," 1999.08.30.
[30] 이석훈, "BMS 지그 유니트 설계서," 1999.09.13.
[31] 이석훈,"ATM-·PON Master Controller(APMC)ASIC 상세설계서,"1999.09.13.
[32] 이상호,"ONUC블록설계서,"1999.09.21
[33] 김찬, "APSC AS1C 상세설계서," 1999.10.06.
[34] 김찬, "APSC ASIC 사용 설명서," 1999.10.09.
[35] 김찬, "ATM IP 스위치 ASIC 요구 규격서," 1999.10.28.
[36] 장윤선, "PON OLT 서브시스템(POLS) 하드웨어 설계서(버젼 1.)," 1999.10.29.
[37] 박상조, "옥외함체 블록 설계서",1999.11.08
[38] 이석훈, 이상호, "APMC ASIC 사용자 설명서," 1999.11.12.
[39] 박상조, "옥외함체용 전원 블록 설계서",1999.11.16
[40] 이석훈, "CPU Interface Controller(CIC) FPGA 설계서," 1999.11.29.
[41] 유태환, 이훈, "QAM-PowerDSL, 기능 규격," 1999.12.15.
[42] 유태환, "QAM-PDSL, 기술 분석, 기능 규격 및 구성 블럭," 1999.12.15.
[43] 전경규, 유태환,"Reed-Solomon 코더 설계서,"1999.12.15
[44] 장윤선, 이석훈, "PON MAster Block(PMAB) 상세 설계서," 1999.12.02.
[45] 장윤선, 이석훈, "PON SLave Block(PSLB) 상세설계서," 1999.12.02.
[46] 유태환, "Broadcom VDSL 모뎀 구동 프로그램 기능 설계," 1999.12.15.
[47] 이정진, 김찬, 이훈, 유태환, "SMC03 ASIC 설명서," 1999.12.16.
[48] 유태환, 김정학, 이훈, "PowerDSL 사용자 요구사항," 1999.12.16
[49] 이훈, 유태환, 강성수, "HSMP 보드 설계서 1.0," 1999.12.18
[50] 이훈, 유태환, "HSMP 보드 시험을 위한 소프트웨어 알고리즘 설계서 1.0,"1999.12.18.

(2000)
[1] 박상조, "옥외 함체 블록(OMEB) 설계서", 2000.01.12
[2] 박상조, "ODN 서브시스템(ODNS) 설계서 (Ver.1.0)", 2000.01.18
[3] 이훈, 유태환, "PDSL 모뎀 PMD부 계층 기능설계규격서," 2000.02.23.
[4] 이훈, 김정학, 유태환, "PDSL 모뎀 TC부 계층 기능설계규격서," 2000.02.23.
[5] 김영화, "ATM-PON 관련 V5 요구 사항", 2000.02.25

[6] 김영화, "ATM-PON 관련 VB5 요구 사항", 2000.02.25
[7] 김영화, "TBCB 블록설계서", 2000.06.15
[8] 김영화, "TBSB 블록설계서", 2000.06.15
[9] 김영화, "TPSB 블록설계서", 2000.06.15.
[10] 최수일, "DSCB 블록설계서", 2000.06.16.
[11] 최수일, "PSCB 블록설계서", 2000.06.16
[12] 김승환, 유태환, "POLS TPOU 상세 설계서," 2000.11.14.
[13] 김승환, 김찬, 유태환, "ATM-PON ASIC 시험 결과서," 2000.11.14.
[14] 김승환, 유태환, "APMC 2차 버젼 기능 규격서," 2000.11.14
[15] 노지명, 유태환, "POLS TBI_PIU FPGA 상세설계서," 2000.11.15.
[16] 노지명, 유태환, "POLS TCGU 상세설계서," 2000.11.15.
[17] 장윤선, 유태환, "NEL 사의 ONU-OLT 광송수신기 시험 결과서", 2000.11.15.
[18] 장윤선, 유태환, "Hitachi 사의 ONU-OLT 광 송수신기 시험 결과서",2000.11.15.
[19] 장윤선, 유태환, "PPOS PSLU FPGA 설계서," 2000.11.16.
[20] 장윤선, 김정학, 유태환, "PPOS PSLU 상세 설계서," 2000.11.16.
[21] 장윤선, 유태환, "PPOS PVIU 상세 설계서," 2000.11.16.
[22] 심재찬, "망관리 에이전트 블록 설계서",2000.11.16
[23] 김영화, "시스템 설계서: S/W 부분 (Ver.1.10)",2000.11.16
[241 심재찬, "시스템 운용관리 메시지 규격서",2000.11.16
[25] 심재찬, "시스템 운용관리 블록설계서, 2000.11.16
[26] 심재찬, "ATM-PON 운용관리 시스템 설계서", 2000.11.17
[27] 최수일, "DCCB 블록설계서",2000.11.21
[28] 최수일, "PCCB 블록설계서",2000.11.21
[29] 최수일, "TCCB 블록설계서",2000.11.21
[30] 최수일, "TNCB 블록설계서",2000.11.22
[31] 최수일, "TPCB 블록설계서",2000.11.22
[32] 최수일, "TSCB 블록설계서",2000.11.22
[33] 김찬, "ATM.IP 스위치 사용자 설명서," 2000.11.29.
[34] 김정학, "TTIU ATM MUX 상세 설계서," 2000.11.29.
[35] 김정학, 유태환, "POLS TPLB Backplane 상세 설계서," 2000.11.29.
[36] 김정학, 유태환, "POLS TTIU 상세 설계서," 2000.11.29.
[37] 김정학, 유태환, 장윤선, "PPOS PNIU 상세 설계서," 2000.11.29.
[38] 김찬, 유태환, "POLS TSWU 상세설계서," 2000.11.29.
[39] 김찬, 유태환, "POLS TSWU PBA 설명서," 2000.11.29.
[40] 김정학, 장윤선, 유태환, "PPOS PTIU 상세 설계서," 2000.12.01,
[41] 최수일, "PNCB 블록설계서", 2000.12.01

[42] 최수일, "POMB 블록설계서", 2000.12.01
[43] 이훈, 유태환, "PDSL 모뎀 칩 레지스터," 2000.12.05.
[44] 최현균, 유태환, "PDOS 기능 규격서," 2000.12.14.
[45] 장윤선, 유태환, "PPOS Backplane 상세설계서," 2000.12.20.
[46] 노지명, 유태환, "POLS TBIU 상세설계서," 2000.12.20.
[47] 장윤선, 유태환, "PPOS PVIU FPGA 설계서," 2000.12.20.
[48] 강호용, 김찬, 유태환, "ONU 통합 칩 기능 규격서," 2000.12.20
[49] 유태환, "광 인터넷 기획보고서 초안(2000.12.20.)," 2000.12.20.
[50] 강호용, "AAL1 기능 규격," 2000.12.20.
[51] 유태환, "ATM-PON 시스템 형상 및 기능 구조," 2000.12.20.
[52] 이훈, 유태환, "PDSL, 기능 블록 상세설계," 2000.12.21.

(2001)
[1] 심재찬, "ATM-PON 소프트웨어 블록간 인터페이스 규격서(시작품)", 2001.09.07
[2] 심재찬, "웹 기반 ATM-PON EMS 시스템 CNM 운용 설명서", 2001.09.28
[3] 임정묵, "웹 기반 ATM-PON EMS 시스템 PM 기능 설계서", 2001.10.04
[4] 심재찬, "웹 기반 ATM-PON EMS 시스템 CM 운용 설명서", 2001.10.04
[5] 심재찬, "웹 기반 ATM-PON EMS 시스템 CM 신호 규격서", 2001.10.04
[6] 심재찬, "웹 기반 ATM-PON EMS 시스템 CNM 신호 규격서", 2001.10.04
[7] 심재찬, "웹 기반 ATM-PON EMS 시스템 CM 기능 설계서", 2001.10.04
[8] 심재찬, "웹 기반 ATM-PON EMS 시스템 클라이언트 운용 설명서", 2001.10.04
[9] 심재찬, "웹 기반 ATM-PON EMS 시스템 Client 기능 설계서", 2001.10.04
[10] 최수일, "웹 기반 ATM-PON EMS 시스템 접속 운용 설명서", 2001.10.04
[11] 최수일, "웹 기반 ATM-PON EMS 시스템 초기화 신호 규격서", 2001.10.04
[12] 최수일, "웹 기반 ATM-PON EMS 시스템 서버 운용 설명서", 2001.10,04
[13] 최수일 "웹 기반 ATM-PON EMS 시스템 Server 기능 설계서", 2001.10.04
[14 임정묵, "웹 기반 ATM-PON EMS 시스템 PM 운용 설명서",2001.10.04
[15] 최수일, "웹 기반 ATM-PON EMS 시스템 DRV 기능 설계서", 2001.10.04
[16] 임정묵, "웹 기반 ATM-PON EMS 시스템 SRV 기능 설계서", 2001.10.05
[17] 임정묵, "웹 기반 ATM-PON EMS 시스템 PM 신호 규격서", 2001.10.05
[18] 최수일, 임정묵, "웹 기반 ATM-PON EMS 시스템 SRV 신호 규격서", 2001.10.05
[19] 유윤식,“웹 기반 ATM-PON EMS 시스템 FM 운용 설명서", 2001.10.15
[20] 유윤식, "웹 기반 ATM-PON EMS 시스템 FM 신호 규격서", 2001.10.15
[21] 유윤식, "웹 기반 ATM-PON EMS 시스템 FM 기능 설계서", 2001.10.15
[22] 유윤식, "웹 기반 ATM-PON EMS 시스템 운용자 운용 설명서", 2001.10.15
[22] 김승환, 고제수, "APMC 2차 버전 시험절차서," 2001.10.18.

[24] 김영화, "TPSB 블록 설계서", 2001.10.25
[25] 김영화, "VB5 운용관리 설계서", 2001.10.25
[26] 유윤식, "웹 기반 ATM-PON EMS 시스템 IPC 기능 설계서", 2001.10.26
[27] 김승환, 고제수, "APMC 2차버전 FPGA 설명서," 2001.10.26.
[28] 김영화, "TPCB 블록 설계서", 2001.10.26
[29] 김영화, "V5 운용관리 설계서", 2001.10.26
[30] 허재두, "APON DB table 설계서", 2001.11.08
[31] 허재두, "APON 신호 규격서", 2001.11.09
[32] 허재두, "APON 기능 설계서", 2001.11.09
[33] 허재두, "APON 운용자 설명서", 2001.11.09
[34] 최수일, "ATM-PON 시스템 INC 기능 설계서", 2001.11,22
[35] 최수일, "ATM-PON 시스템 프로세서를 위한 이중화 소프트웨어 사용자 지침서 ", 2001.11.22
[36] 심재찬, "웹 기반 ATM-PON EMS 설명서", 2001.1l.22
[37] 최수일, "ATM-PON 시스템 프로세서를 위한 이중화 소프트웨어 프로그램 설계서 ",2001.11.22
[38] 고제수, 유태환, "ATM-PON 시스템 형상표," 2001.11.27.
[39] 고제수, 유태환, "ATM-PON 시스템 기능. 불록 변환표," 2001.11.27.
[40] 고제수, "ATM-PON 시스템 기능목록," 2001.11.27.
[41] 고제수, 유태환, "ATM-PON 시스템 설계서," 2001.11.27.
[42] 허재두, 장윤선, 유태환, "ATM-PON 시스템 설계서," 2001.11.27,
[43] 고제수,김찬,강호용,김승환,이훈,노지명,최현균,장윤선, "ATM-PON 시스템 기능, 규격서," 2001.11.27.
[44] 고제수, 허재두,유태환, "ATM-PON 시스템 요구사항서," 2001.11.27.
[45] 최현균, 유태환, "DONB 블록 설계서," 200l.12.08.
[46] 김찬, 고제수, "TSWU SE0 FPGA 상세 설계서," 2001.12.14.
[47] 고제수, 김찬, 노지명, 장윤선, 유태환, "ATM-PON 시스템기능 시험절차서“, 2001.12.06.
[48] 최현균, 유태환, "PDOS CPUIF FPGA 상세설계서," 2001.12.14.
[49] 임정묵, "ATM-PON 시스템 설명서",2001.12.14.
[50] 김찬, 박영호, 유태환, 고제수, "SE-C Switch ASIC 사용자 실명서,,, 2001.12.15
[5l] 김찬, 고제수, "POLS TSWU-SIAN PBA 설명서", 2001.12,15.
[52] 유태환, "PVIU 상세설계서", 2001.12.15.
[53] 장윤선, 유태환, "PSLU 상세설계서", 2001.12.15.
[54] 장윤선, 유태환, "PSLU FPGA 설계서", 200l.12.15.
[55] 장윤선, 유태환, "PPSU 실계서", 2001.12.15.
[56] 장윤선,유태환, "PMEB 상세설계서", 2001.12.15.

[57] 장윤선, 유태환, "PPOS 기능 설계서",2001.12.15.
[58] 장윤선, 유태환, "PPOS 단자반 설계서",2001.12.15.
[59] 장윤선, 유태환, "PBPU 상세 설계서",2001.12.15.
[60] 장윤선, 유태환, "PPSU 시험 결과서",2001.12.15.
[61] 장윤선, 유태환, "AGERE-BTRX 시험 결과서",2001.12.15.
[62] 장윤선, 유태환, "단자반 시험절차서",2001.12.15.
[63] 장윤선, 유태환, "ONU 함체(PMEB) 상세 설계서", 2001.12.15.
[64] 김정학, 유태환, "TLIU Control FPGA 상세설계서", 2001.12.15.
[65] 김정학, 유태환, "TMXU Control FPGA 상세설계서", 2001.12.15.
[66] 김정학, 유태환, "TLIU 상세설계서",2001.12.15.
[67] 김정학, 유태환, "TMXU 상세설계서",2001.12.15.
[68l 김정학, 유태환, "TTIU 상세설계서",2001.12.15.
[69] 김정학, 유태환, "TMXU 시험절차서",2001.12.15.
[70] 김정학, 유태환, "NBPU 상세설계서",2001.12.15.
[71] 김정학, 유태환, "TPLB 블록설계서",2001.12.15.
[72] 김정학, 유태환, "TLIU 시험절차서",2001.12.15.
[73] 최현균, 유태환, "PDOS 2nd FPGA 상세설계서", 2001.12.15.
[74] 최현균, 유태환, "DONU 상세설계서", 2001.12.15.
[75] 최현균, 유태환, "PDOS 기능시험 절차서", 2001.12.15.
[76] 최현균, 유태환, "DONU 상세설계서", 2001.12.15.
[77] 한경수, 유태환, "TSWU-ASX PBA 설명서", 2001.12.15.
[78] 한경수, 유태환, "TEIU PBA 설명서", 2001.12.15.
[79] 한경수, 유태환, "TBPU 상세설계서", 2001.12.15.
[80] 한경수, 유태환, "TSWU_ASX 상세 설계서", 2001.12.15.
[81] 한경수, 유태환, "TBPU PBA 설명서", 2001.12.15.
[82] 김정학, 유태환, "TTIU Control FPGA 상세설계서", 2001.12.16.
[83] 노지명, 유태환, "POLS 함체 상세 설계서", 2001.12.16.
[84] 노지명, 유태환, "TPOU PIU 상세 설계서", 2001.12.16.
[85] 노지명, 유태환, "POLS 기능설계서", 2001.12.16.
[86] 노지명, 유태환, "스위치 인터페이스 FPGA 상세 설계", 2001.12.16.
[87] 노지명, 유태환, "TCGU 기능 규격서", 2001.12.16.
[88] 장윤선, 유태환, "옥외 함체 시험 결과서", 2001.12.17.
[89] 노지명, 유태환, "TPOU 시험 절차서", 2001.12.17,
[90] 노지명, 유태환, "TPOU 상세 설계서", 2001.12·17.
[91] 노지명, 유태환, "TBIU 시험 절차서", 2001.12.17.
[92] 노지명, 유태환, "TBIU상세 설계서", 2001.12.17.
[93] 한경수, 유태환, "ATM-PON IP/Ethernet 접속장치 개발 시방서", 2001.12.17.

[94] 한경수, 유태환, "PON 시스템에서 MPLS 기반 차등적 인터넷 서비스 구현 시방서 ", 2001.12.17.

5. TM

(1999)

[1] 이훈, "BMS ASIC 기능 요구사항," 1999.04.30.
[2] 전경규, "WDM 기반 광회선 분배 시스템 기술," 1999.05.04.
[3] 전경규, 유태환, "PDSL 프레임 동기 방안," 1999.05.06
[4] 이상호, "ONUC 기능 요구 사항," 1999.05.08.
[5] 장윤선, "ATM-PON 시스템에서 버스트 모드용 광송수신기의 문제점," 1999.05.13.
[6]장윤선,"ATM-PON 시스템에서 버스트 모드용 광송수신기의 문제점", 1999.05.13
[7] 이정진, 김정학, 유태환, "xDSL 전송용량 분석," 1999.06.10.
[8] 박상조, "광 CDMA 기술 동향 분석", 1999.07.l0
[9] 이정진, 김정학, 유태환, "필터 뱅크 변조," 1999.07.12.
[10] 김정학, 이정진, 유태환, "코사인 변조 필터 뱅크의 원형 필터 디자인 방법," 1999.07.12.
[11] 장윤선, "저가형 ATM-PON 광종단시스템(ONU)의 설계 및 구현방안,"1999.08.16.
[12] 이훈, 이정진, 유태환, "고용량 복소 FFT 구현방안," 1999.09.15.
[13] 이석훈, 김찬, "128분기 구성을 위한 PON (Master Slave) ASIC 구현 고려사항," 1999.10.2 8.
[14] 유태환, "xDSL 표준화동향," 1999.11.29.
[15] 유태환, "xDSL, 기술 동향," 1999.11.29.
[16] 이상호, 김찬, "저가형 액세스 망을 위한 ATM 계층 기능 설계 및 구현,"1999.11.30.
[17] 이상호, "622Mbps ATM 칩 설계 및 멀티서비스 액세스 망에서의 적용,"1999.11.30.
[18] 이상호, "저가형 Passive Optical Network을 위한 ONU ASIC 설계," 1999.11.30.
[19] 이상호, 김찬, "GCRA를 이용한 트래픽 제어기 설계 및 장시간 시뮬레이션 방법," 1999.11.30.
[20] 전경규, "실험용 광교차 접속기의 구현 및 시험," 1999.11.30.
[21] 김찬, 이상호, "세종류의 ASIC에 대한 설계 및 시뮬레이션 방법," 1999.11.30.
[22] 김찬, 이상호, "622Mbps ATM 계층 ASIC의 OAM 기능 구현," 1999.11.30.

[23] 김찬, 이상호, "Weighted round. robin과 maximum delay threshold를 이용한 ASAH-L4 ASIC의 QOS 버퍼링 방법," 1999.11.30.
[24] 김정학, 유태환, 이훈, "DMT 시스템에서 시간영역 등화 기술," 1999.11.30.
[25] 김정학, 유태환, 이정진, "DMT 시스템에서 Loading Algorithms," 1999.11.30.
[26] 전경규, "SDH 기반 광중계기에서의 Systematic 지터 감소 방법," 1999.12.03.
[27] 전경규, 유태환, "Residential Gateway 구조," 1999.12.03.
[28] 유태환, 이훈, "QAM-PowerDSL, 기능 규격," 1999.12.15.
[29] 유태환, "QAM-PDSL, 기술 분석, 기능 규격 및 구성 블럭," 1999.12.15.
[30] 전경규, 유태환, "PDSL의 연산량 계산," 1999.12.15.
[31] 전경규, 유태환, "PDSL시스템 감시제어를 위한 프리미티브," 1999.12.15.
[32] 이정진, 이훈, 유태환, "디지탈 QAM CAP 설계 기술," 1999.12.16.
[34] 이훈, 유태환, "DMT-VDSL급 FFT 구현 구조 1.," 1999.12.18.

(2000)
[1] 장윤선, "버스트 모드 위상동기 장치 특성 측정," 2000.01.05.
[2] 김봉규, "128분기 광분배장치의 구조설계안", 2000.01.05
[3] 김봉규, "622Mbps 버스트 모드 광 트랜시버 기술분석", 2000.01.05
[4] 김봉규, "버스트 모드 위상동기 장치 특성 측정", 2000.01.05
[5] 김봉규, "버스트 모드 위상동기 장치의 위상측정 실험결과", 2000.01.12
[6] 장윤선, "버스트 모드 위상동기 장치의 위상측정 실험결과," 2000.01.12.
[7] 김영화, "서비스노드 인터페이스(SNI) 기술", 2000.02.25
[8] 이유태, "ATM-PON 시스템에서의 MAC 프로토콜", 2000.03.20
[9] 이유태, "버스티한 트래픽을 위한 다이나믹 우선순위 제어를 갖는 대기개체 분석 ", 2000.03.20
[10] 장윤선, 유태환, "NEL사의 ONU OLT 광트렌시버 테스트 결과서," 2000.04.19.
[11] 김영화, "V5 IPC 메시지 규격", 2000.06,15
[12] 이유태, "ATM-PON에서의 MAC 프토토콜 구현 방안", 2000.07.11.
[13] 김승환, 유태환, "ATM-PON OLT 제어기 설계 및 성능 측정," 2000.10.27.
[14] 김승환, "PON 연동 시험 중간 결과," 2000.11.14.
[15] 김승환, 유태환, "기업체세미나(ATM-PON개요 등)," 2000.11.16.
[16] 심재찬, "ATM-PON 액세스 망 운용관리 및 유지보수 방법", 2000.11.16
[17] 심재찬, "TMN 기반 통합 액세스 망 운용관리 시스템 개발", 2000.11.16
[18] 김영화, "V5 블록 및 HDLC 블록 간 인터페이스 정의, 김영화, 2000.11.16
[19] 김영화, "V5 블록 및 포트 제어 간 인터페이스 징의, 김영화, 2000.11.16
[20] 김영화, "VB5 IPC 메시지 규격, 김영화, 2000.11.16
[21] 망관리 에이전트 블록 설계서, 심재찬, 2000.11.16
[22] 김영화, "액세스망에서 V5 시스템 개발", 2000.11.16

[23] 김영화, "액세스 망에서 VB5 인터페이스에 대한 분석 및 설계“, 2000.11.16
[24] 심재찬, “통합 액세스 망 운용관리 시스템 개발", 2000.11.16
[25] 최수일, "ATM-PON 시스템에서 분산된 감시 제어의 설계와 구현“, 2000.11.21
[26] 고신뢰도의 ATM-PON 시스템을 위한 이중화 제어 방안, 최수일, 2000.11.21
[27] 김찬, 유태환, "가변길이 패킷 스위치 칩의 설계 및 구현“, 2000.11.29.
[28] 김찬, "공유메모리 스위치에서 하나의 큐에 있는 포인터를 여러 개의 링크드 리스트 큐로 옮기는 방법," 2000.11.29.
[29] 김찬, "메모리 속의 다수의 카운터를 연속 무작위 순서로 액세스 하는 방법“,2000.11.29.
[30] 김찬, 김승환, 유태환, "ATM-PON Slave 칩의 설계 및 구현“, 2000.11.30.
[31] 이훈, 유태환, "필터의 대칭성을 이용한 하드웨어 효율적인 FIR 파형정형 정합_필터 구조," 2000.12.05.
[32] 이훈, 유태환, "4.Band QAM. VDSL의 BPF 요구사항“,,,2000.12.05.
[33] 이훈, 유태환, "4.Band QAM.VDSL의 band splitter_MUX 구조", 2000.12.05.
[34] 최현균, 유태환, "Desk Top ONU 시스템 검토서,,,2000.12.13.
[35] 최현균, 유태환, "IAD를 위한 프로세서 동향 분석서,,,2000.12.13.
[36] 강호용, "VHDL Coding Guideline," 2000.12.20.
[37] 강호용, "Synthesis Script Guideline," 2000.12.20.
[38] 강호용, 유태환, "DBCES 기능 구현," 2000.12.20.

(2001)
[1] 김찬, 고제수, "ONUC ASIC의 수정사항 - ASAH-L4와 APSC 부분“, 2001.07.31.
[2] 김찬, 고제수, "ORT8850 코어 사용을 위한 셀 인터페이스 로직설계“, 2001,08.23.
[3] 허재두, "PON 기술 동향", 2001.08.30
[4] 심재찬, "VxWorks에 서 ETS Agent LAN Driver", 2001.09.07
[5] 유윤식, "ATM-PON 시스템에서의 ONT 관리와 제어 인터페이스 규격에 대한 분석",2001.09.28
[6] 최수일, "ATM-PON 시스템의 계층적 감시 제어 기능 설계“, 2001.10.04
[7] 최수일, "ATM-PON 액세스 시스템을 위한 분산 감시 제어 개발“, 2001.10.05
[8] 김승환 고제수, "APMC2, 2001.10.19.
[9] 김승환, 고제수, "ATM-PON의 DBA 기능 개발 현황 및 방향“, 2001.10.19.
[10] 김승환, 고제수, "OHAN/FSAN200l DBA," 2001.10.19.
[11] 김승환, 고제수, "MODELSIM, POSTSIM기법," 2001.10.24.
[12] 김영화, "ATM-PON에서 VB5 프로토콜 기능 구현", 2001.10.25
[13] 김영화, "OIF UNI l.0(ND/SD) 국내적용 방안검토", 2001.10.25.
[14] 김영화 "가입자망 시스템 S/W의 구현 방안", 2001.10.25
[15] 김영화, "ATM-PON에서 VB5 프로토콜 기능 구현", 문서번호 2001.10.25.

[16] 김영화, "ATM-PON 시작품 통합시험 방안", 2001.10.25
[17] 김영화, "ATM-PON의 시스템 SW의 총괄 구조 및 개발", 2001.10.26
[18] 김영화, "ATM-PON의 이중화 적용 방안", 2001.10.26
[19] 김영화, "ATM-PON 시스템의 실용품 통합 시험 방안", 2001.10.26
[20] 김승환, 고제수, "ALTERA FPGA에서 Delay 처리기법," 2001.10.26.
[21] 김승환, 고제수, "ALTERA FPGA, 2001.10.29.
[22] 임정묵, "ATM-PON 시스템 OA&M 설계 및 구현", 2001.11.01
[23] 임정묵, "TMN 기반의 ATM-PON 망 관리 시스템 설계", 2001.11.05
[24] 심재찬, "통신방식에 독립적인 ATM-PON 액세스망 운용관리 정보 패킷 구조", 2001.11.13
[25] 심재찬, "웹 기반 ATM-PON 운용관리 시스템", 2001.11.14
[26] 허재두, "광링크 관리 기술", 2001.11.14
[27] 유윤식, "ATM-PON의 ONT 관리제어 프로토콜“, 2001.11.19
[28] 김승환, 고제수, "FPGA를 이용한 ATM-PON OLT 제어기 설계," 2001.11.20.
[29] 최수일, "ATM-PON 시스템 프로세서를 위한 이중 화 소프트웨어 사용자 지침서 ", 2001.11.22
[30] 심재찬, "웹 기반 ATM-PON EMS 설명서", 2001.11.22
[31] 최수일, "ATM-PON 시스템 프로세서를 절체 이중 화", 문서번호 2001.11.22
[32] 최수일, "통신시스템 제어 계 이중 화 방안 조사", 2001.11.22
[33] 유윤식, "라우팅 엔진 및 프로토콜을 리눅스에 포팅하는 방법", 2001.11.26
[34] 고제수, 이훈, 김찬, 강호용, 김승환, "ATM-PON, 시스템용 핵심 칩셋 구현," 200l.11.27.
[35] 고제수, 허재두, 유태환, "ATM-PON 시스템 시연 방안," 2001.1127.
[36] 김승환, 고제수, "ATM-PON DBA 개발 관련 중간보고," 2001.11.27.
[37] 김영화, "VP/VC 및 CTAG 할당 방안", 2001.12.03
[38] 임정묵, "SNMP v1,2 개요", 2001.12.03
[39] 임정묵, "IP 라우팅", 2001.12.03
[40] 유윤식, "ATM Adaptation Layer", 2001.l2.03
[41] 이유태, "ATM-PON 시스템에서의 트래픽 관리", 2000.12.04
[42] 이유태, "Optical CDMA 방법을 이용한 ATM-PON의 fiber-optic 비동기 가입자 접속 방식",2000.12.04
[43] 이유태, "VPI, VCl 및 CTAG 할당 방안", 2000.12.04
[44] 유윤식, "광 가입자망의 설계와 경제성 분석에 관한 연구", 2001.12.10
[45] 유윤식, "ATM-PON의 관리 제어 프로토콜", 2001.12.10
[46] 유윤식, "Optical Internetworking Forum User Network Interface", 2001.12.11
[47] 유윤식, "ATM-PON 시작품 통합 시험 일지", 2001.12.11.
[48] 임정묵, "ATM-PON 시스템 시간 동기화 절차", 2001.12.11

[49] 김찬, 고제수, "ASAH-L4 ASIC의 저속 물리계층 QoS 버퍼 링 문제 해결 방법," 2001.12.11.
[50] 강호용, "Safa Mode를 갖는 동기 클럭 발생 회로," 2001.12.12.
[51] 강호용, 고제수, "ATM-PON을 위한 ONU 제어 칩의 구조설계," 2001.12.12.
[52] 강호용, 고제수, "SDT 및 DBCES 기능을 위한 AAL1 기능구조 설계," 2001.12.12.
[53] 강호용, 고제수, "AALlGator(PM73123) IC의 Idle Detection 기능분석," 2001. 12.13.
[54] 김승환, 고제수, "MAC처리 알고리즘 및 성능분석," 200l.12.14.
[55] 김승환, "ALTERA FPGA SYNTHESIS TOOL 비교," 2001.12.14.
[56] 김찬, 한경수, 유태환, 고제수, "가변길이 패킷 스위치 패브릭의 설계와 구현," 2001. 12.14.
[57] 강호용, "AALl ASIC의 DBCES 기능구조 분석," 2001.12.14.
[58] 강호용, "Structured CES 개요," 2001.12.14.
[59] 강호용, "ATM-PON ONU 통합 칩 구조설계," 2001.12.14.
[60] 임정묵, "ATM-PON 시스템 블록 간 IPC 인터페이스 규격(실용품)", 2001.12.14
[61] 이훈, 고제수, "4.밴드 QAM 방식 VDSL 모뎀을 위한 밴드 분배기 정합 기 설계," 2001.12.15.
[62] 이훈, "표준 직병렬 인터페이스," 2001.12.15.
[63] 이훈, "저전력 등화기 설계 구조," 2001.12.15.
[64] 이훈, "QAM 방식 VDSL 칩 세트 설계," 2001.12.15.
[65] 이훈, "VDSL, 기술동향," 2001.12.15.
[66] 이훈, "VDSL을 위한 OAM 처리 방법," 2001.12.15.
[67] 이훈, 고제수, "PDSL 모뎀 초기화," 2001.12.15.
[68] 이훈, 고제수, "MMA 블라인드 등화 알고리즘," 2001.12.15.
[69] 이훈, "컨볼루션널 인터리버," 2001.12.15.
[70] 이훈, "ADSL 모뎀 초기화," 2001.12,15.
[71] 한경수, 전덕영, 유태환, "DBA 기술 분석서", 2001.12.15.
[72] 김찬, 고제수, "ASAH-L4 ASIC의 이그레스 QOS 버퍼 링 및 유토피아 개선내용", 2001.12.15
[73] 김찬, 고제수, "DBA(동적대역할당)을 지원하는 ATM-PON 매스터의 그랜트 할당 방식", 2001.12.15
[74] 김찬, 고제수, "다중 우선순위 데이터에 대한 DBA를 지원하는 ATM-PON 슬레이브", 2001.12.15
[75] 김찬, 고제수, "ONUC ASIC의 진보된 기능 Simulation 방법", 2001.12.15
[76] 김찬, 한경수, 유태환, 고제수, "Design and Implementation of a Variable Length Packet Switch Fabric",2001.12.15

[77] 유태환, ''FTTH를 위한 광부품 요구사항", 2001.12.15.
[78] 유태환, ''FTTH를 위한 PON 가입자망 기술", 2001.12.15.
[79] 유태환, "초고속 가입자망 현황 및 전망", 2001.12.15.
[80] 유태환, ''시스템 형상 설계-세미나 자료", 2001.12.15.
[81] 유태환, "ATM-PON 시스템 기능 형상도", 2001.12.15.
[82] 김정학, 유태환, "ATM-PON 구조를 갖는 저가형 광가입자 전송장치에서 POTS, T1/E1 전용선 서비스, 협 대역 Nx64 서비스 등을 위한 시스템 구조", 2001.12.1 5.
[83] 최현균, "PDOS 개발 환경", 2001.12.15.
[84] 최현균, "광종단장치구조", 2001.12.15.
[85] 최현균, "PDOS 테스트 환경", 2001.12.15.
[80] 노지명, "TBIU PIU 상세 설계서", 2001.12.16.
[81] 노지명, "BGA 형대로 패키징된 칩의 인쇄회로기판 부착 불량 검사기법 및 검사장비", 2001.12.16.

6.위탁과제

[1] ATM-PON 시스템 성능 평가, 2000.01.~ 2000.12, 서원대학교
[2] ATM-PON 시스템을 이용한 인터넷 액세스 망 시나리오 연구, 2000.04.~2000.12, ICU
[3] 망 가입자 망 진화 연구, 2000.05.~ 2000.12, 성균관대학교
[4] PON 가입자망에서 Ethernet 전송 프로토콜 수용방안 연구, 2001.05.~ 2001.11, 항공대학교
[5] ATM-PON에서 AAL2를 통한 음성/데이터 서비스 제공방안 연구, 2001.05.~2001.11, 경북대학교
[6] ATM-PON 시스템의 MAC 처리 알고리즘 및 성능분석에 관한 연구, 2001.05.~ 2001.11, 동의대학교

주 의

1. 본 연구보고서는 정보통신부의 출연금 등으로 수행한 정보통신연구개발사업의 연구결과입니다.

2. 본 연구보고서의 내용을 발표할 때에는 반드시 정보통신부 정보통신연구개발사업의 연구 결과임을 밝혀야 합니다.